

Design af digital effektforstærker ved brug af switch-mode teknikker og noiseshaping

Klaus Vestergaard Kragelund

8/12 - 1998

Indhold

1	Indledende bemærkninger	4
1.1	Forord	4
1.2	Opgaveformulering	4
2	Kravsifikation	6
2.1	Overordnede krav	6
2.1.1	Udgangseffekt	6
2.1.2	Belastning	6
2.1.3	Frekvensområde	6
2.1.4	Liniaritet	6
2.1.5	Signal/Støj forhold	6
2.1.6	Forvrængning	6
2.2	Ydre tilslutninger	6
2.2.1	Nettilslutning	6
2.2.2	Højtalertilslutning	6
2.2.3	Betjeningspanel / forplade	7
2.2.4	Signaltilslutning	7
2.3	EMC	7
2.3.1	Ledningsbåret støj	7
2.3.2	Luftbåret støj.	7
2.4	Driftsmæssige betingelser	7
2.4.1	Miljø	7
3	Systembeskrivelse	8
3.1	Indledning	8
3.2	S/P DIF Formatet	8
3.3	DSP	9
3.4	PWM generator	9
3.5	Udgangstrin	9
3.6	SMPS	9
3.7	Pre regulator	10
3.8	Standard Powersupply	10
4	Strukturering	11
4.1	Generelle systembetragtninger	11
4.1.1	Indledning	11
4.1.2	Dynamikområde	11
4.1.3	MOSFET drivere	13
4.1.4	Noiseshaping	14
4.2	SMPS	17
4.3	Pre-regulator	17
4.4	Standard Power Supply	17
4.5	Output Power Stage	19
4.6	PWM Generator	19

5	Implementering	20
5.1	SMPS	20
5.1.1	Indledning	20
5.1.2	Off-line converteren generelt	20
5.1.3	Dimensionering af softstart kredsløbet	20
5.1.4	Dimensionering af crowbar kredsløbet	25
5.1.5	Dimensionering af Full-Bridge Inverter [1]	26
5.1.6	Dimensionering af PWM Regulator	36
5.1.7	Dimensionering af Isodriver [4]	37
5.1.8	Redesign af SMPS modul	39
5.2	Pre-regulator	39
5.2.1	Indledning	39
5.2.2	Dimensionering af Pre-Regulator, Channel 1 (2)	39
5.2.3	Dimensionering af Volume Control	45
5.2.4	Dimensionering af PWM Synchronization / Error Indication	46
5.2.5	Dimensionering af Reset	46
5.2.6	Dimensionering af HF Oscillator	47
5.2.7	Redesign af PR modul	47
5.3	Standard Powersupply	47
5.3.1	Indledning	47
5.3.2	Isolation	47
5.3.3	Vurdering af strømforbrug	48
5.3.4	Valg af transformator [3]	50
5.3.5	Dimensionering af regulatorer	51
5.3.6	Dimensionering af den uregulerede dc forsyning	53
5.3.7	Dimensionering af svævende forsyning	54
5.3.8	Redesign af SPS modul	55
5.4	Output Power Stage	56
5.4.1	Indledning	56
5.4.2	Dimensionering af Halfbridge / Drivers	56
5.4.3	Dimensionering af Full-Bridge Snubbers	65
5.4.4	Dimensionering af Highside Supply for Halfbridge	66
5.4.5	Dimensionering af 2nd Order Reconstruction Filter	66
5.4.6	Dimensionering af Digital PWM Generator	68
5.4.7	Dimensionering af Overload Detection	71
5.4.8	Redesign af OSP modul	72
5.5	Overordnede dimensionering	72
5.6	Diagrammer	72
5.7	PCB Layout	72
5.8	Stykliste	72
5.8.1	Stykliste for [SMPS]	72
5.6.1	Diagram for [SMPS]	74
5.6.2	Diagram for [PR]	75
5.6.3	Diagram for [SPS]	76
5.6.4	Diagram for [OPS]	77
5.7.1	PCB layout for [SMPS], Top/Bottom Overlay	78
5.7.2	PCB layout for [SMPS], Top/Bottom Layer	79
5.7.3	PCB layout for [PR], Top/Bottom Overlay	80
5.7.4	PCB layout for [PR], Top/Bottom Layer	81
5.7.5	PCB layout for [SPS], Top/Bottom Overlay	82
5.7.6	PCB layout for [SPS], Top/Bottom Layer	83
5.7.7	PCB layout for [OPS], Top/Bottom Overlay	84
5.7.8	PCB layout for [OPS], Top/Bottom Layer	85
5.8.2	Stykliste for [PR]	86
5.8.3	Stykliste for [SPS]	87

5.8.4	Stykliste for [OPS]	88
6	Test/Simulering	89
6.1	SMPS	89
6.2	Pre-regulator	89
6.3	Standard Power Supply	89
6.3.1	Test af [SPS]	89
6.1.1	Simulering af softstarts kredsløb [SMPS]	90
6.1.2	Simulering af softstarts kredsløb [SMPS]	91
6.1.3	Simulering af HV Supply [SMPS]	92
6.1.4	Simulering af HV Supply [SMPS]	93
6.2.1	Simulering af pre-regulator [PR]	94
6.2.2	Simulering af pre-regulator [PR]	95
6.2.3	Simulering af Volume Control [PR]	96
6.2.4	Simulering af Volume Control [PR]	97
6.3.2	Yderligere test af [SPS]	98
6.4	Output Power Stage	98
6.4.1	Simulering af leveshifter [OPS]	99
6.4.2	Simulering af leveshifter [OPS]	100
6.4.3	Simulering af leveshifter [OPS]	101
6.4.4	Simulering af udgangsfilter [OPS]	102
6.4.5	Simulering af udgangsfilter [OPS]	103
7	Konklusion	104
8	Referencer	105
8.1	Kildereferencer	105
8.2.1	Artikel: Candy/Temes: "Oversampling Methods for A/D and D/A Conversion"	106
8.2	Artikel: Oversampling Methods for A/D and D/A Conversion	107
8.3	Datablade	107

Kapitel 1

Indledende bemærkninger

1.1 Forord

Denne rapport omhandler design og konstruktion af en digital effektforstærker¹. Konceptet er af ældre dato, men er først de seneste år blevet muligt at realisere i praksis². I konventionelle forstærkere bruges et analogt udgangstrin, som regel koblet i klasse AB. Implicit giver dette design tab, selv om der intet signal er tilstede.

Den digitale forstærker anvender derimod switch-mode teknik. Dvs. udgangstransistorerne opererer med enten tændt eller slukket tilstand. Tabet i denne forstærker er lavt, også ved forholdsvise lave udstyringer. Switch-mode teknikken giver en række fordele; fuld digitalisering, et lavt tab og lav vægt samt stor reproduktivitet i implementeringen. Den har dog også ulemper; en større kompleksitet, RF støj og højere pris. For tiden er der stor fokus på de belastninger, vi påfører miljøet. Den digitale forstærker har en klar fordel på dette område og den vil blive genstand for megen forskning de kommende år.

Rapporten er skrevet efter følgende nomenklatur:

- Hvis der refereres til en komponent, uden angivelse af et modul eller lign., findes denne komponent på det modul, der beskrives i det pågældende afsnit.
- Angivelser af moduler/delmoduler forekommer i firkantklammer (f.eks [OPS]).
- Signaler (netlabels) angives i anførelsestegn (f.eks "Signal").
- Forsyningsspændinger er refereret med stort (f.eks HSGND).
- Kildereferencer er angivet i firkantklammer med et tal der refererer til afsnit 8.1 side 105. Hvis endnu et tal er opgivet med et kolon foran, angiver dette sidste tal den pågældende side i referencen.
- Kildereferencer til figurer er kun tilføjet i tilfælde af, at de ikke er mine egne eller at de er resultater af simuleringer mm.

Denne rapport er skrevet i et tekstbehandlingssystem (L^AT_EX) under operativ systemet Linux (Unix variant) og der kan derfor optræde visse mærkværdigheder. Bl.a figurer, som kan blive placeret et par side længere fremme i rapporten end den rigtige position. Jeg håber læseren bærer over med dette.

1.2 Opgaveformulering³

Effektforstærkere bruges både på konsum-markedet og i industrien. Fælles for hovedparten af disse forstærkere (specielt på audio-området) er, at de udmærker sig med teoretiske virkningsgrader på max 60-70%. De praktiske virkningsgrader ligger langt lavere. Effekttabet gør, at disse konventionelle forstærkere fylder og vejer meget pga. af designmæssige krav. Typisk findes store køleplader og lign. i disse forstærkere.

¹Hvis andet ikke er nævnt, er dette en forstærker til audio anvendelse.

²Nye FET-transistorer har muliggjort dette.

³Dette punkt er et kopi af projektforslag til Ingeniørhøjskolen i Aarhus.

En alternativ designmetode er ved at vinde kraftigt frem i de senere år. Denne metode udnytter signalbehandlingsalgoritmer og avanceret digital teknik til at generere udgangssignalet. Ved korrekt design kan forstærkerens blokke, der har med signalvejen at gøre, bygges udelukkende digitalt. Dette giver høje virkningsgrader og en større frihedsgrad ved dimensionering (pga større immunitet overfor temperaturpåvirkninger og lign.).

Pga. optimeringen m.h.t virkninggraden er det derfor indlysende, at man også skal dimensionere strømforsyningen med dette for øje. Den skal selvsagt også optimeres til mindre tab; ellers er hele ideen med forstærkeren gået tabt. I denne situation, er der pt intet andet valg end at benytte en switch-mode forsyning.

Afslutningsvis kan forslaget opsummeres til design og konstruktion af følgende:

- Digital signalvej igennem hele forstærken (fra S/N DIF input til udgangstrin).
- Off-line switch-mode strømforsyning til udgangstrinnet.
- Standard supply til diverse omliggende kredsløb.
- Tonekontroller implementeres (DSP algoritme).

Kravspecifikationen i kapitel 2 giver en mere entydig liste over ønskede krav til forstærkeren.

Kapitel 2

Kravspezifikation

2.1 Overordnede krav

2.1.1 Udgangseffekt

Forstærkeren skal kunne levere 2 x 150 W sinus i henhold til DIN norm.

2.1.2 Belastning

Forstærkeren skal kunne belastes vedvarende med load på udgangsterminalerne på mellem 4Ω og 8Ω . Ydermere skal disse terminaler være kortslutningssikre.

2.1.3 Frekvensområde

Forstærkeren skal kunne operere med frekvenser mellem 20Hz og 20kHz.

2.1.4 Liniaritet

Forstærkerens ripple i pasbåndet skal ligge under $\pm 3\text{dB}$.

2.1.5 Signal/Støj forhold

S/N forholdet skal være bedre en 90dB.

2.1.6 Forvrængning

Harmonisk forvrængning (THD) skal holdes indenfor 1%.

2.2 Ydre tilslutninger

2.2.1 Nettilslutning

Apparatet forbindes til stærkstrømsnettet under følgende driftbetingelser:

- En spænding på 230 Vac (-10%/+15%).
- Netfrekvens på 50Hz ($\pm 5\%$).

2.2.2 Højtalertilslutning

Der forefindes 2 sæt udgangsterminaler (markeret med sort for minus og rød for plus).

2.2.3 Betjeningspanel / forplade

På forpladen findes en tænd/sluk kontakt. En lysdiode indikerer forstærkerens tilstand. Efter at forstærkeren har været slukket i et minut, skal alle kredsløb efter netkontakten være berørings sikre.

2.2.4 Signaltilslutning

Forstærkeren er forsynet med følgende signaltilslutninger:

- S/P DIF (Sony/Philips Data Interchange Format). Samplerate: 44.1kSa¹.

2.3 EMC

2.3.1 Ledningsbåret støj

Forstærkeren skal overholde følgende krav i henhold til gældende EMC standarder:

- Udstråling på 230 volts nettet.
- Udstrålet støj på ledninger tilsluttet højtaleralternativerne.

2.3.2 Luftbåret støj.

Forstærkeren skal overholde gældende EMC regler for udstrålet luftbåret støj. Det være sig magnetiske såvel som elektriske felter.

2.4 Driftsmæssige betingelser

2.4.1 Miljø

Forstærkeren skal overholde fastsatte krav under følgende betingelser:

- Omgivelsestemperatur: 5° til 50° Celsius.
- Relativ fugtighed: 5% til 90%.

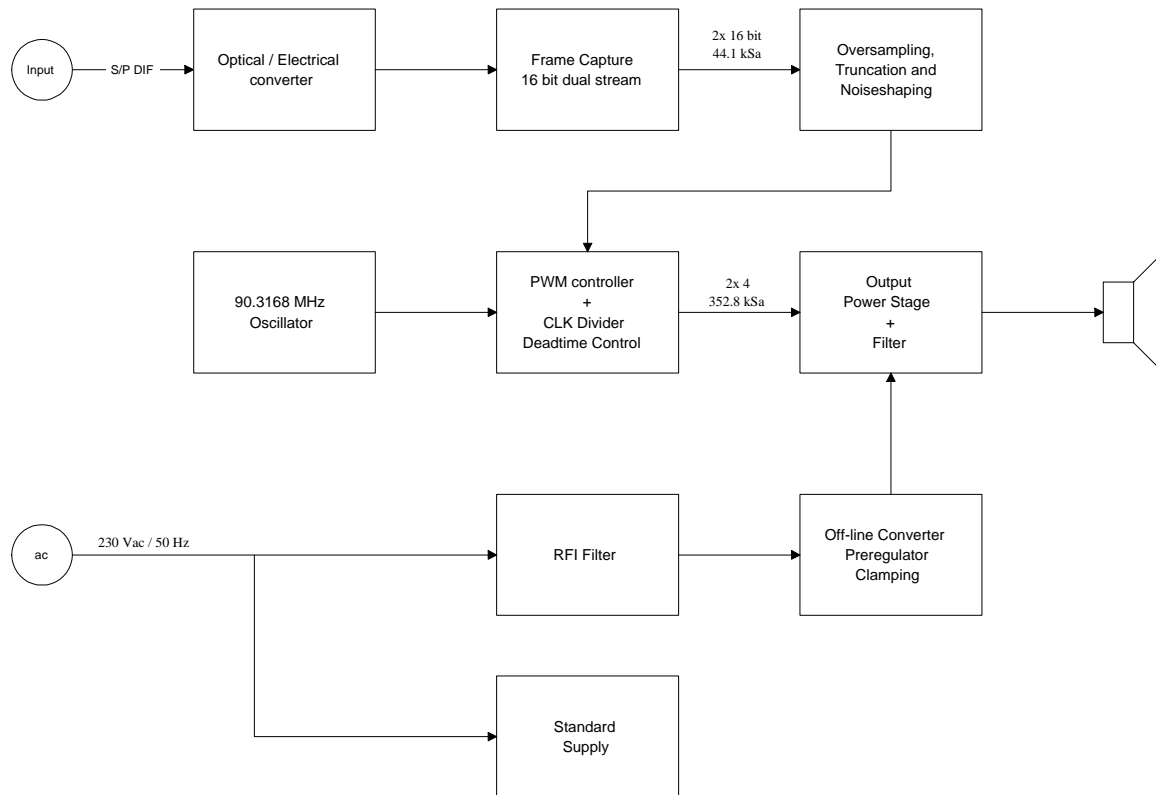
¹kSa - kilo Samples.

Kapitel 3

Systembeskrivelse

3.1 Indledning

Der refereres i det følgende til figur 3.1. Et optisk signal fra CD afspiller eller lign. konverteres til et elektrisk signal.



Figur 3.1: Overordnet blokdiagram

3.2 S/P DIF Formatet

Signalet fra CD afspilleren følger en standard, der hedder S/P DIF. Det står for Sony/Philips Data Interchange Format. Dette format blev vedtaget, da Philips først lancerede CD afspilleren. Standarden er en efterfølger til AES/EBU, og er benævnt IEC-958. De vigtigste detaljer i formatet er som følger:

- 16 bit lineær kodning (24 bit udvidet). CD afspilleren benytter 16 bit for bagudkompatibilitet
- 44.100kSa (2.8Mb/s)

3.3 DSP

Det konverterede signal processeres herefter i DSP'en, som er en ADSP2181 Integer processor. Fejlkorrektion foretages og signalet splittes op i 2 kanaler, svarende til højre og venstre kanal. Hver af disse kanaler udsættes nu for følgende:

- De 16 bit skæres af til 8 bit (grov kvantisering)¹
- 8x oversampling foretages på de 8 bit. Nu haves et signal på 352.8kSa med en bitbredde på 8.
- Noiseshaping udøves. Hermed flyttes kvantiseringstøjen op i frekvensområdet, hvor det alligevel bliver filtreret fra vha udgangsfileret
- En buffer holder resultatet af den sidste noiseshaping cycle og hvis en triggerpuls fra omliggende kontrolkredsløb ankommer sendes højre og venstre kanal til hver sin PWM generator

3.4 PWM generator

Denne blok udgør en digital PWM² generator. Virkemåden er som en standard analog PWM generator, men spændingsreferencen og inputsignalet er begge af digital natur. En analog PWM generator har i princippet uendelig opløsning, men støj sætter en øvre grænse herfor. Den digitale PWM generator, benyttet i dette design, har 256 forskellige dutycycles, hvilket betyder, at den tilførte klokfrekvens bliver:

$$f_c = f_{Sa} \cdot n_{cycle} \cdot k_o = 44100 \cdot 256 \cdot 8 = 90.3168 MHz$$

Hvor:

f_c = Master Clock

f_{Sa} = Sample frekvensen

n_{cycle} = Antal forskellige dutycycles

k_o = Oversamlingsfaktoren

Udgangssignalet består af 4 signaler, som styrer de respektive transistorer i fuldbroen. PWM generatoren har indbygget deadtime³ kredsløb for at sikre udgangstrinnets funktionsdygtighed.

3.5 Udgangstrin

Udgangstrinnet består af en fuldbro med 4 hurtige FET transistorer. Transistorerne er koblet i dobbelt push-pull formation således, at der kan skabes både positive og negative pulser. Efterfølgende bliver det digitale signal filtreret i et 2' ordens filter. Filteret fjerner de harmoniske dele af det oprindelige signal med en samplingsfrekvens på 44.100kHz. Udgangssignalet er herved skabt via en digital signalvej i alle de foregående kredsløb.

Lydstyrken / udstyringen er afhængigt af, hvilken spænding udgangstrinnet har at gøre med. Denne spænding bliver pga. kravet om høj virkningsgrad leveret af en SMPS⁴.

3.6 SMPS

SMPS'en er en Off-line konverter på godt 300W. Der er fuld isolation mellem netforsyningen og resten af den digitale forstærkers kredsløb.

¹Dither, frekvenskompensering eller rumkorrektion kan tilføjes efter behag før de 16 bit afrundes

²Pulse Width Modulation

³Dette er et udtryk for tiden mellem, at de to halybro transistorer er tændt

⁴Switch Mode Power Supply

3.7 Pre regulator

Preregulatoren har til formål at mindske støjen fra SMPS'en og finjustere spændingen leveret til udgangstrinnet. Desuden findes volumen kontrol i dette modul, hvorfor både pre-regulator og SMPS spænding styres herfra.

3.8 Standard Powersupply

Dette er forsyning til kontrolkredsløb og highside i SMPS osv. Desuden er der en "svævende" forsyning på 15V.

Kapitel 4

Strukturering

4.1 Generelle systembetragtninger

4.1.1 Indledning

I de følgende afsnit behandles de overordnede systembetragtninger. Dvs. hvilke begrænsninger sætter de - i kravspecifikationens opsatte punkter - til den aktuelle strukturering. Her findes desuden en række parametre til brug i grænsefladebeskrivelsen af de forskellige moduler.

4.1.2 Dynamikområde

En vigtig parameter er forstærkerens dynamikområde og herunder hvorledes den tænkes implementeret. Switch-mode forsyninger er implicit svære at dimensionere med alt for store dynamikområder¹. Et naturligt sted at starte, er ved at finde den maksimale forsyningspænding til udgangstrinnet. Punkt 2.1.1 i kravspecifikationen definerer, at den maksimale effekthåndtering skal være begrænset til 150W. Udgangstrinnets påkrævede spænding:

$$V_{OS,max} = V_{o,peak} + 2 \cdot V_{DS,max} \quad (4.1)$$

Hvor:

$V_{o,peak}$ = Peakværdien af spændingen på forstærkerens udgang

$V_{DS,max}$ = Drain-source spændingen pga strømmen i FET

Peakspændingen:

$$V_{o,peak} = \sqrt{2} \cdot V_{o,RMS} = \sqrt{2} \cdot \sqrt{P_L \cdot R_L} = \sqrt{2 \cdot P_L \cdot R_L} \quad (4.2)$$

Hvor:

$V_{o,RMS}$ = RMS værdien af spændingen på forstærkerens udgang

P_L = Effekten afgivet til belastningen

R_L = Belastningen

For at kunne bestemme den nødvendige spænding på udgangstrinnet, findes den maksimale spænding på udgangen af forstærkeren først. Herved kan switch-transistoren vælges ud fra parametre såsom V_{DSS} og I_{AV} . Spændingen defineres ud fra en 8Ω 's belastning, da den største værdi findes ved netop denne belastning.

$$V_{o,peak} = \sqrt{2 \cdot 150 \cdot 8} = 49V$$

Den maksimale strøm i udgangstransistorerne findes ved en 4Ω 's belastning:

$$I_{o,peak} = \frac{V_{o,peak}}{R_L} = \frac{\sqrt{2 \cdot P_L \cdot R_L}}{R_L} = \frac{\sqrt{2 \cdot 150 \cdot 4}}{4} = 8.66A \quad (4.3)$$

RMS strømmen i udgangstransistorerne findes:

¹Pga dutycycle reguleringen.

$$I_{o,RMS} = \frac{I_{o,peak}}{\sqrt{2}} = \frac{8.66}{\sqrt{2}} = 6.13A \quad (4.4)$$

En oversigt over et udpluk af de transistorer, der blev vurderet er vist i tabel 4.1.

Parameter	IRFL4105	IRLL014N	NDS9957	NDT014L	Si9945	Enhed
V_{DSS}	55	55	60	60	60	V
$I_{D,con}$	3.7	2	2.6	2.8	3.7	A
$I_{D,pulse}$	30	16	10	10	25	A
P_D	1	1	1	1.3	2	W
t_{on}	7.1	5.1	6	6	9	ns
t_r	12	4.9	11	14	10	ns
t_{off}	19	14	17	15	21	ns
t_f	12	2.9	4	10	8	ns
$R_{DS(on)}$	45	140	145	120	60	m Ω

Tabel 4.1: Udpluk af udgangstransistorer

Hvor:

V_{DSS} = Drain-source breakdown voltage

$I_{D,con}$ = Kontinuert strøm

$I_{D,pulse}$ = Pulserende strøm (2% dutycycle)

P_D = Maksimale effekttab uden heatsink (undtagelse Si9945)

t_{on} = Turn-on tid, fra gate påtrykkes positiv gående spænding til ændring sker på drain-source strækningen

t_r = Risetime for drain-source strækningen (10%-90%)

t_{off} = Samme som t_{on} , blot en puls gående i negativ retning

t_f = Falltime for drain-source strækningen (10%-90%)

Af hensyn til kravet $I_{D,con}$, kan kun IRFL4105 og Si9945 bruges og det er kun hvis to forbindes i parallel. Disse to transistorer har ca. samme specifikation mht. stigetider osv., men nærlæsning af databladene afslører, at Si9945 skal bruge et printareal på $1in^2$ (svarer til ca. $6.5cm^2$). Dette er uacceptabelt, da designet er kritisk mht. printudlægning. Valget falder derfor på to IRFL4105 i parallel. De efterfølgende beregninger er baseret herpå. Drain-source spændingen:

$$V_{DS,max} = I_{o,peak} \cdot R_{DS(on),max} = \frac{V_{o,peak}}{R_L} \cdot R_{DS(on),max} = \frac{\sqrt{2} \cdot P_L \cdot R_L}{R_L} \cdot R_{DS(on),max} \quad (4.5)$$

Hvor:

$I_{o,peak}$ = Peakstrømmen i udgangstrinnet

$R_{DS(on),max}$ = Den maksimale on-modstand i FET

Formel 4.1, 4.2 og 4.5 sammenholdt giver:

$$V_{OS,max} = \left[1 + \frac{2 \cdot R_{DS(on),max}}{R_L} \right] \cdot \sqrt{2 \cdot P_L \cdot R_L} = \left[1 + \frac{2 \cdot 0.035}{8} \right] \cdot \sqrt{2 \cdot 150 \cdot 8} = 49.5V \quad (4.6)$$

R_L værdi er sat til 8Ω , fordi R_L under kvadratroden i ovenstående formel er mest betydende. $R_{DS(on),max}$ for den anvendte power MOSFET (IRF4105) er på $45m\Omega$. Med reference til diagrammet over [OPS] (Output Power Stage) er to MOSFET'er anbragt i parallel, hvilket således giver en $R_{DS(on),max}$ på $23m\Omega$. MOSFET'en arbejder ved en junctiontemperatur på ca. 120° , hvorved en derating faktor på 50% anvendes (dvs $R_{DS(on),max} = 35m\Omega$).

Forstærkeren skal kunne regulere udgangseffekten, med et dynamikområde på 50dB, for at kunne spille musik ved lav lydstyrke også. Udgangseffekten findes:

$$A_{dB} = 10 \cdot \text{Log} \frac{P_{max}}{P_{min}}$$

↓

$$P_{min} = \frac{P_{max}}{10^{\frac{A_{dB}}{10}}} = \frac{150}{10^5} = 1.5mW$$

Hvor:

- P_{min} = Mindste effekt i load
- P_{max} = Maksimal effekt i load
- A_{dB} = Dynamikområdet

Spændingen på udgangstrinnet bliver ved 8Ω :

$$V_{OS,max} = \left[1 + \frac{2 \cdot 0.035}{8} \right] \cdot \sqrt{2 \cdot 0.0015 \cdot 8} = 0.15V$$

ved 4Ω :

$$V_{OS,max} = \left[1 + \frac{2 \cdot 0.035}{4} \right] \cdot \sqrt{2 \cdot 0.0015 \cdot 4} = 0.11V \quad (4.7)$$

Denne spænding er selvsagt ikke mulig at generere stabilt fra en SMPS, hvorfor pre-regulatoren da også blev inkluderet i designet.

4.1.3 MOSFET drivere

Her beskrives hvilke problemer, der kan opstå, når et drivertrin til power MOSFET'er skal designes [2].

4.1.3.1 MOSFET'ens afvigelse fra den ideelle komponent

Normalt betragtes MOSFET gaten, som en let belastning at drive. Dette er også tilfældet ved lave frekvenser, hvor kapaciteter og induktanser har begrænset indvirkning. Så snart at FET'en ønskes brugt ved høje frekvenser, opstår problemerne. Såsom:

- Gate-source kapaciteten: Gatekapaciteten kan være ret dominerende (i nF området for de største komponenter), og det er derfor vigtigt, at driverkredsløbet er designet med dette for øje. Gatekapaciteten i kombination med udgangsimpedansen fra driverkredsløbet kan betragtes som et RC-led. Af denne grund er det kritisk, at driverkredsløbets impedans er så lav som mulig for optimal (hurtigst) operation.
- Gate-drain kapaciteten: Denne kapacitet giver en miller-effekt på indgangen (gaten). Når gatespændingen stiger, vil drain spændingen selvsagt falde. Den faldende drain spænding vil reflektere sig i en strøm, der løber i drain-gate kapaciteten. Herved vil den effektive gatekapacitet synes større og stigningen i gatespændingen vil flade ud, indtil spændingen på drain er faldet til tæt på 0 volt. For at minimere denne effekt, er det endnu engang vigtigt, at udgangsimpedansen fra driveren er så lav som mulig.
- Source induktansen: En induktans som stammer fra sourcetilledningen kan ofte give problemer. Når transistoren forsøges tændt, vil strømmen i source-tilledningen ændres radikalt. Spændingen over en spole er givet ved $V_L = L \cdot dI/dT$. Strømændringen vil derfor betyde, at source spændingen stiger, hvilket igen giver en lavere V_{GS} spænding. Det kan gå så galt, at denne induktans vil medføre, at transistoren i en kort periode vil slukkes igen. Denne effekt kan afhjælpes ved korrekt PCB layout.

Ved høje frekvenser medfører gate-source kapaciteten betragtelige strømme i drivertransistorerne. Strømmen som en drivertransistor skal kunne levere, er bestemt ved følgende formel (denne formel tager ikke hensyn til miller-effekten):

$$I_{driver} = I_{gatecap} + I_{draincap} = \frac{C_{GS} \cdot V_{GS}}{t_r} + \frac{C_{DG} \cdot V_{DS}}{t_r}$$

Et eksempel:

Transistorerne i udgangstrinnet drives af et par digital FET'er. Følgende strøm skal kunne leveres for at skifte disse transistorer indenfor $10ns$:

$$I_{D,FET} = \frac{660 \cdot 10^{-12} \cdot 4}{10 \cdot 10^{-9}} + \frac{99 \cdot 10^{-12} \cdot (50)}{10 \cdot 10^{-9}} = 0.76A$$

Der er som nævnt ikke taget højde for miller-kapaciteten i denne beregning, så den reelle strøm må formodes at være en del større. Spændingen på source af transistor udregnes, idet en ledningslængde på 2cm fastsættes (1nH/mm)[18] og en maksimal strøm på 6A haves:

$$V_S = L_s \cdot \frac{dI}{dt} = 1 \cdot 10^{-9} \cdot 20 \cdot \frac{6}{10 \cdot 10^{-9}} = 12V$$

Strømmen angivet er den strøm som løber i udgangstrinnet ved max. belastning. Det ses, at en tilledning på denne længde ikke kan tolereres, en længde på omkring 5mm vil derimod kunne accepteres.

4.1.4 Noiseshaping

Strukturering af forstærkeren hænger tæt sammen med de fordele, som noiseshaping-teknikken giver [9][6].

Noiseshaping-algoritmen (det er i princippet ikke andet end en tilbagekobling) udføres på de oversamplede data. I figur 4.1 ses principdiagrammet for noiseshaping algoritmen. Ved oversampling generelt vil støjen være fordelt ligeligt over hele frekvensområdet. Det teoretiske S/N forholdt for et digitalt signal er givet ved²:

$$S/N = 10 \cdot \log \left(\frac{3}{2} \cdot 2^{2 \cdot (m+1)} \right) = 1.76 + 6 \cdot (m + 1)$$

Hvor

$$m = \text{Antal bit benyttet (uden signbit)}$$

Signal/Støj forholdet ved et 16 bits PCM signal bliver da:

$$S/N_{16} = 1.76 + 6 \cdot (15 + 1) = 97.7dB$$

Istedet for at bruge 16 bit i D/A converteren, kunne 8bit bruges (hvilket er tilfældet med PWM generatoren i udgangstrinnet). Signal/Støj forholdet ved 8 bit:

$$S/N_8 = 1.76 + 6 \cdot (7 + 1) = 49.7dB$$

En 2x oversampling giver 3dB i S/N forholdet. Den nødvendige oversamlingsfaktor kan dermed udregnes:

$$n_o = \frac{S/N_{16} - S/N_8}{dB_{2x}} = \frac{97.7 - 49.7}{3} = 16$$

Hvor:

$$dB_{2x} = \text{Forbedring per oversampling i dB.}$$

$$n_o = \text{Oversamlingsfaktor}$$

Samplingsfrekvensen bliver da:

$$f_s = 2 \cdot f_m \cdot 2^{n_o} = 2 \cdot 20 \cdot 10^3 \cdot 2^{16} = 2.62GHz$$

Hvor:

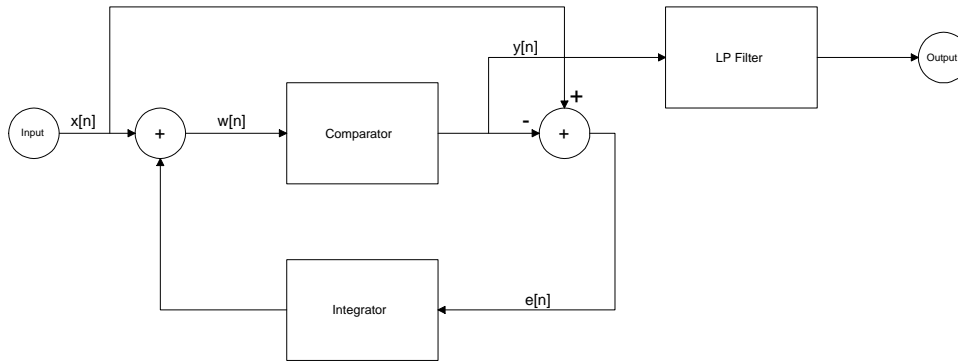
$$f_m = \text{Signalets maksimale frekvens}$$

Dette kan naturligvis ikke lade sig gøre, hvorfor noiseshaping-teknikken kommer ind i billedet. I de foregående beregninger er støjen jævnt fordelt, men hvis man kunne indføre et digitalt element, der så at sige "skubber" støjen op i frekvensområdet (det område, som alligevel dæmpes af udgangsfilteret) vil man kunne nøjes med en lavere oversamlingsfaktor. En Delta-Sigma modulator med 8x oversampling bruges i denne applikation.

I figur 4.2 ses hvilke fordele noiseshaping giver (grafene er et plot over effekttæthedsspektret med eller uden brug af noiseshaping). Plottet går fra frekvensen 0 til 1 (ν). Det ses, at effekten er ligeligt fordelt over frekvensområdet uden brug af noiseshaping. Amplituden af støjen for en almindelig D/A converter er givet ved [8]:

$$G_q(f) = \frac{\Delta^2}{12} = \frac{2^B}{12}$$

²Formel gælder kun hvis hele dynamikområdet udnyttes og signalet er sinusformet.



Figur 4.1: Principdiagram for noiseshaping-algoritmen

Hvor

- $G_q(f)$ = Støjen (normeret)
- Δ = Antal kvantiseringstrin
- B = Antal bit

Dvs. ved brug af en 8 bits D/A converter uden noiseshaping bliver støjefekten:

$$P_8 = \int_0^{f_m} |V(f)|^2 df = \int_0^{f_m} \frac{2^B}{12} d\nu = \frac{2^B}{12} \cdot [\nu]_0^{f_m} = \frac{2^B}{12} \cdot \frac{1}{n_o} = \frac{2^8}{12} \cdot \frac{1}{8} = 2.66W$$

Med noiseshaping:

$$\begin{aligned} P_{8n} &= \int_0^{f_m} |V(f)|^2 df = \int_0^{f_m} \frac{2^B}{12} \cdot (1 - \cos(\pi \cdot \nu)) d\nu \\ P_{8n} &= \frac{2^B}{12} \cdot \int_0^{f_m} 1 d\nu - \frac{2^B}{12} \cdot \int_0^{f_m} \cos(\pi \cdot \nu) d\nu \\ P_{8n} &= \frac{2^B}{12} \cdot [\nu]_0^{f_m} - \frac{2^B}{12} \cdot \left[\frac{\sin(\pi \cdot \nu)}{\pi} \right]_0^{f_m} \\ P_{8n} &= \frac{2^8}{12} \cdot [\nu]_0^{0.125} - \frac{2^8}{12} \cdot \left[\frac{\sin(\pi \cdot \nu)}{\pi} \right]_0^{0.125} = \frac{2^8}{12} \cdot 0.125 - \frac{2^8}{12} \cdot \frac{\sin(\pi \cdot 0.125)}{\pi} = 68mW \end{aligned}$$

Forbedring i signal/støj forholdet bliver:

$$I_{dB} = 10 \cdot \log \left(\frac{P_8}{P_{8n}} \right) = 10 \cdot \log \left(\frac{2.66}{0.068} \right) = 16dB$$

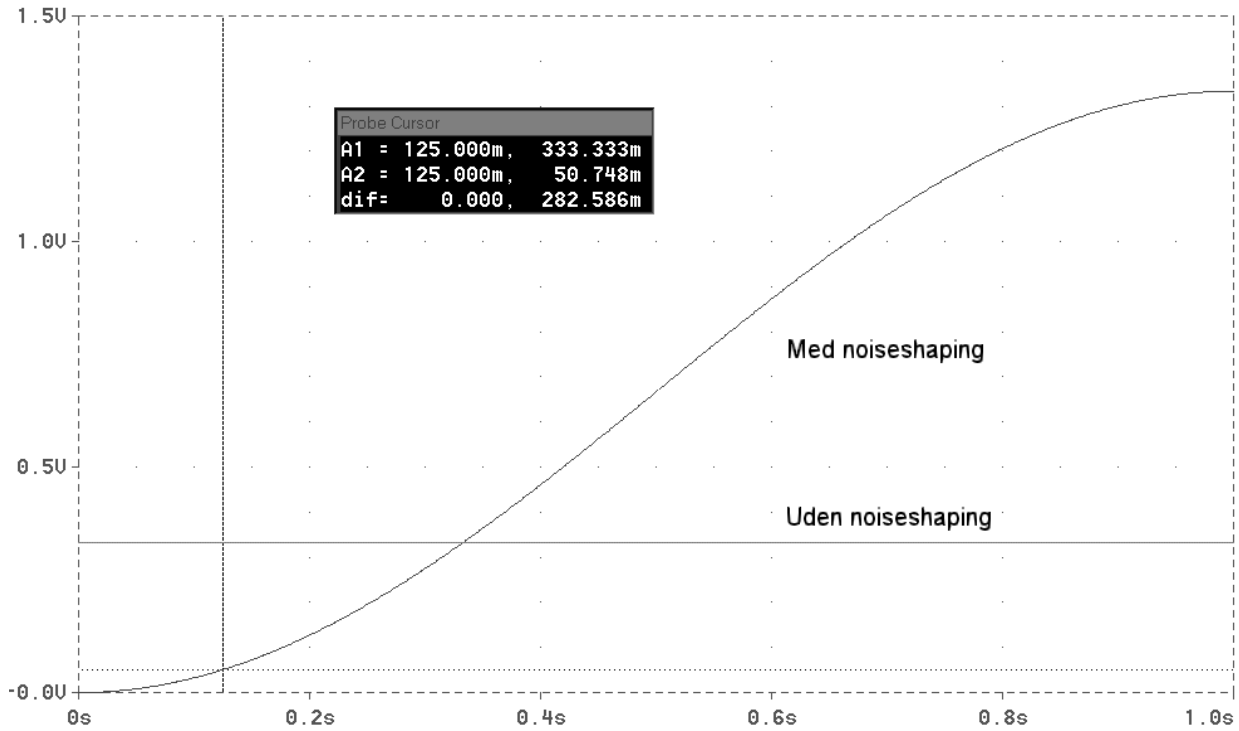
Jeg må indrømme, at der er en fejl i mine beregninger et eller andet sted. En empirisk formel angiver ([9 : 3]):

$$I_{dB} = n_o \cdot 9 = 8 \cdot 9 = 72dB$$

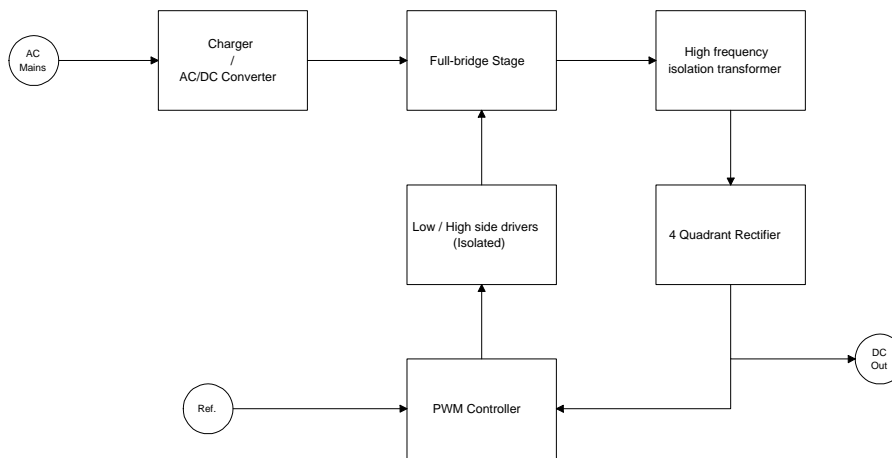
Det totale S/N forhold bliver da:

$$S/N_{tot} = S/N_8 + I_{db} = 47.7 + 72 = 119.7dB$$

Dette signal/støj forhold er dog ikke opnåeligt, da det er baseret på et ideelt udgangsfiler. Desuden vil algoritmen i sig selv tilføje en smule støj (pga. kvantisering på LSB³ over flere iterationer).



Figur 4.2: Effekttæthedsspektret for kvantiseringstøj med og uden noiseshaping



Figur 4.3: SMPS blokdiagram

Grænseflade	I/O	Nominel værdi	Min værdi	Max værdi	Enhed
AC Mains	Input	230	207 (-10%)	264.5 (+15%)	Vac
AC Mains	Input	50	47.5	53	Hz
AC Mains	Input	1.3	0	10	A
DC Out	Output	-	5 (formel 4.7)	50 (formel 4.6)	V
DC Out	Output	-	0	12.25 (formel 4.3)	A
DC Out, Fejl situation	Output	-	-	55	V
Ref.	Input	-	5	50	V

Tabel 4.2: SMPS grænseflade

4.2 SMPS

Efterfølgende vurderes grænsefladen til SMPS'en og relaterede beregninger foretages.

RMS udgangsstrømmen er fundet ved brug af formel 4.4, der angiver den maksimale RMS strøm, som hvert udgangstrin kan trække. Den totale strøm som SMPS'en skal kunne levere, bliver da:

$$I_{o,SMPS,RMS} = 2 \cdot I_{o,RMS} = 2 \cdot 6.13 = 12.25A \quad (4.8)$$

Hvor:

$I_{o,RMS}$ = RMS strømforbruget fra et udgangstrin

Peakstrømmen i SMPS:

$$I_{o,SMPS,p} = \sqrt{2} \cdot I_{o,SMPS,RMS} = \sqrt{2} \cdot 12.25 = 17.32A$$

Forstærkerens nedre frekvens er jfr punkt 2.1.3 begrænset til 20Hz. Tiden, hvor strømforbruget er større end $I_{o,SMPS,RMS}$ ved denne frekvens, findes⁴:

$$t_{I,trans} = 2 \cdot (t_p - t_{70\%}) = 2 \cdot \left[\frac{1}{4 \cdot f} - \frac{1}{f} \cdot \frac{1}{2 \cdot \pi} \cdot \sin^{-1} \left(\frac{1}{\sqrt{2}} \right) \right]$$

$$t_{I,trans} = 2 \cdot \left[\frac{1}{4 \cdot 20} - \frac{1}{20} \cdot \frac{1}{2 \cdot \pi} \cdot \sin^{-1}(0.707) \right] = 6.3ms$$

Hvor:

t_p = Tid til peakspændingen

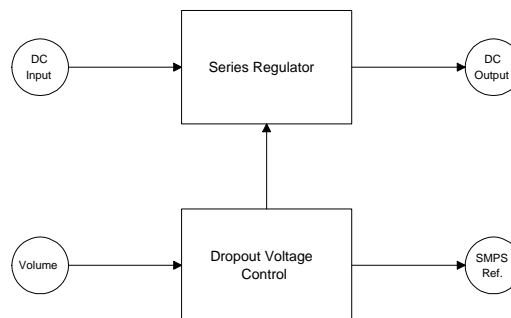
$t_{70\%}$ = Tid, hvor spændingen er reduceret til 70% ($\frac{1}{\sqrt{2}}$) af peakspændingen

f = Nedre frekvens

Denne tid gælder, hvis der kun findes afkoblingskondensatorer ved udgangen af SMPS. Men da der formodentligt også bliver placeret afkoblingskondensatorer ved udgangen af Pre-regulatoren og over selve udgangstrinnet, bliver vurderingen af peakstrømmens indvirkning udskudt, til disse er kendte.

4.3 Pre-regulator

Efterfølgende vurderes grænsefladen til Pre-regulatoren og relaterede beregninger foretages.



Figur 4.4: Pre-regulator blokdiagram

4.4 Standard Power Supply

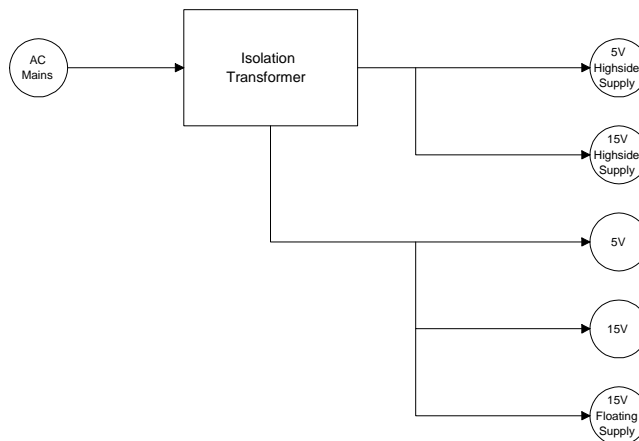
Efterfølgende vurderes grænsefladen til [SPS] og relaterede beregninger foretages.

³Least Significant Bit

⁴Denne beregning giver et fingerpeg om, hvordan SMPS'en belastes.

Grænseflade	I/O	Nominel værdi	Min værdi	Max værdi	Enhed
DC Input	Input	-	5	50	V
DC Input, SMPS fejl.	Input	-	0	55	V
Volume	-	-	-	-	-
DC Output	Output	-	0.11 (formel 4.7)	50	V
DC Output	Output	-	0	8.66	A
SMPS Ref.	Output	-	5	50	V

Tabel 4.3: Pre-regulator grænseflade



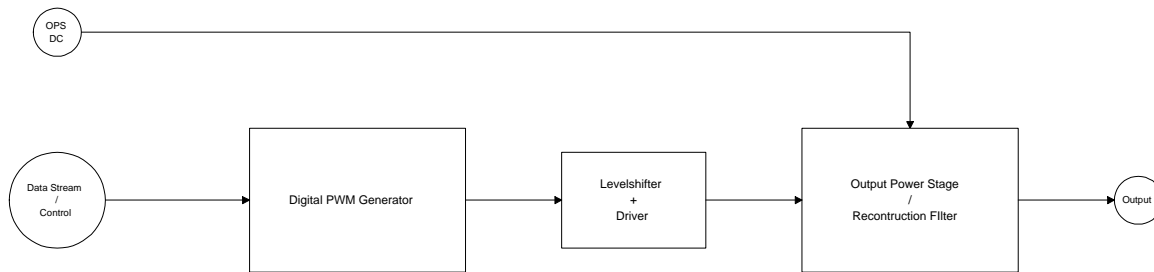
Figur 4.5: Standard Power Supply blokdiagram

Grænseflade	I/O	Nominel værdi	Min værdi	Max værdi	Enhed
AC Mains	Input	230	207 (-10%)	264.5 (+15%)	Vac
AC Mains	Input	50	47	53	Hz
5V Highside Supply	Output	5	4.9	5.1	V
15V Highside Supply	Output	15	14.9	15.1	V
5V	Output	5	4.9	5.1	V
15V	Output	15	14.9	15.1	V
15V Floating Supply	Output	15	14	16	V

Tabel 4.4: Standard Power Supply grænseflade

4.5 Output Power Stage

Efterfølgende vurderes grænsefladen til [OPS] og relaterede beregninger foretages.

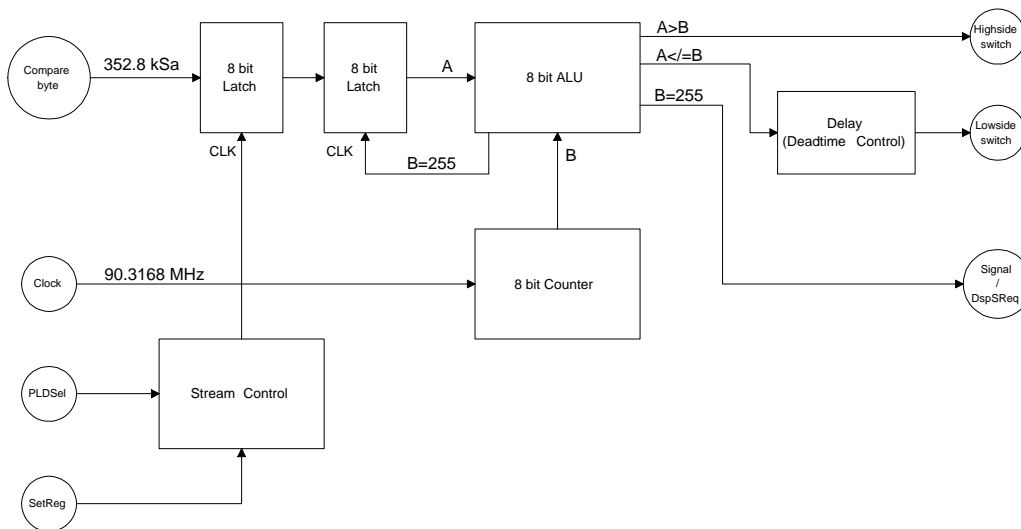


Figur 4.6: Udgangstrinnets blokdiagram

Grænseflade	I/O	Nominel værdi	Min værdi	Max værdi	Enhed
OPS DC	Input	-	0.11	50	V
OPS DC, SMPS/PS fejl.	Input	-	0	55	V
Data Stream/Control	Input/output	-	0	5	V
Output	Output	-	0	50	V _{ac}
Output	Output	-	0	8.66	A

Tabel 4.5: Standard Power Supply grænseflade

4.6 PWM Generator



Figur 4.7: PWM generatorens blokdiagram

Der opgives ikke grænsefladebeskrivelse over PWM generatoren, da denne blok sandsynligvis skal implementeres indlejret i Output Power Stage.

Kapitel 5

Implementering

5.1 SMPS

5.1.1 Indledning

En af de vigtigste parametre i designet af den digitale forstærker er kravet om høj virkningsgrad. Udgangstrinnets virkemåde betyder, at trinnet skal forsynes med en spænding imellem 1.5V og ca. 50V. Da det er i udgangstrinnet, at det PWM modulerede signal bliver til et effektsignal, skal forsyningen til dette have en høj virkningsgrad. To muligheder stod åben:

- En transformator (operationsfrekvens på 50Hz) efterfulgt af en buck-converter
- En off-line forsyning

Off-line converteren blev valgt, da en transformator med tilhørende buck-converter ville implicere en effekttransformator med en tilhørende høj vægt, et stort pladskrav mv. Ydermere vil opbygningen af transformator med buck-converter betyde, at der var to blokke hvorigennem effekten skulle passere mod en for off-line forsyningen.

5.1.2 Off-line converteren generelt

Off-line converteren virker ved, at netspændingen ensrettes i en brokobling (B_{001}), hvorefter en ladekondensator (C_{001}) udglatter den pulserende dc-spænding. Kredsløbet bestående af brokobling og ladekondensator benævnes efterfølgende for charger-kredsløbet.

Herefter switcher en inverter (fuldbro) spændingen til HF transformatoren (L_{001}). Firkantsignalets niveau med en frekvens på ca. 176kHz, neddeles i transformatoren, hvorefter det inducerede signal på sekundærviklingerne ensrettes. Den ensrettede spænding filtreres ($L_{002} - C_{005}$) og forsyning til brug for forstærkerens udgangstrin er dermed tilstede. Transformatorens størrelse er ret lille, selvom den kan overføre en effekt på 300W. Det bunder i, at transformator-kernens størrelse er omvendt proportional med switch-frekvensen. Denne egenskab gør, at off-line convertere med store effekter fylder meget lidt. Der er dog også nogle ulemper ved denne converter. Den udstrålede RF støj er stor, reguleringsløjfen er langsom og designet er kritisk mht dimensionering af snubber-kredsløb¹.

5.1.3 Dimensionering af softstart kredsløbet

Softstart kredsløbet har, som navnet siger, til formål at starte strømforsyningen langsomt. Hvis dette kredsløb ikke satte en begrænsning for startstrømmen til ladelytten, ville den med stor sandsynlighed slå sikringen hver gang, at man tilsluttede power. Uden en seriemodstand er startstrømmen kun begrænset af ESR² værdien for ladekondensatoren. I nogle softstartskredsløb benytter man sig af NTC modstande i forsyningsledningen.

I kold tilstand har NTC modstanden en høj resistans, og startstrømmen vil derfor være begrænset. Når elektrolytten så er ladet op, vil effektafsættelsen i NTC modstanden betyde, at dennes resistans er reduceret

¹Et snubber kredsløb består ofte i en modstand og en kondensator, der kan reducere overspændinger og begrænse hurtige flanker. Disse ville ellers kunne ødelægge switch-transistorerne.

²ESR - Equivalent Series Resistance - Kondensatorens indre serie modstand.

til en lille værdi, hvorved kredsløbet kan fungere som normalt. Der vil med denne type strømbegrænsning dog altid afsættes effekt i NTC-modstanden.

En anden indgangsvinkel, som blev foretrukket i denne konstruktion, var at indførelsen af en standard seriemodstand i forsyningsledningen. Modstanden begrænser startstrømmen, men bliver kortsluttet, når ladekondensatoren er næsten fuldt opladet. Dette kredsløb har den fordel, at når softstart-kredsløbet først er deaktiveret, mærker resten af forsyningen intet dertil. Det kortsluttende element kan dels være et relæ, dels en halvleder komponent. Relæet kan, pga. den mekaniske opbygning med bevægelige dele, efterhånden fejle. Istedet kan en power MOSFET transistor bruges til at slutte forbindelsen og det er da også den fremgangsmåde, der er valgt her.

Virkemåden er som følger: Ved tilslutning af netforsyning til SMPS'en vil kondensatoren (C_{001}) oplades igennem R_{001} og R_{002} . En spændingsdeler i form af $R_{005}..R_{007}$ overvåger spændingen over ladekondensatoren. Når denne spænding er over en vis værdi, vil komparator N_{001} 's udgang gå lav. Herved vil optocoupler B_{003} aktiveres, og gate på V_{005} vil stige til 18V. Pga. gatespændingen vil FET'en kortslutte strømbegrænsningsmodstandene R_{001} og R_{002} . Som sikkerhed for, at FET'en ikke tændes utilsigtet ved opstart³, er følgende overvejelser foretaget:

- I tilfældet af, at langsom opstart af forsyningen til komparatoren giver en fejl puls på komparatorens udgang: Udgangstransistoren i optocoupleren er refereret til HVSUP forsyningen. Dvs. for at FET'en overhovedet kan tænde, skal denne forsyning være over mindst 3-4 volt⁴. Da HVSUP forsynes dels igennem tidskonstant $(R_{015} - R_{016})/C_{047}$, dels tidskonstant $(R_{017} - R_{018} \parallel R_{019} - R_{020})/C_{008}$ vil den ikke kunne starte op hurtigere end LS15V forsyningen og dette er dermed overholdt.
- Driverkredse (N_{002} , N_{003}) styrer switch-transistorerne i inverteren direkte. Disse kredse er forsynet med en shutdown⁵ indgang og når udgangen af komparatoren (N_{001}) går lav, vil tidskonstanten fra RC ledet R_{003}/C_{003} betyde, at disse driverkredse ikke arbejder øjeblikkeligt. Dette er indført, pga. de forskellige delay sammenholdt med den begrænsede switchtid for power FET'en ikke må betyde, at driverkredse starter, før source-drain på V_{005} med sikkerhed er kortsluttet. De forskellige bidrag til delay'et kommer fra optocoupleren og gate-source kapaciteten (V_{005}) i forbindelse med HVSUP udgangsimpedansen
- En yderligere feature ved softstarts kredsløbet er, at hvis netspænding kommer under en vis værdi (beregning afsnit 5.1.3.2, formel 5.3) vil komparatoren sørge for, at driverkredse lukkes ned og forsyningen vil derefter først starte igen, når korrekt netspænding er til stede.

5.1.3.1 Beregninger for den strømbegrænsene modstand

Ladekondensatoren oplades igennem R_{001} og R_{002} . To modstande er valgt for at kunne overholde breakdown-spændingen for SMD modstandene på 200V. Den maksimale startstrøm fra brokoblingen ønskes begrænset og R_{001}/R_{002} 's værdier udregnes herefter:

$$R_{001} + R_{002} = \frac{V_{dc,max}}{I_s} = \frac{374}{10} = 37.4\Omega$$

Hvor:

$V_{dc,max}$ = Den maksimale spænding over ladekondensatoren

I_s = Maksimale startstrøm

Den nærmeste standardværdi på 15Ω vælges til R_{001} og R_{002} , hvorved den maksimale startstrøm bliver på ca. 12A. Denne strøm optræder i det tilfælde, hvor ladekondensatoren er helt afladt og hvor forsyningen tændes, når sinuskurven har sin maksimale værdi. Den maksimale momentane effekt i en af disse modstande bliver:

$$P_{R_{001},max} = \frac{V_{dc,max}^2}{4 \cdot R_{001}} = \frac{374^2}{4 \cdot 15} = 2331 \simeq 2.3kW \quad (5.1)$$

³Hvis FET'en tændes ved opstart kan den ødelægges pga. de høje startstrømme.

⁴Gate threshold værdi for Power MOSFET V_{005} .

⁵Trækker driverudgangen lav i løbet af max 140ns

Resultatet af formel 5.1 lyder ret overvældende. Strømmen er dog begrænset til at løbe i ca. 20ms⁶. Efterfølgende betragtes de to modstande som een med den dobbelte mærkeeffekt (0.5W) og med en fordoblet resistans (30Ω). Denne modstand kaldes R_{inrush} efterfølgende. Spændingen over R_{inrush} ved start af forsyning ($V_{C_{001}} = 0V$):

$$V_{R_{inrush}} = V_{dc,max} \cdot e^{-\frac{t}{\tau}}$$

Hvor:

- t = Den forløbne tid, $t=0$ når netspændingen tilsluttes
- τ = Tidskonstant for R_{inrush} og C_{001} ($\tau = R_{inrush} \cdot C_{001}$)

Momentaneffekten afsat i R_{inrush} :

$$P_{R_{inrush}} = \frac{V_{dc,max}^2 \cdot e^{-\frac{2t}{\tau}}}{R_{inrush}}$$

Effekten integreres over tiden for at finde energien:

$$E_{R_{inrush}} = \frac{V_{dc,max}^2}{R_{inrush}} \int_0^{\infty} e^{-\frac{2t}{R_{inrush} \cdot C_{001}}} dt = \left[\frac{C_{001} \cdot V_{dc,max}^2}{2} \cdot \left(-e^{-\frac{2t}{R_{inrush} \cdot C_{001}}} \right) \right]_0^{\infty}$$

Hvor:

$$E_{R_{inrush}} = \text{Energien afsat i } R_{inrush}$$

Den afsatte energi for en opstart:

$$E_{R_{inrush}} = \frac{C_{001} \cdot V_{dc,max}^2}{2} = \frac{680 \cdot 10^{-6} \cdot 374^2}{2} = 47.5 J$$

Den nødvendige tid mellem to genstart af SMPS:

$$t_{per} = \frac{E_{R_{inrush}}}{P_{max,R_{inrush}}} = \frac{47.5}{0.5} = 95 s$$

Hvor:

$$t_{per} = \text{Tiden mellem to SMPS genstarter}$$

$$P_{max,R_{inrush}} = \text{Den maksimale tilladelige kontinuerte afsatte effekt i modstanden } R_{inrush}$$

Der er i de foregående beregninger ikke taget højde for eventuelle hotspots⁷ i modstandene og derfor skal modstandene utvivlsomt være af højere mærkeeffekt. Der skal pga. t_{per} tiden implementeres en eller anden form for sikkerhed for, at forsyningen ikke genstartes indenfor den ovennævnte tid. Figur 5.1 giver et eksempel på monitor delen af et sådant overvågningskredsløb:

“Soft” og “Ref” er forbundet til N_{001} ben 7 og ben 2 på SMPS diagrammet respektivt. “Ref” er dermed en 7.5 volts reference, hvorimod “Soft” modtager en positiv puls på ca. 20ms⁸ ved opstart af SMPS. Denne puls oplader C201 til forsyningsspændingen på nær et diodefald og efterfølgende aflades kondensatoren igennem R_{201} ⁹. R_{201} og C_{201} afstemmes på en sådan måde, at der går mindst 95 sekunder, før C_{201} 's spænding er under den “Ref” påtrykte. Udgangen af N_{201} styrer et relæ eller evt. en solid state switch, der afbryder netspændingen til chargerkredsløbet. En forudsætning for at dette kredsløb virker er, at LS15V forsyningen skal være aktiv hele tiden.

5.1.3.2 Beregninger for spændingsdeler/zenerdiode

Først beregnes den maksimale spænding på ladekondensatoren:

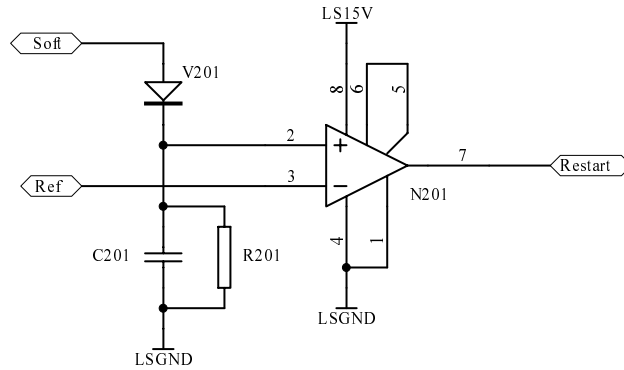
$$V_{dc,max} = n_k \cdot V_{RMS} \cdot \sqrt{2} = 1.15 \cdot 230 \cdot \sqrt{2} = 374V \quad (5.2)$$

⁶Tidskonstanten for $(R_{001} + R_{002})/C_{001}$.

⁷Lokale temperaturstigninger inde i komponenten, der overstiger den maksimale tilladelige funktionstemperatur.

⁸Tiden, som softstarts kredsløbet er aktivt.

⁹Dennes værdi skal selvfølgelig være så stor, at den ikke virker som en spændingdeler for pullupmodstanden R_{010} (SMPS).



Figur 5.1: Softstarts monitor

Minimum spændingen på kondensatoren:

$$V_{dc,min} = n_k \cdot V_{RMS} \cdot \sqrt{2} - V_d = 0.9 \cdot 230 \cdot \sqrt{2} - 2 = 290.7V \quad (5.3)$$

Hvor:

n_k = variation i netspændingen (-10/+15%)

V_{RMS} = netspændingen

Modstand R_{005} og R_{006} tilsammen vælges til $1M\Omega$. Denne værdi er valgt, for at begrænse effekttabet i disse modstande til ca. 0.1W hver. To modstande i serie bruges da V_{BD} (breakdown spændingen) for disse modstande i et 1206 SMD hus¹⁰ er på 200V hver. Den nærmeste standardværdi på $2x 510k\Omega$ for R_{005}/R_{006} blev valgt.

En zenerdiode (V_{011}) virker som reference spænding til komparatoren. Diodens tolerancer og netspændingens variation spiller begge ind ved beregning af modstand R_{007} i spændingsdeleren. En diode af typen BZX84C 7V5 vælges (tolerance på +/-5%). Worstcase betingelsen forekommer, når netspændingen er lav og reference-spændingen er høj:

$$V_{th,on} = \frac{V_{dc,min}}{R_{005} + R_{006} + R_{007}} \cdot R_{007} \quad (5.4)$$

$$V_{th,on} = V_z \cdot k_d \quad (5.5)$$

Hvor:

$V_{th,on}$ = Spænding ved hvilken komparator skifter

V_z = Nominelle zenerspænding

k_d = Zenerdiodens tolerance

Formel 5.4 sammenholdt med formel 5.5 giver:

$$R_{007} = \frac{k_d \cdot V_z \cdot (k_{R005} \cdot R_{005} + k_{R006} \cdot R_{006})}{k_{R007} \cdot (V_{dc,min} - k_d \cdot V_z)} \quad (5.6)$$

I datablad over BZX84C 7V5 angives max zener spænding ved en reverse strøm på 4mA til 7.9V (datablad side 5, tabel 1). k_d faktoren er derfor:

$$k_d = \frac{V_{z,datablad}}{V_{z,n}} = \frac{7.9}{7.5} = 1.0533$$

Hvor:

$V_{z,datablad}$ = Max zenerspænding iht datablad

$V_{z,n}$ = Nominelle zenerspænding

$k_{R005} \cdot k_{R007}$ = Modstandenes tolerancer

¹⁰1206 husets temperatur stiger 70 ° ved en effekt på 0.25W.

De anvendte modstande i spændingsdelerne har en tolerance på +/- 2%. Ved brug af toleranceværdierne ind sættes de, der giver den højeste værdi for R_{007} . R_{007} bliver derfor:

$$R_{007} = \frac{1.0533 \cdot 7.5 \cdot (1.02 \cdot 510 \cdot 10^3 + 1.02 \cdot 510 \cdot 10^3)}{0.98 \cdot (290.7 - 1.0533 \cdot 7.5)} = 29655\Omega$$

En modstand på 33k Ω vælges og i parallel med denne tilføjes en på 330k Ω . Som angivet tidligere er zener-spændingen opgivet ved en strøm på 4mA. Biasmodstanden (R_{004}) til zenerdioden kan derfor let udregnes:

$$R_{004} = \frac{V_{o,15V} - V_z}{I_z} = \frac{15 - 7.5}{4 \cdot 10^{-3}} = 1875 \simeq 18k\Omega$$

Hvor:

$V_{o,15V}$ = Spændingsforsyningen

V_z = Zenerspændingen

I_z = Strømmen i zenerdioden

5.1.3.3 Beregninger for HV Supply kredsløbet

V_{005} transistorens source ben er ikke forbundet til LSGND, som ellers er reference for driverkredsløb til low/highside kredsene. Ved opstart kan der dermed forekomme spændinger på op til 400V over de to strøm-begrænsene modstande (R_{001} og R_{002}), og LSGND kan således ikke bruges som reference til FET'en. Dette løses ved, at bruge en optocoupler til at styre FET'en med. Som en konsekvens heraf skal der designes endnu et forsyningskredsløb udelukkende til optocoupleren og FET'en. En ekstra transformator med vikling er alt for dyr og besværlig, så derfor blev kredsløbet, der trækker forsyning fra højspændingen, designet.

R_{015}/R_{016} begrænser startstrømmen, og C_{007} er en udglatningskondensator. Udglatningskondensatorens ripple er ikke særligt kritisk, da ripple'n også bliver spændingsdelt henført til udgangen.

En forsyning fra denne høje spænding må ikke trække særligt meget strøm, da effekttabet i spændingsdeleren ellers ville blive for stort. For at udregne spændingsdelerens komponentværdier ses først på den påkrævede switch-tid for power MOSFET'en (V_{005}). En approksimeret formel bruges:

$$t_r = R_G \cdot C_G = R_G \cdot (C_{GS} + C_{DG}) = R_G \cdot C_{iss}$$

⇓

$$R_G = \frac{t_r}{C_{iss}} = \frac{1 \cdot 10^{-3}}{1450 \cdot 10^{-12}} = 690k\Omega$$

Hvor:

R_G = Driverkredsløbets impedans (gate-modstandens resistans)

t_r = Risetime for gatespændingen

C_{iss} = Summen af gate-source og drain-gate kapacitet

Der er ikke taget hensyn til switch-tiden for selve drain-source strækningen, men den er ubetydelig i denne sammenhæng. Endvidere er gate ladningen ikke medregnet¹¹. R_{022} , som trækker gate lav i tilfælde af at FET skal slukkes, vælges konservativt til 150k Ω . For at gate-source spændingen ikke falder markant skal HV SUP forsyningens impedans være en del mindre end R_{022} 's værdi. Forsyningens egenimpedans vælges til ca. 15% af R_{022} 's. Dvs. R_{021} vælges til 27k Ω . Med værdien af R_{021} kan resten af spændingsdelerens komponenter udregnes. Pga. den høje spænding over den øverste modstand i spændingsdeleren, vælges fire modstande i den i diagrammet angivne konfiguration. Konfigurationen giver øget sikkerhed. Dels er der fire modstande til at dele effekttabet, dels vil forsyningen pga. den "clamp'ene" zenerdiode V_{012} stadig virke, hvis en af disse modstande skulle kortslutte. Den totale værdi for koblingen med $R_{017}..R_{020}$ (og dermed også de enkelte værdier) findes hermed:

$$R_{017}..R_{020} = \frac{R_{021} \cdot (V_{HV} - V_{HVSUP})}{V_{HVSUP}} = \frac{R_{021} \cdot (n_k \cdot V_{RMS} \cdot \sqrt{2} - V_{HVSUP})}{V_{HVSUP}} \quad (5.7)$$

¹¹Kommer af miller-kapacitet (pga fald i drain-spændingen).

$$R_{017}..R_{020} = \frac{27 \cdot 10^3 \cdot (0.9 \cdot 230 \cdot \sqrt{2} - 15)}{15} = 500k\Omega \simeq 470k\Omega$$

Hvor:

n_k = Variation i netspændingen (-10%/+15%)

V_{RMS} = Netspændingen

V_{HV} = Højspænding på charger

V_{HVSUP} = Forsyningsspænding til optocoupler

5.1.3.4 Beregninger for optocoupler kredsløbet [1]

Optocoupler kredsløbet (komparator N_{001} i forbindelse med optocoupler B_{003}) er, som tidligere nævnt, nødvendigt for at skabe isolation mellem softstart switchen og monitoren (softstart kontrol kredsløbet). Strømmen igennem R_{022} , når optocoupleren tændes, er:

$$I_{R022} = \frac{V_{R022}}{R_{022}} = \frac{15}{150 \cdot 10^3} = 100\mu A$$

For at opnå mætning af udgangstransistoren i optocoupleren vælges denne strøm til 0.5mA. Den anvendte optocoupler (TLP181) har en CTR¹² værdi på 25% ved worstcase betingelser¹³. Den nødvendige diodestrøm bliver således:

$$I_D = \frac{I_{R022,sat}}{k_{CTR}} = \frac{500 \cdot 10^{-6}}{25 \cdot 10^{-2}} = 2mA$$

Hvor:

$I_{R022,sat}$ = Mætningsstrømmen i optocouplerens udgangstransistor

k_{CTR} = CTR faktor

Formodstanden til dioden kan efterfølgende findes:

$$R_{023} = \frac{V_{o,15V} - V_F}{I_D} = \frac{15 - 1.1}{2 \cdot 10^{-3}} = 6950 \simeq 6.8k\Omega$$

Hvor:

$V_{o,15V}$ = Forsyningsspændingen til komparatoren

V_F = Forward diodespænding, 1.1 volt ved en diodestrøm på 2mA og en temperatur på 65°¹⁴

I_D = Diodestrømmen

5.1.4 Dimensionering af crowbar kredsløbet

SMPS'er har tidligere haft et ry for at være potentielle ustabile. Det kunne give sig udslag i overspændinger eller selvsving. Derfor er disse strømforsyninger ofte udstyret med et crowbar kredsløb. Kredsløbet virker i sin simplicitet ved, at en eventuel detekteret overspænding kortsluttes til stel (eller hvad der nu er dens reference). Man opnår derved at efterfølgende kredsløb ikke ødelægges og i heldigste fald vil den eneste konsekvens af en triggeret crowbar være, at en sikring ryger. Kritiske faktorer ved opbygning af et crowbar kredsløb er sikkerhed for, at kredsløbet ikke trigges uden grund¹⁵ og grundig printlayout¹⁶.

Kredsløbet er bygget op omkring en komparator af type LM311. Komparatoren sammenligner en reference spænding med den på SMPS'ens udgang. Hvis spændingen overstiger referenceværdien vil thyristoren (TYN408) trigges. Spændingsreferencen på 5V kommer fra PWM regulatoren N_{004} . Denne kreds har en højpræcisions¹⁷ bandgap reference til brug for omliggende kredsløb (strømmen fra denne reference må ikke overstige 20mA). Denne spænding sammenlignes med den fra spændingsdeleren $R_{024} - R_{036}$ kommende. R_{036} fastsættes i forvejen til 10kΩ og dermed kan R_{024} findes:

¹²Current Transfer Ratio - forholdet mellem strømmen, der løber i emitteren, og den strøm, som løber i transistor.

¹³Lav emitterdiode strøm og høj omgivelses temperatur.

¹⁴Ref. datablad TLP181 side 262, figur $I_F - V_F$.

¹⁵Hurtige transienter eller indstrålet støj kan forårsage mistrigging.

¹⁶Her tænkes på korte og kraftige forbindelser fra forsyningen til anode og katode på thyristor.

¹⁷+/- 1%.

$$R_{024} = \frac{R_{036} \cdot (V_{OS} - V_{Ref})}{V_{Ref}} = \frac{10 \cdot 10^3 \cdot (55 - 5)}{5} = 100k\Omega$$

Hvor:

V_{OS} = Triggerspænding hvorpå tyristor kortsletter SMPS'ens udgangsspænding

V_{Ref} = Reference spænding på 5V

V_{OS} er valgt til 55 volt, da det er ved denne spænding, at power MOSFET transistorerne i udgangstrinnet har deres V_{DSBD} ¹⁸. Der regnes ikke på tolerance værdier pga. triggerspændingen ligger 10% over den ellers maksimale SMPS udgangsspænding. Dette giver en margin på 5V, i hvilken mindre overspændinger¹⁹ og tolerancer kan arbejde. Kondensator (C_{033}) filtrerer disse mindre overspændinger og eventuelle RF indstrålede spændinger. Kondensatoren bestemmes ud fra hvilken tidskonstant, der ønskes:

$$C_{033} = \frac{\tau_{crowbar}}{R_{equ}} = \frac{\tau_{crowbar}}{R_{024} \parallel R_{036}} = \frac{\tau_{crowbar} \cdot (R_{024} + R_{036})}{R_{024} \cdot R_{036}} \quad (5.8)$$

Hvor:

$\tau_{crowbar}$ = Trigger tidskonstanten

R_{equ} = Thevenin ækvivalent impedansen

$$C_{033} = \frac{1 \cdot 10^{-3} \cdot (100 \cdot 10^3 + 10 \cdot 10^3)}{100 \cdot 10^3 \cdot 10 \cdot 10^3} = 110nF \simeq 100nF$$

Komparatorens pullup modstand:

$$R_{044} = \frac{V_{o,15V} - V_G}{I_G} = \frac{15 - 1.5}{15 \cdot 10^{-3}} = 900 \simeq 1k\Omega$$

Hvor:

$V_{o,15V}$ = Pullup forsyningsspændingen

V_G = Maksimale forward gate spænding

I_G = Maksimale gate strøm

Se evt. datablad for TYN408 tyristoren. Denne tyristor blev anvendt, fordi den kan klare en I_{TSM} ²⁰ på 70A, hvilket er nok til enten at springe sikringen eller destruere en af MOSFET switch-transistorerne. Modstand R_{044} afsætter effekten:

$$P_{R044} = \frac{V_{R044}^2}{R_{044}} = \frac{15^2}{1 \cdot 10^3} = 225mW$$

Et 1206 SMD hus med max effekt på 0.25W bruges til R_{044} .

5.1.5 Dimensionering af Full-Bridge Inverter [1]

Inverteren switcher den uregulerede højspænding fra chargeren til HF transformatoren, hvorefter den på transformatorens sekundærside neddelede spænding enrettes og filtreres.

5.1.5.1 Beregninger for ladekondensatoren

Approksimeret formel for ripple (ripple <10%)²¹:

$$\Delta V = \frac{V_{dc}}{2 \cdot f \cdot C_{001} \cdot R_L} \quad (5.9)$$

¹⁸Drain-source BreakDown

¹⁹F.eks peak spændinger fra dI/dt strømme i diverse induktanser.

²⁰Maximum Transient Surge current.

²¹Se evt. afsnit 5.3.6 formel 5.40. Formel stammer fra "Sedra/Smith", side 162.

Hvor:

- ΔV = Ripplespændingen
- V_{dc} = Dc spændingen på kondensator
- f = Netfrekvensen
- C_{001} = Ladekondensatoren
- R_L = Belastningsmodstand

Formel 5.9 omorganiseres og udvides, hvorefter ladekondensatorens værdi findes:

$$C_{001} = \frac{V_{dc}}{2 \cdot f \cdot \Delta V \cdot R_L} = \frac{P_L}{2 \cdot f \cdot \Delta V \cdot \sqrt{2} \cdot V_{RMS}} = \frac{300}{2 \cdot 50 \cdot 15 \cdot \sqrt{2} \cdot 230} = 614 \mu F \simeq 680 \mu F$$

Hvor:

- P_L = Effekten trukket ud af chargeren
- V_{RMS} = RMS værdien af netspændingen.
- ΔV = Ripplespændingen (15 volt svarende til ca. 5% blev antaget, som en tålelig værdi).

Når ripplespændingen er kendt, kan den maksimale strøm i brokoblingens dioder pga. ladekondensatorens størrelse udregnes:

$$I_{D,max} = I_L \cdot (1 + 2 \cdot \pi \cdot \sqrt{\frac{V_{dc}}{2 \cdot \Delta V}}) = I_L \cdot (1 + 2 \cdot \pi \cdot \sqrt{\frac{\sqrt{2} \cdot V_{RMS}}{2 \cdot \Delta V}})$$

Hvor:

- $I_{D,max}$ = Max strøm i brokobling
- I_L = Strømmen i belastningen

Da strømmen I_L ikke kendes findes den først:

$$I_L = \frac{P_L}{V_{dc}} = \frac{P_L}{\sqrt{2} \cdot V_{RMS}} = \frac{300}{\sqrt{2} \cdot 230} = 0.922 A \quad (5.10)$$

Hermed bliver $I_{D,max}$:

$$I_{D,max} = 0.922 \cdot (1 + 2 \cdot \pi \cdot \sqrt{\frac{\sqrt{2} \cdot 230}{2 \cdot 15}}) = 20 A \quad (5.11)$$

Den maksimale spænding over ladekondensatoren er på 374 Volt (afsnit 5.1.3.2, formel 5.2). En kondensator på 680 μ F med en mærkespænding på 400 volt blev valgt. Rent teoretisk skulle ripplestrømmen i ladekondensatoren også findes, men da ledetiden for de enkelte dioder i brokoblingen ikke er kendt, kan denne værdi ikke regnes ud med tilfredsstillende nøjagtighed. En Spice-simulering er at foretrække her, da denne dimensionering normalt er baseret på imperiske tal.

5.1.5.2 Beregninger for brokobling

Den maksimale og den gennemsnitlige strøm, der løber i brokobling, er allerede regnet ud i afsnit 5.1.5.1, formel 5.10 og formel 5.11. Udover disse strømme skal brokoblingen kunne klare følgende reverse voltage:

$$V_{DRR} = 2 \cdot n_k \cdot V_{RMS} \cdot \sqrt{2} = 2 \cdot 1.15 \cdot 230 \cdot \sqrt{2} = 748 \approx 800 V$$

Hvor 2 tallet er med pga at ladekondensatoren opretholder spændingen (på nær ripple). En brokobling af typen KBPC6 (KBPC608) anvendes umiddelbart. Den har følgende data:

- I_O = Output current, 6A
- I_{FSM} = Maximum Forward Surge current, 125A
- V_F = Forward Voltage, 1.2V
- I^2t = Udtryk for brokoblingens evne til at klare capacitive belastninger, 78A²s
- V_{DRR} = Maximum Reverse Diode voltage - 800A

Ud fra I^2t rating'en kan den ækvivalente indre modstand regnes ud:

$$R_i = \frac{0.5 \cdot C_{001} \cdot V_{dc,max}^2}{I^2t} = \frac{0.5 \cdot 680 \cdot 10^{-6} \cdot 374^2}{78} = 0.61\Omega$$

Til beregning af strømmen i brokoblingen ($I_{R_{i,RMS}}$) bruges følgende formel:

$$I_{R_{i,RMS}} = I_{i,av} \cdot \frac{k_{fp}}{\sqrt{2}} = 0.92 \cdot \frac{3.5}{\sqrt{2}} = 2.27A$$

Hvor:

$I_{i,av}$ = Gennemsnitlige strøm fra brokobling

k_{fp} = Formfaktor, korrektionsfaktor, der medregner effekten af de høje spidsstrømme i brokoblingen.

Effekttabet i koblingen kan nu bestemmes ud fra et simpelt I^2R ræsonnement:

$$P_{R_i} = I_{R_{i,RMS}}^2 \cdot R_i = 2.27^2 \cdot 0.61 = 3.15W$$

5.1.5.3 Beregninger for inverter fuldbroen

En fuldbro vælges til at switche HV spændingen. Fuldbroen kombinerer push-pull og halvbro trinnes fordele. Dvs., transistorernes V_{DSS} er lig med indgangsspændingen og transistorernes arbejdsstrøm er:

$$I_{DS} = \frac{P_o}{\eta_c \cdot 2 \cdot \delta_{duty} \cdot V_{in}} = \frac{300}{0.9 \cdot 2 \cdot 0.45 \cdot \sqrt{2} \cdot 230} = 1.13A$$

Hvor:

I_{DS} = Strømmen i drain-source

δ_{duty} = Den aktuelle dutycycle

η_c = Converterens virkningsgrad

V_{in} = Spændingen på fuldbroen

Flere forskellige transistorer blev vurderet, men en transistor stod ud; IRF740S. Transistoren har følgende data (udpluk):

V_{DS} = Drain-source voltage, 400V

$I_{D,con}$ = Drain current (continuous) @100°C, 6.7A

I_{DSS} = Drain current, $V_{GS} = 0V$, 50μA@125°C

T_j = Maksimale junction temperatur, 150°C

$R_{\theta ja}$ = Termiske modstand, junction-ambient, 62.5°C/W

C_{iss} = Input kapaciteten, 1450pF

C_{oss} = Output kapaciteten, 280pF

C_{rss} = Reverse kapaciteten, 30pF

$R_{DS(on),max}$ = On modstanden, 0.42Ω, 0.63Ω ved 100°C

$t_{d(on)}$ = Turn-on time, 25ns

t_r = Rise time, 15ns

$t_{d(off)}$ = Turn-off time, 29ns

t_f = Fall time, 14ns

Denne FET, som er tilgængelig i et SMD²² hus, blev valgt pga. de hurtige stige og falde tider. Desuden er dens data tilstrækkelige til denne applikation; krav til V_{DS} og $I_{D,con}$ er overholdt. Det undersøges efterfølgende, om den kan klare effekten. Effekttabet i MOSFET transistor i switching opstillinger²³:

$$P_{on} = (I_{D,RMS})^2 \cdot R_{DS(on),max} \cdot \frac{t_{on}}{T}$$

²²SMD huset giver lavere induktanser i tilledninger pga. reduktionen i komponentens fysiske størrelse. En erfaringsregel angiver ca. 1nH/mm.

²³Formler fra "Solid-State Power Conversion Handbook", Ralph E. Tarter, side 80.

$$P_{off} = V_{DS,max} \cdot I_{DSS} \cdot \frac{t_{off}}{T}$$

$$P_{sw,on} = V_{DS,max} \cdot I_D \cdot \frac{t_r}{6 \cdot T}$$

$$P_{sw,off} = V_{DS,max} \cdot I_D \cdot \frac{t_f}{6 \cdot T}$$

$$P_{tg} = \frac{C_{iss} \cdot V_{GS}^2 + C_{rss} \cdot V_{DG}^2}{2 \cdot T}$$

$$P_T = P_{on} + P_{off} + P_{sw,on} + P_{sw,off} + P_{tg}$$

Hvor:

P_T = Totale transistor tab

T = Periodeiden, $T = \frac{1}{f} = \frac{1}{176 \cdot 10^3} = 5.68 \mu s$

P_{tg} = Tab i gate ved skift

On-state tabet bliver (maksimale t_{on} er indsat, da t_{off} faktoren i ligning for off-state tabet (P_{off}) er mindre betydende:

$$P_{on} = (1.13)^2 \cdot 0.63 \cdot \frac{0.45 \cdot 5.68 \cdot 10^{-6}}{5.68 \cdot 10^{-6}} = 362 mW$$

Off-state tabet:

$$P_{off} = 374 \cdot 50 \cdot 10^{-6} \cdot \frac{0.55 \cdot 5.68 \cdot 10^{-6}}{5.68 \cdot 10^{-6}} = 10 mW$$

Tab ved skift til "on" tilstand:

$$P_{sw,on} = 374 \cdot 1.13 \cdot \frac{15 \cdot 10^{-9}}{6 \cdot 5.68 \cdot 10^{-6}} = 186 mW$$

Tab ved skift til "off" tilstand:

$$P_{sw,off} = 374 \cdot 1.13 \cdot \frac{14 \cdot 10^{-9}}{6 \cdot 5.68 \cdot 10^{-6}} = 174 mW$$

Tab i gate:

$$P_{tg} = \frac{1450 \cdot 10^{-12} \cdot 15^2 + 30 \cdot 10^{-12} \cdot 374^2}{2 \cdot 5.68 \cdot 10^{-6}} = 399 mW$$

Det totale tab:

$$P_T = 0.362 + 0.010 + 0.186 + 0.174 + 0.369 = 1.13 W$$

MOSFET'ens temperatur på junction som forårsaget af effekttabet:

$$T_j = T_a + P_T \cdot R_{\theta ja} = 50 + 1.13 \cdot 62.5 = 120.6^\circ C$$

Da den maksimale junctiontemperatur er på $150^\circ C$, er ingen yderligere køling nødvendig.

5.1.5.4 Beregninger for koblingkondensatoren

En kondensator indsættes i serie med transformatorens primærvikling for at sikre, at transformatoren ikke kan gå i dc-mætning pga. unøjagtigheder i switch-kredsløbene. Kondensatoren udregnes ud fra formel 5.12²⁴ således:

$$C_{bal} \leq \frac{I_{p,max} \cdot \delta_{T,max}}{\Delta V \cdot f} = \frac{1.5 \cdot 0.78}{10 \cdot 100 \cdot 10^3} = 1.2 \mu F \quad (5.12)$$

To kondensatorer i parallel (C_{002} og C_{020}) på hver $0.47 \mu F / 400V$ blev valgt. Koblingskondensatorerne, C_{002} og C_{020} , i forbindelse med filterets reflekterede induktans danner en svingningskreds. Svingningskredsens resonansfrekvens skal ligge et godt stykke under converterens switchfrekvens for, at koblingskondensatorerne oplades liniært²⁵:

$$f_R < \frac{f_s}{4}$$

Hvor:

f_R = Resonansfrekvensen

f_s = Converterens switchfrekvens (176kHz)

En svingningskredsens resonansfrekvens:

$$f_R = \frac{1}{2 \cdot \pi \cdot \sqrt{L_R \cdot C_{bal}}}$$

Hvor:

L_R = Den af spolen reflekterede induktans

Den reflekterede induktans til transformatorens primær side:

$$L_R = L_{002} \cdot \left(\frac{N_p}{N_s}\right)^2 = L_{002} \cdot \left(\frac{1}{n}\right)^2 = 22 \cdot 10^{-6} \cdot \left(\frac{1}{0.201}\right)^2 = 544 \mu H$$

Hvor:

L_{002} = Induktansen af filterets spole

n = Transformatorens omsætningsforhold

Resonansfrekvensen bliver da:

$$f_R = \frac{1}{2 \cdot \pi \cdot \sqrt{544 \cdot 10^{-6} \cdot 2 \cdot 0.47 \cdot 10^{-6}}} = 7 kHz$$

Det ses, at resonansfrekvensen er langt under switchfrekvensen og kravet til koblingskondensatoren er dermed overholdt.

5.1.5.5 Beregninger for HF transformatoren

Transformatorens omsætningsforhold, n , findes efter følgende formel²⁶:

$$n = \frac{N_s}{N_p} = \frac{V_{o,max} + V_F + V_{LS}}{\delta_{T,max} \cdot V_{i,min}^*}$$

Hvor:

N_S = Det sekundære viklingstal

N_p = Det primære viklingstal

$V_{o,max}$ = Maksimal ønskede udgangsspænding

V_F = Forward diode spænding, ES3D: 0.8V@3A

V_{LS} = Sekundær viklingens spændingstab, kan regnes til ca. 0.5 volt

V_{LP} = Primær viklingens spændingstab, kan regnes til ca. 2 volt

²⁴Switched Mode Power Supplies in Practice, Otmar Kilgenstein, side 172, (6.4).

²⁵Strømmen i filterets spole stiger også på linær vis.

²⁶Fra "Switched-Mode Power Supplies in Practice, Otmar Kilgenstein, side 174.

$V_{i,min}^*$ = Den mindste indgangsspænding til transformatoren med tab iberegnet

$$V_{i,min}^* = V_{i,min} - 2 \cdot V_{DS} - V_{LP}$$

$V_{i,min}$ = Den mindste indgangsspænding til transformatoren uden tab

V_{DS} = Spændingsfald drain-source over switch-transistor, (for IRF740S = $0.42\Omega \cdot 1A = 0.63\Omega \cdot 1A$ ved 100°

$V_{i,min}$ findes:

$$V_{i,min} = V_{RMS} \cdot n_k \cdot \sqrt{2} - 2 \cdot V_{D,bridge} - \Delta V = 230 \cdot 0.9 \cdot \sqrt{2} - 2 \cdot 1 - 15 = 275.5V$$

Hvor:

V_{RMS} = Netspændingen

n_k = Netvariationen

$V_{D,bridge}$ = Spændingsfaldet over diode i brokobling ved netforsyningen

ΔV = Ripplespændingen på fuldbroen

Nu kan $V_{i,min}^*$ findes:

$$V_{i,min}^* = V_{i,min} - 2 \cdot V_{DS} - V_{LP} = 275.5 - 2 \cdot 0.63 - 2 = 272.2V$$

Den maksimale udgangsspænding:

$$V_{o,max} = \sqrt{2 \cdot P_L \cdot R_L} + V_{pre} + 2 \cdot V_{DS,OS} = \sqrt{2 \cdot 150 \cdot 8} + 0.5 + 2 \cdot 0.3 = 50.1V \quad (5.13)$$

Endelig findes n :

$$n = \frac{V_{o,max} + V_F + V_{LS}}{\delta_{T,max} \cdot V_{i,min}^*} = \frac{50.1 + 0.8 + 0.5}{0.9 \cdot 272.2} = 0.201$$

Hvor:

$\delta_{T,max}$ = Den maksimale dutycycle, hvor deadtime er minimeret

Når omsætningsforholdet kendes, kan vindingstallet for sekundærviklingen beregnes:

$$N_s = \frac{\delta_{T,max} \cdot V_{p,max} \cdot n \cdot 10^4}{f \cdot A_{min} \cdot 2 \cdot B} = \frac{0.9 \cdot 230 \cdot \sqrt{2} \cdot 1.15 \cdot 0.201 \cdot 10^4}{176 \cdot 10^3 \cdot 0.69 \cdot 2 \cdot 200 \cdot 10^{-3}} = 14$$

En kerne af type EFD30/N87 blev valgt ud fra Siemens Application Note, side 148. Data for kernen er som følger:

ΔB = Kernens maksimale anbefalede fluxtæthed, 400mT

$\sum \frac{l}{A}$ = Form Faktor, $0.99mm^{-1}$

l_e = Effektive magnetiske længde, 68mm

A_e = Effektive magnetiske tværsnitsareal, $69mm^2$

V_e = Effektive magnetiske volume, $4690mm^3$

A_L = Induktansfaktor (for en vinding), 2050nH

μ_e = Effektive permeabilitet, $1610 \frac{Vs}{Am}$

P_V = Kernetab, 2.6W (pr sæt)

Primær vindingstallet:

$$N_p = \frac{N_s}{n} = \frac{14}{0.201} = 69.65 \simeq 69$$

De anvendte trådtykkelser findes efterfølgende. Disse er fundet ved brug af en erfaringsfaktor $3A/mm^2$ ²⁷. RMS strømmen i primærviklingen findes:

$$I_{RMS,p} = \frac{P}{\eta_c \cdot V_{dc,min}} = \frac{300}{0.9 \cdot 290.7} = 1.14A$$

²⁷Det kan nævnes, at i almindelige stærkstrømsinstallationer bruges $1.5mm^2$ kabler ved strømme på max. 13A. Dette tal er dog angivet under den forudsætning, at ledningen ikke er oprullet eller på anden vis er i umiddelbar nærhed af andre strømførende kabler.

Hvor:

$$V_{dc,min} = \text{Minimale spænding på charger kondensatoren (formel 5.3)}$$

Tværsnitsarealet af primær kobbertråden bliver da:

$$A_{cu,p} = \frac{I_{RMS,p}}{k_{cu}} = \frac{1.14}{3} = 0.38mm^2$$

Hvor:

$$k_{cu} = \text{Erfaringsfaktor, } 3A/mm^2$$

Primær trådens tykkelse:

$$d_{cu,p} = \sqrt{\frac{2 \cdot A_{cu,p}}{\pi}} = \sqrt{\frac{2 \cdot 0.38}{\pi}} = 0.5mm$$

Den maksimale RMS strøm fra SMPS'en er på 12.25A (formel 4.8). Denne strøm løber også i sekundær viklingerne, men med den forskel, at dutycycle på ca. 50% gør, at RMS strømmen i disse viklinger bliver:

$$I_{RMS,s} = n_{duty} \cdot I_{o,SMPS,RMS} = 0.5 \cdot 12.25 = 6.12A$$

Tværsnitsarealet af sekundær viklingernes kobbertråd findes umiddelbart:

$$A_{cu,s} = \frac{I_{RMS,s}}{k_{cu}} = \frac{6.12}{3} = 2mm^2$$

Sekundærtrådens tykkelse:

$$d_{cu,s} = \sqrt{\frac{2 \cdot 4.08}{\pi}} = 1.1mm$$

Betydningen af den fysiske trådpvikling af transformator kernen diskuteres efterfølgende:

- Sekundær viklingernes ensartethed: Hvis viklingerne ikke er helt ens vil strømmen i de to viklinger heller ikke være ens. Derved kan transformator kernen trækkes dc-mæssigt. Pga. koblingskondensatorerne C_{002} og C_{020} vil denne effekt, i tilfælde af den optræder, sandsynligvis kun betyde lidt større ripple på udgangen.
- Leakage inductance: Lækinduktanser optræder, når koblingen mellem primær og sekundærsiderne ikke er optimal. Denne kan reduceres af en alternerende opvikling af primær og sekundærsiderne.
- Transformator kapaciteter: Primærviklingen kan udgøre en snyltekapacitet grundet den måde, viklingen blev udført. Denne kapacitet betyder, at i det øjeblik at spændingen skifter hurtigt, optræder primærviklingen kapacitivt. Pga. $I = C \cdot \frac{dV}{dt}$ kan peakstrømmene i transistorerne blive for høje og behovet for hurtige skiftetider kan derfor ikke altid implementeres. Kapaciteten kan reduceres, hvis en "høj" vikling bruges, men uheldigvis giver denne samtidig større lækinduktanser.

5.1.5.6 Beregninger for ensretterdioderne

For at kunne udvælge dioder til brug i sekundærkredsløbet udregnes først reverse blocking spændingen:

$$V_{DRB} = 2.4 \cdot V_o \cdot \frac{V_{in,max}}{V_{in,min}} = 2.4 \cdot \sqrt{2 \cdot P_L \cdot R_L} \cdot \frac{V_{in,max}}{V_{in,min}} = 2.4 \cdot \sqrt{2 \cdot 150 \cdot 8} \cdot \frac{1.15}{0.9} = 150V$$

Hvor:

$$V_o = \text{Udgangsspændingen fra SMPS}$$

$$V_{in,max} = \text{Den maksimale spænding på fuldbro}$$

$$V_{in,min} = \text{Den minimale spænding på fuldbro}$$

Sekundærkredsløbet er kritisk mht. valg af dioder. Det er vigtigt, at dioderne er hurtige (lav recovery tid) for ellers går der for meget effekt til spilde. Da schottky dioder, som ellers ville være gode til en sådan applikation²⁸, ikke fås med så høje reverse blocking spændinger, vælges en "standard" fast switching diode type.

²⁸Lav forward spænding selv ved høje strømme og hurtig switch-tid.

$$I_{FAV} = 0.5 \cdot I_{FM}$$

↓

$$I_{FM} = 2 \cdot I_{FAV} = 2 \cdot 8.66 = 17.32A$$

Da de 2 hold dioder skiftes til at levere strøm til filteret, bliver hver diodegrens strøm:

$$I_{Fg1} = 0.5 \cdot I_{FAV} = 0.5 \cdot 8.66 = 4.33A$$

Der bruges to dioder i parallelt, dvs hver diode skal kunne håndtere:

$$I_{DAV} = 0.5 \cdot I_{Fg1} = 0.5 \cdot 4.33 = 2.17A$$

En diode af typen ES3D bruges til komponenterne $V_{006}..V_{009}$, dens data:

$$I_{AV,max} = 3A$$

$$I_{FSM} = 100A$$

$$V_F = 0.8V$$

$$R_{\theta ja} = 10^\circ C/W$$

$$T_{j,max} = 150^\circ C$$

Effekten afsat i en enkelt diode bliver da:

$$P_D = I_{DAV} \cdot V_F = 2.17 \cdot 0.8 = 1.74W$$

Temperaturen på junction af den enkelte diode:

$$T_j = T_a + P_D \cdot R_{\theta ja} = 50 + 1.74 \cdot 10 = 67.4^\circ C$$

Dette resultat virker ikke overbevisende. At en diode af den fysiske størrelse, skulle kunne have en så lav termisk modstand, virker forkert. Jeg regner med, at databladets opgivelse af den termiske modstand er forkert. En diode i et tilsvarende hus (samme fysiske størrelse), angiver en $R_{\theta ja}$ på $60^\circ C$, hvilket også er tilfældet for en række andre dioder, jeg undersøgte. Beregningen foretages med dette til revidering:

$$T_j = T_a + P_D \cdot R_{\theta ja} = 50 + 1.74 \cdot 60 = 154.4^\circ C$$

Dette resultat ser straks mere sandsynligt ud. Dioden anvendes, selvom den bliver lidt overbelastet ($4^\circ C$). Den beregnede temperatur er ved worstcase betingelser²⁹. Det antages, at disse faktorer ikke alle sammen træder i kraft på samme tid (brug af en slags samtidighedsfaktor giver muligheden for denne antagelse).

5.1.5.7 Beregninger for snubberkredsløb til ensretterdioderne på sekundærsiden [2]

Hurtige dioder er valgt i foregående afsnit for at mindske diodernes kommutering³⁰ ved skift mellem de to diodegrene. Valget af hurtige dioder giver dog ulemper i form af spændingstransienter over disse. Diodernes serieinduktans gør, at de hurtige strømskift giver udslag i tilsvarende spændingstransienter over dioden. Størrelsen af transienten over en diode er er bestemt af følgende formel:

$$V = L \frac{dI}{dt}$$

Yderligere kan diodernes kapacitet sammenholdt med transformatorens lækinduktans udgøre en svingningskreds. Denne svingningskreds kan danne høje udæmpede spændingstransienter. Spændingerne fra disse typer transienter kan blive så store, at dioden ødelægges. Man tilføjer derfor ofte ekstra kredsløb, der kan mindske størrelsen af transienten. Der findes flere forskellige typer snubberkredsløb:

²⁹Worst case betingelsen: høj temperatur, lav netspænding, høj udgangsspænding og max belastning.

³⁰Forekommer når dioderne danner en strømvej til stel pga. langsom reverse recovery tid.

- Non-dissipative: Snubberkredsløb, der ikke indvirker på det oprindelige kredsløbs virkningsgrad. Dvs. snubberkredsløbet bruger ikke effekt for dets funktion. Det virker typisk ved, at snubberkredsløbet indeholder et element, der kan lagre energi. Når den aktive enhed (i dette tilfælde dioden) skifter, vil den energi, der ligger i spændingstransienten og som ellers ville kunne ødelægge komponenten, blive lagret i spolen, som derefter afleverer energien til kredsløbet igen.
- Dissipative: Snubberkredsløb, der virker ved at optage energien fra spændingstransienter eller lignende. Brug af dette snubberkredsløb er et kompromis imellem beskyttelsesgraden og reduktionen af systemets virkningsgrad.

Snubberkredsløb af den “dissipative” type vælges, fordi denne snubber er mere enkel og virkningsgraden forventes ikke at falde mærkbart. De her anvendte snubbere er af den simple type bestående af en modstand og en kondensator i serie.

Ved høje frekvenser kan det være svært, at bruge diverse eksakte formler til udregning af snubberkredsløbets komponenter. Ved design af snubberkredsløb er printudlægget lige så vigtigt, som bestemmelsen af selve snubberkomponenterne. Parasit induktanser skal minimeres ved brug af korte tilledninger fra snubberkredsløbet til det aktive element og i særdeleshed skal snubberkondensatorens ESR værdi være lav. En empirisk relation for snubbermodstanden og snubberkondensatoren er³¹:

$$\tau \cdot f_s = 0.01 \quad (5.14)$$

Hvor:

$$\tau = R_s \cdot C_s$$

$$f_s = \text{Switchfrekvensen}$$

R_s bestemmes ud fra dels spændingen over oprindelsesstedet for overspændingstransienten og dels den maksimale strøm, der skal løbe i snubberkredsløbet:

$$R_s = \frac{V_s}{I_{s,max}} \quad (5.15)$$

Hvor:

$$V_s = \text{Spændingen over det aktive element}$$

$$I_{s,max} = \text{Den maksimale strøm i snubberkredsløbet}$$

Effekttabet i snubbermodstanden:

$$P_{R_s} = C_s \cdot V_s^2 \cdot f_s \quad (5.16)$$

Snubbermodstanden bestemmes:

$$R_{008} = \frac{V_{o,SMPS}}{I_{s,max}} = \frac{50}{1} = 50\Omega$$

En værdi for R_{008} og R_{009} på 47Ω vælges. Snubberkondensatoren bestemmes:

$$C_{006} = \frac{1}{100 \cdot f_s \cdot R_{008}} = \frac{1}{100 \cdot 176 \cdot 10^3 \cdot 47} = 1.2nF \quad (5.17)$$

C_{004} og C_{006} vælges til $1nF/100V$. Modstandenes effektforbrug udregnes:

$$P_{R_{008}} = C_{004} \cdot V_{o,SMPS}^2 \cdot f_s = 1 \cdot 10^{-9} \cdot 50^2 \cdot 176 \cdot 10^3 = 0.44W$$

SMD modstande i 1206 hus bruges. Disse har en temperatur på $70^\circ C$ ved en mærkeeffekt på $0.25W$. De kan dog klare en temperatur på $125^\circ C$, hvilket nok også bliver aktuelt i dette tilfælde.

³¹Fra “Solid-State Power Conversion Handbook”, Ralph E. Tarter, side 534.

5.1.5.8 Beregninger for snubberkredsløb til inverter fuldbroen

Der refereres til afsnit 5.1.5.7 for den generelle diskussion omkring snubberkredsløb og deres funktion idet, de samme principper og formler gør sig gældende.

Snubberkredsløbets modstand:

$$R_s = \frac{V_{dc,max}}{I_{s,max}} = \frac{374}{0.15} = 2.5k\Omega$$

Den maksimale spændingen over MOSFET'en er på knap 400V. Der vælges derfor to modstande i serie (pga. breakdownspændingen). To modstande, R_{025} og R_{026} , i et 1206 hus med standardværdien på $1.5k\Omega$ hver, bruges. I den ovenstående formel er snubberstrømmen på $150mA$ en vurdering (ca. 10% af fuld strøm). Snubberkondensatorens størrelse bliver:

$$C_{010} = \frac{1}{100 \cdot f_s \cdot (R_{025} + R_{026})} = \frac{1}{100 \cdot 176 \cdot 10^3 \cdot 3 \cdot 10^3} = 20pF \quad (5.18)$$

En kondensator på $100pF/400V$ ³² blev valgt til C_{010} og C_{012} . Modstandenes effektforbrug udregnes:

$$P_{R_s} = C_{010} \cdot V_{dc,max}^2 \cdot f_s = 100 \cdot 10^{-12} \cdot 374^2 \cdot 176 \cdot 10^3 = 2.46W$$

Hver modstands maksimale effekttab:

$$P_{R_{025}} = \frac{P_{R_s}}{2} = \frac{2.46}{2} = 1.23W$$

To effektmodstande i SMD 1218 hus vælges. Disse har hver en breakdown spænding på 200V og en effekthåndtering på 1W ved hvilken, deres temperatur stiger til $70^\circ C$.

5.1.5.9 Beregninger for udgangsfilteret

Et anden orden filter udglatter/filtrerer den ensrettede spænding. Filteret er afgørende for SMPS'en dynamiske egenskaber. Spolens størrelse findes vha. denne formel³³:

$$L_{002} = \frac{V_{o,SMPS} \cdot t_{off,max}}{n_{ind} \cdot I_{o,SMPS,RMS}}$$

Hvor:

$V_{o,SMPS}$ = Den ønskede udgangsspænding

$t_{off,max}$ = Notch tiden ("deadtime")

n_{ind} = Strøm faktor for spolen (sikrer lav peakstrøm i spole og lav ripple), =0.25

$I_{o,SMPS,RMS}$ = SMPS'ens maksimale udgangsstrøm (RMS)

Notch tiden er den maksimale tid hvor ingen af fuldbro transistorerne er aktive. Maksimum findes ved at indsætte den maksimale "charger" spænding og den mindste udgangsspænding for SMPS:

$$t_{off,max} = \frac{1 - \frac{V_{o,SMPS,min}}{V_{dc,max}}}{2 \cdot f_s} = \frac{1 - \frac{5}{374}}{2 \cdot 176 \cdot 10^3} = 2.8\mu s$$

Spolens størrelse:

$$L_{002} = \frac{50 \cdot 2.8 \cdot 10^{-6}}{0.25 \cdot 12.25} = 45\mu H$$

Det har ikke kunnet lade sig gøre, at få fat på en spole med en $I_{L,RMS}$ på 12.25A samtidig med denne induktans. En spole på $22\mu H$ blev valgt, hvilket betyder en større ripple på udgangen. En måling må afsløre, om dette kan tolereres.

Udgangsfilterets kondensators størrelse bestemmes³⁴:

³²Værdien på $20pF$ blev vurderet værende for lille og der blev derfor "rundet op". Hvis effekten afsat i snubbermodstanden regnes for høj, må kondensatorens værdi korrigeres.

³³Fra "High-Frequency Switching Power Supplies: Theory and Design", George Chryssis, side 154.

³⁴Fra "High-Frequency Switching Power Supplies: Theory and Design", George Chryssis, side 179.

$$C_{005} = \frac{\Delta I_{o,SMPS}}{8 \cdot f_s \cdot \Delta V_{o,SMPS}} = \frac{0.25 \cdot I_{o,SMPS,RMS}}{8 \cdot f_s \cdot \Delta V_{o,SMPS}} = \frac{0.25 \cdot 12.25}{8 \cdot 176 \cdot 10^3 \cdot 20 \cdot 10^{-3}} = 108.7 \mu F$$

Hvor:

$\Delta V_{o,SMPS}$ = Den maksimale ripple på udgangen

En kondensator på $100 \mu F / 63V$ vælges. Kondensatoren har en lav ESR værdi (0.13Ω) og en maksimale tilladelig ripple på $0.67A$. En lav ESR værdi er ønskværdig, dels fordi ripplestrømmen giver et effekttab i kondensatoren og dels fordi forsyningens respons ved strømtransienter forbedres.

5.1.6 Dimensionering af PWM Regulator

PWM regulatoren regulerer SMPS'en vha. en reference indgang og en måling på udgangen. Det genererede PWM mønster overføres via en Isodriver (se afsnit 5.1.7 om isodriveren) til styring af switch-transistorerne i Full-Bridge Inverter blokken.

En standard PWM controller af typen SG3524 benyttes. Denne controller har features i form af mulighed for strømregulering, ekstern synkronisering af switchfrekvensen, shutdown indgang og desuden en $5V$ reference udgang.

5.1.6.1 Beregninger for oscillator kredsløbet

Kredsen vil, hvis forsynet med en modstand og en kondensator, kunne bringes til at svinge med en frekvens op til $500 kHz$. Frekvensen bestemmes af følgende formel³⁵:

$$f_s = \frac{1.15}{R_T \cdot C_T}$$

SMPS forsyningen er implementeret som en fuldbro, hvorfor den i formlen indsatte switchfrekvens skal være den dobbelte af den i halvbroens tilfælde benyttede. Det bundet i de dobbelte antal skift fuldbroen benytter sig af i forhold til halvbroen. Switchfrekvensen sættes ved først at udvælge en passende kondensator³⁶. For SG3524 er den mindste kondensatorværdi, man må bruge, på $1nF$. Kondensator C_{024} sættes til denne værdi, da den høje oscillatorfrekvens netop kræver denne størrelse.

SMPS forsyningens switchfrekvens tænkes senere synkroniseret med den af Output Power Stage benyttede³⁷. I tilfælde af, at denne mulighed ønskes benyttet, skal den selvsvingende frekvens (den ikke synkroniserede) ligge på 90% af den synkroniserede. Modstandsværdien til oscillatoren bliver da:

$$R_T = \frac{1.15}{2 \cdot 0.90 \cdot f_s \cdot C_T} = \frac{1.15}{2 \cdot 0.90 \cdot 176 \cdot 10^3 \cdot 1 \cdot 10^{-9}} = 3.63 k\Omega$$

En modstand på $3k\Omega$ (R_{034}) i serien med en på 680Ω (R_{033}) benyttes. Indgangen til synkronisering af regulatoren er ledt ud til stik X_{005} . Til synkronisering kræves en kort puls med et niveau på $3V$. Yderligere er shutdown indgangen ført ud til dette stik. Shutdown aktiveres, hvis strømmen ind i kredsens indgang overstiger $2mA$.

5.1.6.2 Beregninger for reguleringsløjfen

SMSP forsyningens reference styres fra $[PR]$ modulet. Da SMPS kan (og skal) kunne levere en spænding på op til $50V$, er det svært at finde reguleringskredsløb, der kan operere ved denne høje spænding. Dels kan PWM regulatoren ikke håndtere spændingen, og dels vil der opstå problemer på PR modulet. Problemerne kan bestå i design af kredsløb, der anvender operationsforstærkere. Op-amps kan godt nok skaffes til disse spændinger, men de er dyre og besværlige at arbejde med. Der fastsættes derfor en fælles referencefaktor til brug ved dimensionering af alle reguleringskredsløb fremover. Denne faktor på $1:11$ ³⁸ betyder, at en spænding på 49.5 volt på udgangen af SMPS'en svarer til 4.5 volt i de interne reguleringskredse.

³⁵Fra SGS-Thomson datablad, side 5/9.

³⁶Modstande er lettere at finindstille til den ønskede komponentværdi og deres nøjagtigheder er generelt bedre.

³⁷Herved kan aliasering undgås. Kan opstå, hvis to frekvenser med mindre indbyrdes frekvensvariation moduleres. Herved dannes produkter med summen og differencen af disse frekvenser og dette kan give uheldige indflydelser på kredsløbet.

³⁸Denne faktor blev valgt, fordi standard modstandsværdier lå ligefor.

En spændingsdeler neddeler udgangsspændingen til brug for reguleringskredsen. En passende værdi ($10k\Omega$) vælges til den nedre modstand i spændingsdeleren (R_{017}). Hermed kan den øvre modstand beregnes, når referencefaktoren medtages:

$$V_p = \frac{V_{OS}}{R_{017} + R_{042}} \cdot R_{017} \quad (5.19)$$

$$V_{OS} = k_R \cdot V_p \quad (5.20)$$

Hvor:

V_p = Midtpunktsspændingen på spændingsdeleren

k_R = Referencefaktoren

V_{OS} = Den overvågede spænding på udgangen

Formel 5.20 indsat i formel 5.19 og en omskrivning af denne giver:

$$R_{042} = R_{017} \cdot (k_R - 1) = 10 \cdot 10^3 \cdot (11 - 1) = 100k\Omega$$

SMPS'ens udgangsspænding styres vha referenceindgangen på stik X_{004} . R_{043} sikrer, at i det tilfælde af at forbindelsen til PR modulet skulle forsvinde, vil denne ikke svæve, men blot gå mod 0 volt. R_{035} og C_{027} danner et RC-led, der sørger for, at eventuel støj på indgangen ikke forplanter sig videre til udgangen af SMPS.

5.1.7 Dimensionering af Isodriver [4]

Isodriveren udgør en isolationsbarriere mellem regulatoren og inverterkredsløbet samtidig med, at kredsløbet indeholder drivere til at styre invertertransistorerne med. For at opnå en høj virkningsgrad for SMPS'en, er der valgt hurtige optocouplere og hurtige low/highside drivere.

5.1.7.1 Beregninger for optocouplerkredsløbet

Ved dimensionering af dette kredsløb blev en række forskellige optocouplers egnethed vurderet. To optocouplere med hver to kanaler, blev valgt til at styre low/highside driver kredsene. Disse blev valgt, dels fordi interfacet til kredsene er ret simpelt og dels fordi deres hastighed ligger helt i top. Optocoupleren er af type HCPL-0630 og den har et digitalt receiver interface. Receiver-interfacet er beregnet til 5 volts logik og det inkluderer en digital detektor med open collector output. Optocoupleren er beregnet til hastigheder på op til 10Mb/s. Den har følgende data (udpluk):

V_F = Forward diode spænding, $1.5V @ 10mA$

V_{iso} = Input-Output isolation, $2500V_{RMS}$

$t_{PLH,max} = t_{PHL,max}$ = Propagation delay, $100ns$

$t_{PSK,max}$ = Propagation delay skew, $40ns$

Normalt ville man se på propagation delay og vurdere om kredsen kunne benyttes til det pågældende formål. De opgivne $100ns$ er ret hurtig, men endnu vigtigere er den opgivne propagation delay skew, som er et udtryk for, hvordan to optocouplere af samme type afviger fra hinanden i en testopstilling. Propagation delay skew er defineret som forskellen imellem $t_{P,max}$ og $t_{P,min}$ ved samme operationsbetingelser. Da udgangene af optocouplerne styrer low/highside driverne direkte, er det faktisk kun tidsforskellen mellem de forskellige skift, der er vigtig. Der kunne indsættes et stort delay, uden at det ville have indflydelse på de relative skift.

Udgangen af PWM regulator kredsen er koblet som open collector³⁹, for at signalet bibeholder den korrekte fase igennem signalvejen til invertertransistorerne. Når en udgang fra regulatorkredsen bliver aktiv, vil katoden af optocouplerdioden blive trukket til stel, hvorved en strøm løber i denne og dioden aktiveres. Ifølge datablad garanteres udgangen af optocoupleren at være on, hvis strømmen i dioden er $6mA$ eller derover. Med denne parameter kan formodstanden til emitterdioden findes, idet diodestrømmen vælges til $7mA$ (konservativt valg):

$$R_D = \frac{V_{o,15V} - V_F}{I_D} = \frac{15 - 1.5}{7 \cdot 10^{-3}} = 1928\Omega$$

³⁹Ben 11 og 14 på kredsen (N_{004}) er jordet.

En standardværdi på $1.8k\Omega$ bruges til modstand R_{038} til R_{041} . Det undersøges hvor meget effekt, der afsættes i en af disse modstande. Worstcase er situationen, hvor dutycyclen nærmer sig 100%:

$$P_{R_{038}} = \frac{(V_{o,15V} - V_F)^2}{R_{038}} = \frac{(15 - 1.5)^2}{1.8 \cdot 10^3} = 101mW$$

En SMD modstand i 0805 hus bruges.

5.1.7.2 Beregninger for low/highside drivere

En række low/highside drivere blev også bedømt, før den endelige implementering lå fast. Først blev en ide om eget design af highside drivere berørt, men efter overvejelse viste det sig, at denne løsning⁴⁰ ikke ville have nævneværdige fordele fremfor den valgte, omend implementeringen var langt mere krævende. Valget faldt på en driverkreds fra International Rectifier, IR2110.

IR2110 er beregnet til at drive en halvbro, hvor spændinger på op til 500V forekommer. Kredens udgang kan levere op til 2A kortvarigt og den har on/off tider på $120ns/94ns$. Forsyning til highside kredsløbet klares delvist af kredsen, hvor det eneste som skal tilføjes, er en diode og en ladekondensator. Highside forsyningen virker på følgende måde: Det antages, at lowside FET'en lige har været "on". C_{023} 's negative terminal vil derfor have været trukket til stel og dennes spænding vil være lig med forsyningsspændingen (pånær spændingsfaldet over V_{013})⁴¹. Spændingen på C_{023} , muliggør at highside FET'en kan drives "on". Hvis dette bliver tilfældet, sørger ladningen på kondensatoren for, at spændingen opretholdes, indtil lowside drives "on" igen. Kritisk for designet er reverse ratingen for dioden. Den skal, som et minimum, kunne klare den fulde inverter spænding.

Som antydnet i foregående afsnit, skal reverse spændingen for dioden være på mindst 375V. En diode af type G1FJ (1N4000 serie ækvivalent i SMD hus) med en V_{DRB} på 600V blev brugt til dioderne V_{010} og V_{013} . Bootstrap kondensatoren (highside forsyning) kan udregnes efter følgende formel⁴²:

$$C_B \geq \frac{2 \cdot Q_G}{V_{o,15V} - V_{cpath} - V_{CB}} = \frac{2 \cdot 43 \cdot 10^{-9}}{15 - 1.5 - 10} = 240pF$$

Hvor:

Q_G = Den totale gate ladning, $43nC$

V_{cpath} = Spændingsfaldet fra lowside forsyning til kondensatorterminal (bidrag fra V_F er størst)

V_{CB} = Spænding på kondensator, efter switch-ladning er afleveret

En kondensatorværdi på $100nF$ vælges til kondensatorerne C_{019} og C_{023} . Efter bootstrapkondensatoren er kendt, kan middelstrømmen i dioden, V_{010} eller V_{013} , findes:

$$I_{DM} = f_s \cdot Q_G = 176 \cdot 10^3 \cdot 43 \cdot 10^{-9} = 7.6mA$$

Det konkluderes, at dioden ikke overbelastes (den kan klare 1A).

5.1.7.3 Beregninger for shutdown kredsløb

Driverkredsene er forsynet med en shutdown indgang, som vil trække driverudgangene lave i løbet af $140ns$, hvis aktiveret. Virkemåde og årsag til brugen af denne indgang er beskrevet i afsnit 5.1.3. Diode V_{014} begrænser spændingen på shutdownindgangen til max 4.7V (4.9V ved +5%, pga nøjagtigheden). Modstand R_{003} og kondensator C_{003} udgør tilsammen et RC-led. Softstarts kredsløbet er ca. $20ms$ om at starte, hvorfor tidskonstanten for RC-ledet vælges til $40ms$ ⁴³. Modstandens resistans:

$$R_{003} = \frac{\tau}{C_{003}} = \frac{40 \cdot 10^{-3}}{1 \cdot 10^{-6}} = 40k\Omega \quad (5.21)$$

En standardværdi på $47k\Omega$ bruges.

⁴⁰Bestod af optocouplere med separat lowside og highside forsyning; De drev en hurtig driverkreds (EL7202), som er specielt designet til at drive MOSFET'er.

⁴¹ C_{023} 's negative terminal er forbundet til midtpunktet på halvbroen.

⁴²Fra IR Application Note, AN-978B, side C-12.

⁴³Værdien er så meget højere end de $20ms$ pga dels den anvendte tantalkondensators usikkerheder (+/- 20%) og dels for at bruge et konservativt skøn.

5.1.8 Redesign af SMPS modul

Efter design af Switch-mode Power Supply modulet kunne et par punkter ændres⁴⁴. De opsummeres kort herunder:

- Strømforsyningen kunne med fordel designes, så den er selvstartende. Herved spares kredsløb på SPS printet.
- Istedet for de digitale optocouplere kunne en forsyning, hvor reguleringskredsen var på low/highside siden af kredsløbet, implementeres. Optocouplerne ville så blive sparet, hvorimod en tilbagekobling fra udgangen af SMPS'en og til reguleringskredsen skulle designes. Denne ville typisk bestå af en lineær optocoupler med tilhørende kredsløb. Grunden til, at denne ændring ikke blev implementeret i dette kredsløb, er at indførslen af dette "lineære" element i tilbagekoblingen ville betyde tilføjelsen af endnu en pol. Da min erfaring med off-line convertere er ret begrænset, blev denne løsning tilsidesat.

5.2 Pre-regulator

5.2.1 Indledning

Pre-Regulatoren [*PR*] har til formål at fjerne støjen genereret fra SMPS'en. Denne støj ville ellers forplante sig videre til udgangstrinnet og dermed også forstærkerens udgang. Pre-regulatoren virker, i princippet, som en standard serieregulator.

5.2.2 Dimensionering af Pre-Regulator, Channel 1 (2)

Regulatoren er af den lineære type. Dvs. regulering foretages ved at skabe et spændingsfald over et aktivt element. Spændingsfaldet ændres i takt med indgangsspændingen, hvorved en konstant udgangsspænding således er tilgængelig. Den overordnede funktion er som følger: En dc-forsyning fra SMPS'en er tilstede på stikket X_{001} . Denne spænding tilføres V_{001} , som er en power MOSFET transistor (det aktive element). Transistoren styres via nogle level-shiftere af en op-amp, og på stikket X_{006} findes den regulerede spænding hermed. Op-amp'en virker som fejl-detektor. Dvs., en reference spænding (et multiplum af den ønskede udgangsspænding) sammenlignes med et feedback signal. Hvis disse spændinger er ens, vil op-amp'ens udgangsspænding holdes konstant. I tilfælde af, at der er en forskel mellem disse signaler, vil op-amp'ens fejlsignal prøve at korrigere for fejlen ved enten at forhøje eller sænke spændingen på gate af V_{001} . En ligevægtsstilling skulle derfor gerne opnås således, at udgangen af [*PR*] modulet pænt følger referenceindgangen.

Den fejlkorrigerende op-amp (N_{002A}) har en indgangsimpedans på den inverterende indgang, som er lig med R_{007} 's værdi (pga virtuel ground). For at denne indgangsimpedans ikke belaster spændingsdelelen blev op-amp N_{002B} indskudt i signalvejen. C_{001} er en afkoblingskondensator, som virker som en lav impedans ved transienter (og høje frekvenser). Kondensatoren sidder fysisk tæt på V_{001} for at minimere serieinduktanser i tilledninger osv. Diode, V_{016} , redder V_{001} fra ødelæggelse i fejlsituationer. Den har flere funktioner:

- Hvis reference spændingen til indgangen af op-amp'en skulle fejle, vil dioden, når spændingsfaldet over V_{001} overstiger ca. $0.65V$ lede. Dermed aflastes V_{001} og forsyning til udgangstrinnet vil stadig være tilstede, omend den vil være ret støjfyldt og ureguleret.
- Hvis udgangstrinnet skulle kortslutte⁴⁵ vil følgende ske:
 1. Ladning på afkoblingskondensatorerne på [*OPS*] modulet vil levere deres energi til kortslutningen.
 2. Når spændingen på de i punkt 1. angivne kondensatorer er faldet til en spænding, der ligger under den til [*OPS*] modulet tilførte, vil kortslutningstrømmen komme fra pre-regulatoren.
 3. Hvis Overload Detection kredsløbet på [*OPS*] modulet ikke kan slukke for udgangstrinnet⁴⁶, vil afkoblingskondensatoren C_{008} på [*PR*] modulet blive den primære forsyning til kortslutningen.
 4. Når spændingen på C_{008} er faldet en smule, vil strømmen blive trukket igennem det aktive element V_{001} .

⁴⁴Pga. tidsnød og manglende erfaring er en ny revision af SMPS ikke foretaget.

5. V_{001} er ikke dimensioneret til at trække en kortslutningsstrøm (se evt. afsnit 5.2.2.1). Spændingsfaldet over drain-source på denne transistor vil derfor stige indtil ca. $0.65V$ nås. Herefter vil V_{016} tage over og trække kortslutningsstrømmen. Denne strøm kan komme fra SMPS modulet og her sidder en kortslutningssikring, som vil afbryde strømmen efter et stykke tid.

Zenerdiode, V_{011} , beskytter gaten af V_{001} mod overspændinger. Den har ligeledes flere funktioner:

- Ved opstart er spændingen på gaten af levelshifter V_{007} ikke defineret⁴⁷. Og gate af V_{001} ville, uden zenerdiodens tilstedeværelse, blive trukket til HSSUP forsyningen igennem R_{010} . Denne høje spænding ville i givet fald ødelægge FET'en. Det kan argumenteres, at ved opstart vil spændingen på HSSUP være lav. Det er i denne situation et spørgsmål om, hvilken forsyning der er hurtigst og/eller mindst belastet.
- I tilfælde af en fejl, som ville betyde en for lav spænding på gaten af V_{007} , vil zenerdioden beskytte FET'en.

Værdien af zenerdioden er ikke kritisk. Dens zenerspænding vælges blot så høj, at den ikke forstyrrer serieregulatorens funktion.

5.2.2.1 Beregninger for det aktive element

For at begrænse alt for stort effekttab i MOSFET, blev den maksimale dropoutspænding sat til 200mV. Den maksimale effekt afsat i MOSFET'en er derfor:

$$P_{V_{001}} = \frac{V_{DS,max}}{\sqrt{2}} \cdot I_{D,max} = \frac{V_{DS,max}}{\sqrt{2}} \cdot \frac{I_{o,SMPS,RMS}}{2} = \frac{0.2}{\sqrt{2}} \cdot \frac{12.25}{2} = 0.87W$$

Hvor:

$V_{DS,max}$ = Den maksimale drain-source spænding, bestemt af V_{016}

$I_{D,max}$ = Den maksimale strøm

$I_{o,SMPS,RMS}$ = Den maksimale RMS strøm fra SMPS (formel 4.8)

Det første gæt på en mulig MOSFET er STD20NE06. Dens data er som følger (udpluk):

V_{DS} = Drain-source voltage, 60V

$I_{D,con}$ = Drain current (continuous) @100°C, 17A

T_j = Maksimale junction temperatur, 150°C

$R_{\theta ja}$ = Termiske modstand, junction-ambient, 100°C/W

C_{iss} = Input kapaciteten, 2800pF

C_{oss} = Output kapaciteten, 350pF

C_{rss} = Reverse kapaciteten, 90pF

V_{GS} = Gate-source voltage, +/-20V

Temperaturen på junction bliver da:

$$T_j = T_a + P_{V_{001}} \cdot R_{\theta ja} = 50 + 0.87 \cdot 100 = 137^\circ C$$

Denne temperatur kan godt gå an jvf den opgivne T_j på 150°C.

5.2.2.2 Beregninger for levelshifter

Levelshifteren består af to trin, som hver er koblet i common-source konfiguration. Kun det sidste trin har den høje forsyningsspænding, da dette ikke er nødvendigt til det første trin (giver også en effektbesparelse). Modstanden i det første trin er valgt ud fra en betragtning om, hvor hurtigt gatespændingen skal kunne stige.

⁴⁵MOSFET transistorer kortslutter typisk fra drain til source i tilfælde af en fejlsituation.

⁴⁶Denne situation kan kun opstå, hvis begge transistorer i halvbroen leder, og ved at shutdown indgangen på SMPS modulet af en eller anden årsag skulle fejle.

⁴⁷Når SPS modulet starter, vil strømforsyningens udgange stige forholdsvis langsomt til deres korrekte værdier, og udgangen af op-amp N_{002} kan dermed ikke forudsiges.

Hvis det antages, at strømmen i udgangen af pre-regulatoren er sinus formet⁴⁸, så kan den den maksimale $\frac{dI}{dt}$ findes. Først findes udtrykket for strømmen ved den højeste frekvens:

$$I_{pre} = \frac{I_{o,SMPS,RMS}}{2} \cdot \sqrt{2} \cdot \sin(\omega_m \cdot t)$$

Hvor

I_{pre} = Øjebliksstrømmen i preregulatoren

$I_{o,SMPS,RMS}$ = SMPS'ens maksimale udgangsstrøm (RMS)

$\omega_m = 2 \cdot \pi \cdot f_m$, hvor f_m er den højeste frekvens

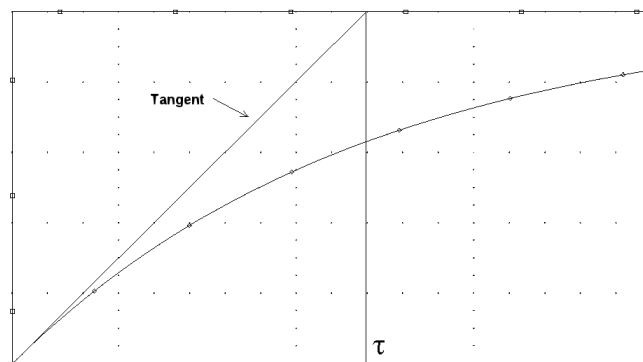
For at finde den maksimale strømændring per tidsenhed, differentieres den ovenstående formel:

$$\frac{dI_{pre}}{dt} = \frac{I_{o,SMPS,RMS}}{2} \cdot \sqrt{2} \cdot \omega_m \cdot \cos(\omega_m \cdot t)$$

Cosinus faktoren giver max. 1:

$$\frac{dI_{pre}}{dt} = \frac{I_{o,SMPS,RMS}}{2} \cdot \sqrt{2} \cdot \omega_m = \frac{12.25}{2} \cdot \sqrt{2} \cdot 2 \cdot \pi \cdot 20 \cdot 10^3 = 1 \cdot 10^6 \left[\frac{A}{s} \right]$$

Den påtrykkede spænding, der styrer gaten af FET'en, styrer også strømmen indirekte. Over et begrænset område kan karakteristikken for en FET tilnærmes til en ret linie. Dvs. den nødvendige spændingsændring på gaten af V_{001} bliver $1 \cdot 10^6 V/s$. Tidskonstanten for et RC-led har den egenskab at efter 1τ er spændingen steget til ca. 63% af den maksimale spænding. Tidskonstanten, τ , er også defineret ved tangenthældningen for $t=0s$. Hvis denne hældning interpoleres op til den maksimale spænding, vil skæringstidspunktet også være lig med τ . Se evt. figur 5.2. Pga. denne egenskab kan spændingsændringen per tidsenhed sættes lig med tidskonstanten, hvis RC-ledets maksimale spænding vel at mærke igrænes. [14]



Figur 5.2: Step-respons fra RC led

RC-ledet kommer fra kombinationen af drain modstanden R_{009} og gate kapaciteten for V_{007} . Følgende kan opstilles:

$$\frac{\Delta V_{pre}}{\Delta t} = 1 \cdot 10^6 \left[\frac{V}{s} \right]$$

$$\tau = R_{009} \cdot C_{iss,V007}$$

Der omskrives:

$$R_{009} = \frac{\tau}{C_{iss,V007}} = \frac{\Delta V_{pre}}{C_{iss,V007} \cdot 1 \cdot 10^6} = \frac{15}{2890 \cdot 10^{-12} \cdot 1 \cdot 10^6} = 5190\Omega$$

En modstand på $5.1k\Omega$ vælges til R_{009} og R_{017} . Anderledes står det til ved beregning af R_{010} 's værdi. Arbejdsspændingen er alt for stor til, at denne betragtning kan bruges her (pga. det resulterende effekttab).

⁴⁸Denne antagelse kan kun fortages, hvis afkoblingskondensatorerne på OPS printet (og til dels C_{008}/C_{009} på PR modulet) sørger for, at levere momentan strømmen til udgangstrinnet. Dvs. den strøm, der har form efter PWM mønsteret.

Desuden ville det ikke være godt for forstærkerens virkningsgrad, at bruge en masse effekt et så ukritisk sted. Modstandens værdi findes derfor udfra en effektmæssig betragtning:

$$R_{010} = \frac{V_{R_{010}}^2}{P_{R_{010}}} = \frac{(V_{o,SMPS,max} + V_{o,floatingsupply})^2}{P_{R_{010}}} = \frac{(49.5 + 15)^2}{0.25} = 16.6k\Omega$$

En modstand på $20k\Omega$ vælges til R_{010} og R_{018} .

5.2.2.3 Beregninger for spændingsdeler

En beregning tilsvarende den foretaget i afsnit 5.1.6.2 skal opstilles. Dog adskiller $[PR]$ modulets referencefaktor sig fra den på SMPS modulet, idet den skal være justerbar. Grunden til, at den skal det, er at der ikke kan regnes med at alle komponenternes unøjagtigheder opsummeres til et ubetydeligt bidrag. Derfor skal PR modulet kunne justeres +/-2% for at kompensere for fejlene. Det være sig komponenttolerancer, temperatur drift, uventede tab osv. Justeringen foretages i reguleringssløjfen, nærmere bestemt i den spændingsdeler, der alligevel skal neddele i henhold til referencefaktoren⁴⁹.

Modstand R_{011} sættes til $120k\Omega$. Derefter kan den nominelle værdi af R_{012} i parallel med $R_{013} + R_{014}$ findes. Denne parallellforbindelse kaldes efterfølgende for R_z . R_z 's nominelle værdi:

$$R_{z,n} = \frac{R_{011}}{k_R - 1} = \frac{120 \cdot 10^3}{11 - 1} = 12k\Omega$$

Hermed kan værdierne for R_z findes. Den maksimale værdi (potentiometer i max stilling):

$$R_{z,max} = R_{z,n} \cdot 1.02 = 12240\Omega$$

Den minimale værdi (potentiometer kortslettet):

$$R_{z,min} = R_{z,n} \cdot 0.98 = 11760\Omega$$

Serieforbindingen af potentiometeret (R_{014}) og modstanden (R_{013}) kaldes efterfølgende for R_{shunt} . For at kunne finde R_{shunt} skal en værdi for R_{012} fastsættes (ellers er der for mange ubekendte). R_{012} sættes passende til $15k\Omega$. Værdier for R_{shunt} findes:

$$R_{z,n} = R_{012} \parallel R_{shunt}$$

↓

$$R_{shunt} = [R_z^{-1} - R_{012}^{-1}]^{-1} = [(R_{z,n} \cdot 0.98)^{-1} - R_{012}^{-1}]^{-1} = [(R_{z,n} \cdot 1.02)^{-1} - R_{012}^{-1}]^{-1}$$

$$R_{shunt,min} = [(12 \cdot 10^3 \cdot 0.98)^{-1} - (15 \cdot 10^3)^{-1}]^{-1} = 54.44k\Omega$$

$$R_{shunt,max} = [(12 \cdot 10^3 \cdot 1.02)^{-1} - (15 \cdot 10^3)^{-1}]^{-1} = 66.52k\Omega$$

Potentiometerets værdi findes:

$$R_{014} = R_{shunt,max} - R_{shunt,min} = 66.52 \cdot 10^3 - 54.44 \cdot 10^3 = 12.08k\Omega$$

Et potentiometer med standardværdien $10k\Omega$ vælges. Nu findes den nødvendige seriemodstand:

$$R_{013} = R_{shunt,max} - R_{014} = 66.52 \cdot 10^3 - 10 \cdot 10^3 = 56.52k\Omega$$

En værdi for R_{013} på $56k\Omega$ bruges.

⁴⁹Se afnit evt. 5.1.6.2 for en beskrivelse af referencefaktoren.

5.2.2.4 Beregninger for reguleringsløjfe

De næste afsnit frem til 5.2.3 er baseret på forkerte antagelser. Dels er closed-loop forstærkningen ikke regnet rigtigt ud (mangler forstærkning fra de to levelshiftere og dæmpning fra spændingsdeleeren) og dels er den modstand som det aktive element udgør vurderet forkert (udgør en dynamisk størrelse). Disse punkter vil pga. tidspres ikke laves om, men til rapportforsvaret vil der blive redegjort herfor.

Reguleringsløjfen justerer udgangen af $[PR]$ modulet efter referenceindgangen. Ved pludselige lastspring på udgangen eller ved støj på indgangen vil denne regulering ikke kunne modkompensere disse ændringer, eller i værste fald vil reguleringen gå i selvsving. Selvsving kan optræde, hvis der er en faseforskydning på 180° fra indgangen af op-amp til feedback indgangen ved en tilfældig frekvens og hvis closed-loop forstærkningen ved denne frekvens er over 1^{50} . I det følgende vurderes hvilke elementer, der har indvirkning på faseforskydningen:

- Op-amp; Den anvendte op-amp (LM358) er internt kompenseret. Dvs. under transitionfrekvensen⁵¹ kan faseforskydninger på over ca. 45° ikke forekomme. Det betyder dog ikke, at dennes bidrag ikke tages med, da knækfrekvensen ændres alt efter hvilken closed-loop forstærkning, der er valgt.
- Indgangskapacitet på gate V_{006} ; Gatekapaciteten sammenholdt med operationsforstærkerens udgangsimpedans udgør et RC-filter. Ved knækfrekvensen vil RC-filterets faseforskydningen ligge på ca. 45° . Da operationsforstærkerens udgangsimpedans er lav, medtages denne faktor ikke i beregningen; den er minimal i forhold til de andre bidrag.
- Indgangskapacitet på gate V_{007} ; Common source koblingen af den foregående FET (V_{006}) har en udgangsimpedans svarende til drain modstanden R_{009} . RC-ledet vil derfor bestå af komponenterne R_{009} og $C_{GS,V_{007}}$.
- Indgangskapacitet på gate V_{001} ; Se forklaring i foregående punkt. RC-ledet udgøres af komponenterne R_{010} og $C_{GS,V_{001}}$.
- Drain-source V_{001} ; Drain-source modstanden på V_{001} sammen med udgangskapaciteten C_{008} udgør også et RC-filter. Jeg er dog ikke helt sikker på, hvordan udgangsimpedansen for V_{001} skal beregnes, men den aktuelle on-modstand lyder som et fornuftigt gæt.
- Diverse parasitkapaciteter i reguleringsløjfen. Disse medregnes ikke, da de anses for ubetydelige i forhold til de foregående bidrag.

I det følgende vil de enkelte punkter opridset i foregående afsnit blive belyst, idet den maksimale operationsfrekvens vælges til en dekade under knækfrekvensen (her er faseforskydningen minimal).

Operationsforstærkerens knækfrekvens

En closed-loop forstærkning på 20dB (10 gange) blev valgt ved brug af simulering i Spice. Denne værdi betyder at knækfrekvensen ligger langt oppe og dermed vil reguleringen kunne dæmpe støj oppe mod dette område. En passende værdi for R_{007} på $1k\Omega$ blev valgt. Dermed kan R_{008} findes:

$$A_{closed} = 1 + \frac{R_{008}}{R_{007}}$$

Hvor:

$$A_{closed} = \text{Closed-loop forstærkningen, forudsætning: } A_{open,loop} \simeq \infty.$$

Modstanden findes:

$$R_{008} = (A_{closed} - 1) \cdot R_{007} = (10 - 1) \cdot 1000 = 9k\Omega$$

En værdi på $10k\Omega$ blev valgt til R_{008} . Forstærkningen ved en given frekvens:

$$A_f = 20 \cdot \log \left[\frac{f_t}{f} \right] \tag{5.22}$$

⁵⁰Negativ feedback bliver hermed til positiv feedback pga af faseforskydningen.

⁵¹Frekvensen, ved hvilken closed-loop forstærkningen falder til en.

Hvor:

$$f_t = \text{Transitionfrekvensen, } 1\text{MHz for LM358}$$

Knækfrekvensen ved closed-loop forstærkning på 20dB findes (formel 5.22 omskrives):

$$f = \frac{f_t}{10^{\frac{A_f}{20}}} = \frac{1 \cdot 10^6}{10^1} = 100\text{kHz}$$

Knækfrekvensen for RC-ledet $C_{iss, V_{007}}$ og R_{009}

3dB frekvensen for et RC-led er defineret ved følgende formel:

$$\omega_{3dB} = \frac{1}{\tau}$$

↓

$$f = \frac{1}{2 \cdot \pi \cdot \tau} = \frac{1}{2 \cdot \pi \cdot R \cdot C}$$

Grænsefrekvensen for V_{007} og R_{009} bliver da:

$$f = \frac{1}{2 \cdot \pi \cdot R_{009} \cdot C_{iss, V_{007}}} = \frac{1}{2 \cdot \pi \cdot 5.1 \cdot 10^3 \cdot 30 \cdot 10^{-12}} = 1\text{MHz}$$

Hvor:

$$C_{iss, V_{007}} = \text{Input kapaciteten for den anvendte transistor (30pF for BST82)}$$

Knækfrekvensen for $C_{iss, V_{001}}$ og R_{010}

3dB frekvensen ($C_{iss, V_{001}}$ værdien kan findes i afsnit 5.2.2.1):

$$f = \frac{1}{2 \cdot \pi \cdot R_{010} \cdot C_{iss, V_{001}}} = \frac{1}{2 \cdot \pi \cdot 20 \cdot 10^3 \cdot 2800 \cdot 10^{-12}} = 2.9\text{kHz}$$

Knækfrekvensen for C_{008} og $R_{DS, V_{001}}$

Det antages, at worstcase situationen er ved fuld last og ved maksimal dropoutspænding. $R_{DS, V_{001}}$ bliver:

$$R_{DS, V_{001}} = \frac{V_{DS, V_{001}}}{I_{DM, V_{001}}} = \frac{200 \cdot 10^{-3}}{6.12} = 3.3\text{m}\Omega$$

3dB frekvensen bliver da:

$$f = \frac{1}{2 \cdot \pi \cdot R_{DS, V_{001}} \cdot C_{008}} = \frac{1}{2 \cdot \pi \cdot 3.3 \cdot 10^{-3} \cdot 100 \cdot 10^{-6}} = 482\text{kHz}$$

Denne metode her kan virke lidt spøj, men umiddelbart har jeg ingen anden fremgangsmåde at gå frem efter.

Afsluttende bemærkninger til reguleringsløjfen

Den maksimale frekvens ved hvilken reguleringsløjfen kan arbejde uden, at gå i selvsving, findes ved at bruge den laveste 3dB frekvens fra de foregående afsnit. Den laveste frekvens er på ca. 3kHz og den afhænger af værdierne for $C_{iss, V_{001}}$ og R_{010} . Dette understøttes af simuleringer foretaget i Spice for [PR] modulet. Her havde jeg problemer med at få regulatoren til at fungere korrekt, uden at den gik i selvsving. I første omgang syntes de dårlige resultater, at stamme fra mangelen på modeller for de aktuelle komponenter. Der blev, ligesom i mange af de andre simuleringer, benyttet standard komponenter, blot for at vise den fundamentale funktionsdygtighed af det designede kredsløb⁵². Simuleringen fra Spice viser at en reduktion af R_{010} størrelse, markant ændrer kredsløbets funktion. Se afsnit 5.2.7 for en diskussion af dette problem.

⁵²Årsagen til at de aktuelle komponenter ikke blev benyttet, var problemer med at indkorporere disse i PSpice.

Den laveste fundne frekvens fra de foregående afsnit har en knækfrekvens på $3kHz$. Ved knækfrekvensen er faseforskydningen på 45° , hvilket betyder at en lavere frekvens må vælges, for at de akkumulerede faseforskydninger ikke giver 180° totalt set. En dekade under knækfrekvensen er faseforskydningen negligeabel og denne frekvens bestemmer derfor, hvor forstærkningen skal være faldet til 1 (0dB). Denne frekvens bliver derfor $300Hz$, hvilket umiddelbart må siges, at være alt for lav.

Jævnfør diskussionen i afsnit 5.2.7 redesignes delen med levelshifter transistorerne. Det antages, at denne ændring betyder, at den laveste 3dB frekvens hæves til $100kHz$. Dermed må transitionfrekvensen⁵³ for hele kredsløbet sættes lig med $10kHz$ grundet behovet for den lave faseforskydelse. Operationsforstærkerens omliggende komponenter skal dimensioneres således, at dette krav opfyldes. En kondensator, C_{004} , placeres i parallel med R_{008} hvilket indfører en dominerende pol i kredsløbet. Knækfrekvensen for denne pol er lig med:

$$\omega_{3dB} = \frac{1}{2 \cdot \pi \cdot \tau} = \frac{1}{2 \cdot \pi \cdot R_{008} \cdot C_{004}}$$

Da closed-loop forstærkningen er valgt til 20dB og da RC-filteret "falder af" med 20dB per dekade, bliver den nødvendige knækfrekvens fastlagt til en dekade under reguleringskredsløbets transitionfrekvens. Dvs. en dekade under $10kHz$, nemlig $1kHz$. Dermed kan C_{004} findes:

$$C_{004} = \frac{1}{2 \cdot \pi \cdot \omega_{3dB} \cdot R_{008}} = \frac{1}{2 \cdot \pi \cdot 2 \cdot \pi \cdot 10 \cdot 10^3 \cdot 10 \cdot 10^3} = 253pF$$

To kondensatorer i parallel på $100pF$ hver bruges til C_{004} og C_{013} (C_{007} og C_{014} for channel 2).

5.2.3 Dimensionering af Volume Control

Volumenkontrollen bestemmer ligesom en ganske normal volumenkontrol på en forstærker udstyringsniveauet. Modsat den almindelige volumenkontrol, så føres musiksignalet ikke igennem denne, men istedet styres udgangstrinets forsyningsspænding.

Volume Control kredsløbet har to udgange. Den ene udgang virker som referencespænding til SMPS'en og den anden som referencespænding for pre-regulatoren (disse spændinger kaldes efterfølgende for $V_{R,SMPS}$ og $V_{R,PRE}$ respektivt). For at pre-regulatoren skal virke hensigtsmæssigt, skal $V_{R,SMPS}$ ligge over $V_{R,PRE}$. Differencen giver den såkaldte dropoutspænding på $[PR]$ modulet. Dropoutspændingen er nødvendig, for at $[PR]$ modulet kan fjerne eventuel støj og lign.. Med reference til afsnit 5.2.2.1 er dropoutspændingen sat til max. $200mV$.

Volume Control kredsløbet virker på følgende måde: Et potentiometer, R_{001} , bestemmer hvilken spænding $V_{R,PRE}$ skal arbejde med. Operationsforstærker, N_{001A} , er koblet som spændingsfølger for at potentiometeret ikke belastes⁵⁴. Udgangen af N_{001A} leverer dermed referencespændingen til pre-regulatorerne direkte. V_{004} med omliggende komponenter udgør en strømkilde, der sørger for at diodespændingsfaldet over V_{005} holdes konstant. Spændingen på anoden af V_{005} , vil altid være et diodedrop højere end den af potentiometerets definerede spænding. Operationsforstærker, N_{001D} , er endnu en spændingsfølger. Udgangen af spændingsfølgeren forsyner et trimmepotentiometer, der kan indstilles til den ønskede dropout spænding. Dropoutspændingen kan altså reguleres fra 0 volt til ca. et diodespændingsfald.

5.2.3.1 Beregninger for potentiometer

Den maksimale spænding på udgangstrinnet er på 50.1 volt (afsnit 5.1.5.5, formel 5.13). Med referencefaktoren inde i billedet bliver den interne referencespænding:

$$V_{Ref,SMPS,max} = \frac{V_{SMPS,max}}{k_R} = \frac{50.1}{11} = 4.56$$

Hvor:

k_R = Referencefaktoren

Et potentiometer på $10k\Omega$ bruges til $R_{001} \cdot R_{002}$'s værdi udregnes:

$$R_{002} = \frac{(V_{o,15V} - V_{Ref,SMPS,max}) \cdot R_{001}}{V_{Ref,SMPS,max}} = \frac{(15 - 4.55) \cdot 10 \cdot 10^3}{4.55} = 22.934k\Omega$$

⁵³Frekvensen, hvor forstærkningen er faldet til 0dB.

⁵⁴Belastning af potentiometeret vil give fejlagtige referenceniveauer.

En modstand på $22k\Omega$ vælges til R_{002} . Efter potentiometeret følger et RC filter, som reducerer støj, og som begrænser stigetiden for referencespændingerne til $V_{R,SMPS}$ og $V_{R,REF}$. Modstanden R_{003} er valgt til en værdi, der er ti gange højere end den maksimale udgangsimpedans fra potentiometeret. Den høje værdi betyder, at tidskonstanten for RC-ledet ikke ændres nævneværdigt ved justering af potentiometeret. R_{003} og C_{005} giver en tidskonstant på $100ms$ ⁵⁵.

5.2.3.2 Beregninger for differenspænding/dropoutsænding

Diode V_{002} og V_{003} er forspændt i lederetningen via modstanden R_{004} . De anvendte dioder er standard signal dioder af typen LS4148 (1N4148 ækvivalent i SMD hus). Dioderne har en forward spænding på ca. 0.6 volt ved en strøm på 1mA. Denne strøm anvendes både for dioderne V_{002} , V_{003} og V_{005} . R_{004} 's værdi bestemmes:

$$R_{004} = \frac{V_{o,15V} - V_{V_{002}} - V_{V_{003}}}{I_{R_{004}}} = \frac{15 - 0.6 - 0.6}{1 \cdot 10^{-3}} = 13.8k\Omega$$

En standardværdi på $15k\Omega$ vælges til R_{004} . Strømmen i diode V_{005} er givet ved:

$$I_{V_{005}} = \frac{V_{V_{002}} + V_{V_{003}} - V_{BE,V_{004}}}{R_{005}}$$

Modstanden R_{005} findes:

$$R_{005} = \frac{V_{V_{002}} + V_{V_{003}} - V_{BE,V_{004}}}{I_{V_{005}}} = \frac{0.6 + 0.6 - 0.65}{1 \cdot 10^{-3}} = 550\Omega$$

En standardværdi på 510Ω vælges til R_{005} .

5.2.4 Dimensionering af PWM Synchronization / Error Indication

PWM Synchronization / Error Indication kredsløbet har to formål:

- Synkronisering af de to digitale PWM generatorer. Synkronisering foretages vha. ledningen med betegnelsen "Signal". Timing for dette signal er nærmere beskrevet i afsnit 5.4.
- Ved fejl på [OPS] modulet, enten en overload betingelse eller intern fejl i den digitale PWM generator, vil den fejlbehæftede kanal trække ledningen "Error#" lav. Derved vil lysdiode B_{001} eller B_{002} indikere, hvilken kanal problemet stammer fra. Yderligere vil schmitt-trigger D_{001D} 's indgang trækkes lav igennem en af dioderne V_{013}/V_{014} . Udgangen af denne schmitt-trigger vil gå høj og et signal vil blive givet til SMPS modulet, om at lukke off-line strømforsyningen ned. Værdien for R_{027} på $1.8k\Omega$ stammer fra SG3524 applikationsnote.

Formodstande til lysdioderne B_{001}/B_{002} findes umiddelbart:

$$R_{023} = \frac{V_{o,5V} - V_F}{I_F} = \frac{5 - 1.8}{7 \cdot 10^{-3}} = 457\Omega$$

Værdi for R_{023} og R_{024} vælges til 470Ω .

5.2.5 Dimensionering af Reset

Reset kredsløbet sørger for korrekt initialisering af DSP og de digitale PWM generatorer. Desuden kan en reset kontakt bruges, hvis systemet "hænger".

Når forstærkeren tændes, vil kondensatoren C_{010} pga dens afladde tilstand sørge for, at schmitt-trigger D_{001A} 's udgang vil resette alle logikkredsløb. Efter et stykke tid (bestemt af tidskonstanten for R_{028}/C_{010}) vil udgangen gå lav. Herved vil master PWM generatoren generere et synkroniseringssignal til slave PWM generatoren⁵⁶. Hvis kontakten S_{001} aktiveres, sker der det samme som ved tilslutning af netforsyning. Tidskonstanten for R_{028} og C_{010} er på ca. $100ms$. Diode V_{015} er vigtig, da den beskytter schmitt-trigger kredsen. Hvis den ikke var tilstede, ville kondensatoren C_{010} i tilfælde af, at 5 volts forsyningen slukkes forsøge at levere forsyningsspænding til hele kredsløbet igennem beskyttelsesdioderne i indgangen af D_{001} . Dioden sørger her for, at kondensatorspændingen aldrig kan blive mere end et diodefald større end forsyningsspændingen, hvilket også er tilstrækkeligt, da beskyttelsesdioderne også har et spændingsfald af tilsvarende størrelse.

⁵⁵Beregning er triviell, se evt. afsnit 5.1.7.3, formel 5.21.

⁵⁶Master er defineret som channel 1 og slave hører til channel 2.

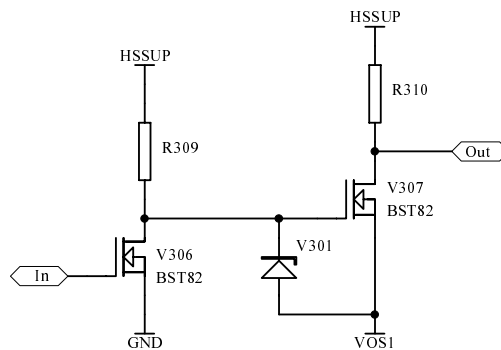
5.2.6 Dimensionering af HF Oscillator

Et oscillator modul på $64MHz$ leverer et clocksignal til de digitale PWM generatorer. Denne frekvens er selvfølgelig ikke den korrekte, men den kan anvendes til test formål. Specielt i prototype fasen er dette signal anvendeligt.

5.2.7 Redesign af PR modul

Følgende kunne med fordel ændres i designet af PR modulet:

- R_{010} ($[PR]$) ville med fordel kunne ændres til en lavere værdi for at undgå, at pre-regulatoren kan gå i selvsving. Dog vil en reduktion i denne størrelse betyde forholdsmæssigt for stort effekttab i modstanden. En løsning på dette problem kunne være at undgå, at denne modstand arbejder med høje spændinger. Figur 5.3 viser et forslag til et kredsløb, der erstatter de to grene $R_{009} - V_{006}$ og $R_{010} - V_{007}$ på $[PR]$ diagrammet. BST82 FET'ens meget lave indgangskapacitet udnyttes i dette kredsløb. Virkemåden er som følger: $[In]$ forbindes til den fejlkorrigerende operationsforstærker udgang (N_{002A} , ben 1). $[Out]$ forbindes til gate på V_{001} . Pullupmodstanden R_{309} er forbundet til HSSUP istedet, hvilket gør at den kan styre V_{307} 's gate. Referencen for V_{307} er nu VOS1 spændingen, hvorfor R_{310} kan vælges til en mindre værdi muliggjort af dennes lavere arbejdsspænding. Udgangsimpedansen fra common-source koblinger omkring V_{307} er dermed langt lavere og gate på V_{001} er dermed lettere at drive. En zenerdiode V_{301} er tilføjet for at beskytte V_{307} 's gate.



Figur 5.3: Foreslag til redesign af levelshifter

5.3 Standard Powersupply

5.3.1 Indledning

Standard Powersupply $[SPS]$ modulet har til formål at levere forsyning til hele forstærkerens kontrolkredsløb og diverse omliggende kredsløb. Da SMPS'en ikke er designet, så den er selvstartende, leverer $[SPS]$ også de nødvendige spændinger til denne.

5.3.2 Isolation

SMPS'en kræver forsyning til lowside/highside kredsløb. Da SMPS lowside/highside har direkte forbindelse til 230V nettet, skal der indføres en isolation for at sikre, at forstærkeren ikke bliver berøringsfarlig. Denne forsyning har den nødvendige isolation i form af, at transformator (L_{001}) har to sekundære viklinger. Transformatoren har en isolationsbarriere på 4kV mellem primær og sekundærviklinger, mens barrieren mellem de to sekundærviklinger ikke har været tilgængelig. Viklingerne er belagt med en lak for at sikre, at de enkelte vindinger ikke kortsluttes. Denne lak kan formodentligt modstå et par hundrede volt, men dette kan dog ikke bruges i den situation, hvor forstærkeren skal godkendes. Der skal således, på et senere tidspunkt, vælges en anden transformator med de korrekte isolationsbarrierer.

5.3.3 Vurdering af strømforbrug

For at kunne dimensionere strømforsyningen korrekt, skal strømforbruget fra de forskellige udgange findes. Vurderingen foretages som et overslag. Dvs. max strømforbrug for de respektive forsyninger udregnes og disse værdier udsættes for en korrektionsfaktor. Korrektionsfaktoren bruges for at sikre, at udvidelser til de forskellige kredsløb kan foretages, uden at en ny strømforsyning med tilhørende nyt printlayout skal designes. Endvidere er det god praksis, at overdimensionere forsyningen, såfremt det ikke går ud over de overordnede systemkrav. En overdimensionering medfører en højere MTBF⁵⁷ værdi. Det kommer af, at komponenterne ikke bliver belastet med de angivne maksimum betingelser, hvilket giver lavere arbejdstemperatur osv. I beregningerne er der taget højde for den komplementære operation af transistorer i SMPS og [OPS]. De steder, hvor kredsløbselementet har en sådan funktion, er strømmen ikke regnet med og det er angivet med en stjerne (*).

5.3.3.1 15V primær forsyning

Tabel 5.1 viser de opsummerede strømforbrug⁵⁸:

Kredsløbselement:	Strøm (mA):
[SPS], $R_{003} - B_{003}$	7.33
[SPS], N_{002}	8.5
[SPS], $V_{002} - V_{003}$	30
[PR], $N_{002}, R_{009} - V_{006}$	10
[PR], $N_{003}, R_{017} - V_{008}$	10
[OPS], $R_{036} - V_{025} - V_{026}, R_{039} - V_{015}$	12
[OPS], $R_{026} - V_{020} - V_{021}, R_{047} - V_{053}$	12
[OPS], $R_{043} - R_{044} - V_{035}, R_{045} - V_{035}, R_{045} - R_{046}$	46
[OPS], $R_{050} - R_{051} - V_{016}, R_{052} - V_{016}, R_{052} - R_{053}$	46*
Total:	136

Tabel 5.1: , 15V primær forsyningens strømforbrug

Det totale strømforbrug på 136 mA ganges med en konservativ korrektionsfaktor på 1.25 hvilket giver ca. 170 mA. Oveni denne værdi lægges 5mA til diverse mindre kredsløbselementer. Den totale værdi bliver da: 175mA.

5.3.3.2 5V primær forsyning

Tabel 5.2 viser de opsummerede strømforbrug^{59,60}:

Kredsløbselement:	Strøm (mA):
[SPS], $R_{005} - B_{005}$	7.33
[SPS], N_{001}	10
[PR], $B_{001} - R_{023}, B_{002} - R_{024}$	13.6
[PR], B_{003}	40
[OPS], D_{001}	83
DSP, Processor	200
Total:	353

Tabel 5.2: , 5V primær forsyningens strømforbrug

Det totale strømforbrug på 353 mA ganges med en konservativ korrektionsfaktor på 1.25 hvilket giver ca. 441 mA. Oveni denne værdi lægges 5mA til diverse mindre kredsløbselementer. Den totale værdi bliver da:

⁵⁷ Mean Time Between Failure. En angivelse af fejlfrekvensen og dermed produktstabiliteten

⁵⁸ Kun de kredsløbsblokke, der bidrager mest til strømtrækket er taget med.

⁵⁹ Kun de kredsløbsblokke, der bidrager mest til strømtrækket er taget med.

⁶⁰ OPS, D001, værdien er fundet i XILINX databog: The Programmable Logic Data Book 1998, side 3-21, figur 1.

446mA. 5V forsyninger bruges typisk til kontrolpanel, display osv. Der rundes derfor op til 600mA, hvilket giver mulighed for udvidelser, når det endelige produkt skal foreligge.

Det konstateres umiddelbart, at denne forsyning med en max. strøm på ca. 600mA ikke kan implementeres ved brug af en lineær serieregulator. Istedet bruges en buck-converter.

5.3.3.3 15V sekundær forsyning

Tabel 5.3 viser de opsummerede strømforbrug⁶¹:

Kredsløbselement:	Strøm (mA):
[SPS], $R_{004} - B_{004}$	7.33
[SPS], N_{003}	8.5
[SMPS], $R_{004} - V_{011}$	5
[SMPS], N_{002} (LS1-HS1 surge)	10
[SMPS], N_{003} (LS2-HS2 surge)	10
Total:	41

Tabel 5.3: , 15V sekundær forsyningens strømforbrug

Det totale strømforbrug på 41 mA ganges med en konservativ korrektionsfaktor på 1.25 hvilket giver ca. 51 mA. Oveni denne værdi lægges 5mA til diverse mindre kredsløbselementer. Den totale værdi bliver da: 56mA.

Strømforbrug i [SMPS], N_{002}/N_{003} (driverkredse til switchtransistorer) er beregnet på følgende måde:

$$I_{g,peak} = \frac{(C_{gs} + C_{gd}) \cdot V_{gs}}{t_r} = \frac{1 \cdot 10^{-9} \cdot 15}{10 \cdot 10^{-9}} = 1.5A$$

Hvor:

$I_{g,peak}$ = Peakstrømmen ind i gate på power FET

C_{gs} = Gate-source kapacitet

C_{gd} = Gate-drain kapacitet

V_{gs} = Gate-source spænding

t_r = Den ønskede risetime på gate

Middelværdien af de peakstrømme, der forekommer på N_{002} 's og N_{003} 's udgange findes:

$$I_{AV} = I_{g,peak} \cdot \frac{t_r}{t_p} = I_{g,peak} \cdot t_r \cdot 4 \cdot f_s = 1.5 \cdot 10 \cdot 10^{-9} \cdot 4 \cdot 157 \cdot 10^3 = 10mA \quad (5.23)$$

Hvor:

f_s = Switchfrekvensen

t_p = Periodetiden

f_s ganges med 4, da der er to skift per periode og strømpulser findes både ved positive og negative flanker.

5.3.3.4 5V sekundær forsyning

Tabel 5.4 viser de opsummerede strømforbrug⁶²:

Det totale strømforbrug på 46 mA ganges med en konservativ korrektionsfaktor på 1.25 hvilket giver ca. 58 mA. Oveni denne værdi lægges 5mA til diverse mindre kredsløbselementer. Den totale værdi bliver da: 63mA.

⁶¹Kun de kredsløbsblokke, der bidrager mest til strømtrækket er taget med.

⁶²Kun de kredsløbsblokke, der bidrager mest til strømtrækket er taget med.

Kredsløbselement:	Strøm (mA):
[SPS], R ₀₀₆ – B ₀₀₆	7.33
[SPS], N ₀₀₄	8.5
[SMPS], R ₀₁₁ – B ₀₀₅ , R ₀₁₂ – B ₀₀₅	30
[SMPS], R ₀₁₃ – B ₀₀₄ , R ₀₁₄ – B ₀₀₄	30*
Total:	46

Tabel 5.4: , 5V sekundær forsyningens strømforbrug

5.3.4 Valg af transformator [3]

Den nominelle sekundærspænding findes:

$$V_{RMS} = \frac{V_{o,15V} + V_{dropout} + V_{ripple} + V_d}{\eta_{rect}} \cdot \frac{1}{\sqrt{2} \cdot n_k} = \frac{15 + 2.5 + 1 + 1.3}{0.9} \cdot \frac{1}{\sqrt{2} \cdot 0.9} = 17.3V \quad (5.24)$$

Hvor:

$V_{o,15V}$ = Den ønskede udgangsspænding fra regulatoren.

$V_{dropout}$ = Den minimale nødvendige spænding fra indgang til udgang på regulator for at den virker korrekt.

V_{ripple} = Ripplespændingen på ladekondensatoren.

V_d = Spændingen over ensretterdioderne (begge summeret)

η_{rect} = Korrektionsfaktor for den kapacitive belastning ladekondensatoren udgør i forhold til en ren ohmsk belastning.

n_k = Variation i netspændingen (-10/+15%)

En transformator med en nominel sekundærspænding på 18Vac vælges. Den nødvendige mærkeeffekt skal herefter findes. Først må det gennemsnitlige strømforbrug fra buck-converteren undersøges:

Den mindste dc spænding på converterens indgang:

$$V_{dc,min} = (V_{RMS} \cdot n_k \cdot k \cdot \sqrt{2}) - V_d = (18 \cdot 0.9 \cdot 1 \cdot \sqrt{2}) - 1.3 = 21.6V \quad (5.25)$$

Hvor

k = Variation i transformatorens sekundær spænding

$k = 1$ for operation ved mærkeeffekten

Dc strømmene er således:

$$I_{dc,s1} = I_{15V,s1} + \frac{V_{o,5V}}{V_{dc,min} \cdot \eta} \cdot I_{5V,s1} = 175 \cdot 10^{-3} + \frac{5}{21.6 \cdot 0.78} \cdot 600 \cdot 10^{-3} = 353mA$$

$$I_{dc,s2} = I_{15V,s2} + I_{5V,s2} = 56 \cdot 10^{-3} + 63 \cdot 10^{-3} = 119mA$$

Den maksimale spænding til spændingsregulatorerne:

$$V_{dc,max} = (V_{RMS} \cdot n_k \cdot k \cdot \sqrt{2}) - V_d = (18 \cdot 1.17 \cdot \sqrt{2}) - 1.3 = 28.5V \quad (5.26)$$

Effekten fra sekundærviklingen bliver derfor:

$$P_s = V_{dc,max} \cdot I_{dc,s1} = 28.5 \cdot 0.353 = 10W$$

Den nærmeste mærkeeffekt på 24VA vælges pga., at transformatoren kun fås med ligeligt fordelt VA tal på begge sekundærviklinger (2 viklinger af 12VA). Dette medfører en overdimensionering af den vikling, der tager sig af low/highside forsyning til [SMPS], men det kan pt ikke være anderledes⁶³.

Spændingen på sekundærviklingerne af transformatoren afhænger selvsagt af belastningen. En transformator har dens mærkeeffekt opgivet efter hvilken spænding, den kan levere ved max. belastning. Den valgte transformator (mærkeeffekt på 24VA) har en regulering på 16%. Dvs., hvis belastningen fjernes, vil spændingen

⁶³Se afsnit 5.3.8 omkring mulige designændringer til strømforsyningen.

stige til 1.16 gange sekundærmærkespændingen. Forholdet mellem belastning og udgangsspænding er omvendt proportionalt. Man stiller da også tit en model op for en transformator bestående af en ideel ac kilde og en seriemodstand. Pga. denne egenskab ved transformatoren skulle de foregående beregninger ideelt set være foretaget igen i en iterativ process. Set i lyset af denne diskussion, beregnes $V_{dc,min}$ værdien igen. Først beregnes transformatorens indre modstand:

$$R_i = \frac{V_{o,quiescent} - V_{o,maxload}}{I_{maxload}} \quad (5.27)$$

$$I_{maxload} = \frac{P_{maxload}}{V_{o,maxload}} \quad (5.28)$$

Formel 5.28 indsættes i formel 5.27:

$$R_i = \frac{V_{o,quiescent} - V_{o,maxload}}{P_{maxload}} \cdot V_{o,maxload} \quad (5.29)$$

$$R_i = \frac{1.16 \cdot 18 - 18}{12} \cdot 18 = 4.3\Omega$$

Strømmen i sekundærvikling findes:

$$I_s = \frac{P_s}{V_{RMS}} = \frac{10}{18} = 0.56A$$

Minimal spænding på dc forsyning fra sekundærvikling, V_s , findes:

$$V_{dc,min} = (V_{o,quiescent} - I_{dc,p} \cdot R_i) \cdot n_k \cdot \sqrt{2} - V_d \quad (5.30)$$

$$V_{dc,min} = (1.16 \cdot 18 - 0.56 \cdot 4.3) \cdot 0.9 \cdot \sqrt{2} - 1.3 = 22.2V \quad (5.31)$$

Denne værdi ligger pga. fuld last tæt på den teoretiske laveste (formel 5.25), så yderligere videreregning er ikke nødvendig.

5.3.5 Dimensionering af regulatorer

Der findes to basale reguleringer, der kan komme på tale:

- Serieregulatoren, der virker ved at lave et spændingsfald i serie med forsyningsledningen. Regulatoren udmærker sig ved lav forvrængning, simplicitet og lav pris.
- Switch-mode regulatoren, der bruger en switch og en komponent, som kan lagre energi. Switch-mode regulatoren udmærker sig ved høje virkningsgrader og lav vægt.

I dette design er det indlysende at bruge serieregulatoren til de forsyninger, der skal levere lav strøm. Dvs. 15V primær, 5V sekundær og 15V sekundær forsyningerne. I serieregulatoren er den kritiske parameter hvor stor effekt, der afsættes i det aktive element.

En serieregulator, som i dag er en industristandard, af type 78xx vælges. Effekten afsat i regulatoren er som følger:

$$P_{reg} = (V_{in} - V_{out}) \cdot I \quad (5.32)$$

Temperaturen på junction:

$$T_j = T_a + P_d \cdot (R_{\theta_{jc}} + R_{\theta_{cs}} + R_{\theta_{sa}}) \quad (5.33)$$

Hvor

T_j = Junction temperaturen

T_a = Ambient temperaturen

$R_{\theta_{jc}}$ = Termiske modstand, junction til case

$R_{\theta_{cs}}$ = Termisk modstand, case til sink

$R_{\theta sa}$ = Termisk modstand, sink til ambient

78xx serien benyttet findes i et TO-220 hus med følgende parametre:

$$\begin{aligned} R_{\theta jc} &= 4^\circ C/W \\ R_{\theta ca} &= 50^\circ C/W \\ T_{j,max} &= 150 \end{aligned}$$

Max. effekt regnes ud fra den maksimale tilladte temperatur på junction med en omgivelsestemperatur på 70° :

$$P_{d,max} = \frac{T_j - T_a}{R_{\theta jc} + R_{\theta cs} + R_{\theta sa}} = \frac{T_j - T_a}{R_{\theta jc} + R_{\theta ca}} \quad (5.34)$$

$$P_{d,max} = \frac{150 - 70}{4 + 50} = 1.48W$$

Det kontrolleres efterfølgende, om dette kan overholdes.

5.3.5.1 15V primær forsyning:

Effekttab i 15V primærforsyning, formel 5.32:

$$P_{d,15V,p} = (28.5 - 15) \cdot 0.175 = 2.37W \quad (5.35)$$

Dvs. denne forsyning kan ikke klare sig uden yderligere køling jfr. formel ???. En mulighed for yderligere køling er at benytte forceret konvektion i form af eksempelvis en blæser. Her vælges dog en ekstra køleplade istedet. Beregning for værdien af den termiske modstand (formel 5.34):

$$R_{\theta sa} = \frac{T_j - T_a}{P_d} - R_{\theta jc} - R_{\theta cs} \quad (5.36)$$

$$R_{\theta sa} = \frac{150 - 70}{2.37} - 4 - 0.5 = 33.9^\circ C/W$$

Et heatsink med en termisk modstand på max 33 K/W benyttes.

5.3.5.2 5V primær forsyning:

En switch-mode forsyning af Buck-typen vælges (step-down converter). National Semiconductors LM2575 Simple Switcher er en justerbar 1A buck-converter. Den virker, ligesom andre buck convertere, på følgende måde: Når switchen lukkes vil spolen se spændingen $V_{in} - V_o$. Strømfændingen per tidsenhed i en spole er lig med:

$$\frac{dI}{dt} = \frac{V_L}{L}$$

En lineær stigende strøm vil derfor opbygges i spolen. Når switchen så åbnes igen, vil strømmen stadig flyde i samme retning (pga. spolens modstand over for ændringer). Nu bruges freewheeling dioden, V_{001} , som reference punkt til stel, hvormed spændingen $V_o - V_d$ nu findes over spolen. Strømmen aftager nu lineært og spolen afleverer igen energi til kondensatoren, C_{004} . Kredsen arbejder ved en frekvens på ca. 52kHz (variabel dutycycle), hvilket gør, at ripplespændingen bliver lav og effektiviteten stor.

Udgangsspændingen bestemmes af en reference i form af en spændingsdeler. Midtpunktet af $R_{001} - R_{002}$ [SPS] skal ligge på 1.23V (intern bandgap reference) for at udgangsspændingen holdes konstant. Feedback indgangen til kredsen har en indgangs biasstrøm på under 25nA, så en passende spændingsdeler skal blot vælges. Effekttabet i switch-mode kredsen:

$$P_d = V_{in} \cdot I_q + \frac{V_o \cdot I_{load} \cdot V_{sat}}{V_{in}} \quad (5.37)$$

Hvor

I_q = Quiescent current - forsyningsstrøm
 V_{sat} = Switch saturation spænding i kredsløb

LM2575ADJ findes i et TO-220 hus med følgende parametre:

$R_{\theta ja} = 65^\circ C/W$
 $T_{j,max} = 150$
 $V_{sat} = 0.85V$ ved $0.6A$

Det første produkt i formel 5.37 er neglisabelt. Effekttabet udregnes derfor med den mindste værdi af V_{in} . Hertil skal den $V_{dc,min}$ fra formel 5.31 bruges:

$$P_d = 22.2 \cdot 175 \cdot 10^{-6} + \frac{5 \cdot 0.6 \cdot 0.85}{22.2} = 0.119W \quad (5.38)$$

Dette effekttab er kun udtryk for tabet i switch-mode kredsen og ikke for tab i spole, freewheeling diode og kondensator.

Temperaturen på junction kan nu findes:

$$T_j = T_a + P_d \cdot R_{\theta ja} = 70 + 0.119 \cdot 65 = 77.8^\circ C \quad (5.39)$$

Konklusionen er, at primær 5V forsyningen kan klare sig uden yderligere køling.

5.3.5.3 15V sekundær forsyning:

Effekttab i 15V sekundærforsyning :

$$P_{d,15V,s} = (28.5 - 15) \cdot 0.051 = 0.69W$$

Denne forsyning kan klare sig uden yderligere køling.

5.3.5.4 5V sekundær forsyning:

Effekttab i 5V sekundærforsyning :

$$P_{d,5V,s} = (28.5 - 5) \cdot 0.063 = 1.48W$$

Dvs denne forsyning kan netop klare sig uden yderligere køling.

5.3.6 Dimensionering af den uregulerede dc forsyning

Følgende formel kan bruges til at finde den nødvendige kapacitet givet en maksimale ripplespænding⁶⁴:

$$C = \frac{I_{dc} \cdot t_{off}}{\Delta V} = \frac{I_{dc}}{\Delta V} \cdot \left(\frac{1}{2 \cdot \pi \cdot f} \arcsin \frac{V_m \cdot \Delta V}{V_m} + \frac{1}{4 \cdot f} \right)$$

Hvis ripplespændingen er lille (<10%) så kan følgende tilnærmelse bruges:

$$\Delta V = \frac{I_{load}}{2 \cdot f \cdot C} \quad (5.40)$$

⇓

$$C = \frac{I_{load}}{2 \cdot f \cdot \Delta V} \quad (5.41)$$

Serieregulatoren skal normalt forsynes sådan at dropoutspændingen⁶⁵ altid er større end ca. 2.5V. Det giver en maksimal ripplespænding over kondensatoren på:

⁶⁴Formel fra "Noter til ELN-b" af Jens Nielsen, side 58

⁶⁵Dropout - spændingen fra V_{in} til V_{out} , som er nødvendig, for at kredsen kan arbejde.

$$\Delta V = V_{dc,min} - V_{dropout,min} - V_{out} = 22.2 - 2.5 - 15 = 4.7V$$

Kondensatorværdien for vikling 1 kan nu findes:

$$C = \frac{I_{dc,s1}}{2 \cdot f \cdot \Delta V} = \frac{353 \cdot 10^{-3}}{2 \cdot 50 \cdot 4.7} = 751 \mu F$$

To kondensatorer a $470 \mu F$ vælges (C_{001} og C_{016}). Kondensatorværdien for vikling 2:

$$C = \frac{I_{dc,s2}}{2 \cdot f \cdot \Delta V} = \frac{119 \cdot 10^{-3}}{2 \cdot 50 \cdot 4.7} = 253 \mu F$$

En kondensator på $470 \mu F$ vælges (C_{006}). For begge dc forsyninger gælder det at der er placeret ekstra afkoblingskondensatorer. C_{003} og C_{008} har til formål at sikre afkobling af $N_{001} - N_{004}$. For korrekt virkemåde er placeringen af kondensatorerne tæt på de aktive kredse vigtig.

Dobbeltensretter B_{001} og B_{002} af type MB2S med en maksimal I_{AV} på 0.5A vælges. Dens reverse breakdown spænding (V_{RRM}) skal være på mindst det dobbelte af $V_{dc,max}$ ⁶⁶. Dvs.:

$$V_{RRM} = 2 \cdot V_{dc,max} = 2 \cdot 28.5 = 57V$$

MB2S har en V_{RRM} på 200V. Så det er OK.

Lysdioderne $B_{003} - B_{007}$ er ikke nødvendige for forstærkerens funktion, men er medtaget i prototypen for at lette eventuel fejlfinding. S_{001} er en sikring, der beskytter nettransformatoren mod kortslutning.

5.3.7 Dimensionering af svævende forsyning

Pre-regulatoren [PR] skal bruge en forsyningsspænding, der altid er ca. 10V større end den spænding, den skal regulere. Istedet for at bruge endnu en vikling på transformatoren⁶⁷, blev en "svævende" forsyning dimensioneret.

Den er opbygget vha. et switched-capacitor trin. Dvs en spænding/ladning (HSGND) tilføres til en kondensator (C_{013} og C_{017}), som refererer til ground. Dernæst skifter den negative side af kondensatoren referencepunkt (til +15V), hvorved spændingen på kondensatoren fra plus-terminalen til stel nu er på HSGND + 15. Ladningen på denne kondensator overføres via et par dioder til en større kondensator, C_{012} , som er en udglatningskondensator for den svævende forsyning. For at minimere størrelsen af ripple og for at kunne bruge en mindre overføringskondensator, arbejder den svævende forsyning med en høj switch-frekvens (100kHz).

En oscillator styrer de MOSFET transistorer, der skifter kondensators spændingen. Oscillatoren virker omkring en komparator, N_{005} . De niveauer, hvor den foretager skift er valgt til ca. 33% og 66%. Funktionsmåden er som følger. Det antages, at udgangen af komparatoren er trukket lav⁶⁸, herved vil C_{015} blive afladt igennem R_{008} . Da udgangen er lav vil sløjfen $V_{007} - R_{011}$ være ude af funktion og værdierne, for R_{009} og R_{010} kan vha. den kendte spændingsreference på noninvertingindgangen af komparatoren findes:

$$V_{th,low} = \frac{V_+ \cdot R_{010}}{R_{009} + R_{010}} \Rightarrow R_{009} = \frac{V_+ - V_{th,low}}{V_{th,low}} \cdot R_{010} = \frac{15 - 0.33 \cdot 15}{0.33 \cdot 15} \cdot 100 \cdot 10^3 \simeq 200k\Omega$$

Hvor:

$V_{th,low}$ = Den lave tærskelspænding

V_+ = Forsyningsspænding (15V)

R_{010} = Forudbestemt komponentværdi (høj værdi da lav effekt bruges - værdien er lav nok mht påvirkningen fra bias strøm i noninverting indgangen)

Når denne spænding nås, vil komparatoren skifte udgangen høj. Derved vil dioden V_{007} spille en rolle i kredsløbet. Den letteste måde at udregne R_{011} værdien på, er ved at finde den nødvendige strøm, for at den nye tærskelværdi opnås:

⁶⁶Pga. at udglatningskondensatoren bibeholder spændingen

⁶⁷Som fordyrer forstærkeren kraftigt.

⁶⁸Kredsen har jordet kollektor udgang, så der skal f.eks være et kredsløbslement til at trække udgangen høj (her i form af R_{007}).

$$I_{R011} = \frac{V_{th,high}}{R_{009} \parallel R_{010}} = \frac{V_{th,high} \cdot (R_{009} + R_{010})}{R_{009} \cdot R_{010}} = \frac{0.66 \cdot 15 \cdot (100 \cdot 10^3 + 200 \cdot 10^3)}{100 \cdot 10^3 \cdot 200 \cdot 10^3} = 148.5 \mu A$$

Modstanden R007's størrelse er fundet ved en effektbetragtning:

$$P_{R007} = \frac{V_{R007}^2}{R_{007}} \Rightarrow R_{007} = \frac{V_{R007}^2}{P_{R007}} = \frac{15^2}{0.2} = 1125 \Omega \simeq 1 k\Omega$$

Modstanden findes i et 0805 SMD footprint med en afsat effekt på max 0.1W (temperaturstigning på 70°). I ovenstående formel bruges P_{R007} på 0.2W pga dutycyclen på ca. 50%. R_{011} findes:

$$R_{011} = \frac{V_+ - V_{007} - V_{th,high} - I_{R011} \cdot R_{007}}{I_{R011}} = \frac{15 - 0.65 - 0.66 \cdot 15 - 148.5 \cdot 10^{-6} \cdot 1 \cdot 10^3}{148.5 \cdot 10^{-6}} = 29 k\Omega \simeq 27 k\Omega$$

Sidst men ikke mindst, skal R_{008} bestemmes ud fra hvilken frekvens oscillatoren skal svinge med. Opladningsforløbet for en kondensator er bestemt af følgende formel⁶⁹:

$$V_t = (V_{max} - V_{min}) \cdot (1 - e^{-\frac{t}{\tau}})$$

Hvor:

- V_t = Spænding efter tiden t
- V_{max} = Spænding, som lades op til
- V_{min} = Spænding, som lades op fra
- τ = Tidskonstant ($\tau = R \cdot C$)

Kondensatoren bestemmes i forvejen efter et skøn og med lidt omrokering fås:

$$R_{008} = \frac{-\frac{1}{2 \cdot f_{osc}}}{C_{015} \cdot \ln(1 - \frac{V_t}{V_{max} - V_{min}})} = \frac{-\frac{1}{2 \cdot 100 \cdot 10^3}}{100 \cdot 10^{-12} \cdot \ln(1 - \frac{0.66 \cdot 15}{15 - 0.33 \cdot 15})} \simeq 12 k\Omega$$

Hvor:

- f_{osc} = Den ønskede oscillator frekvens

Som en afsluttende bemærkning kan nævnes, at forsyning til oscillator kredsløbet og resten af den "svævende" forsyning kommer fra en 15V regulator. Derved vil den overførte spænding holde sig på 15V⁷⁰ uden brug af efterfølgende spændingsregulering el. lign.

5.3.8 Redesign af SPS modul

Efter design af standard powersupply modulet kunne et par punkter ændres⁷¹. De opsummeres kort herunder:

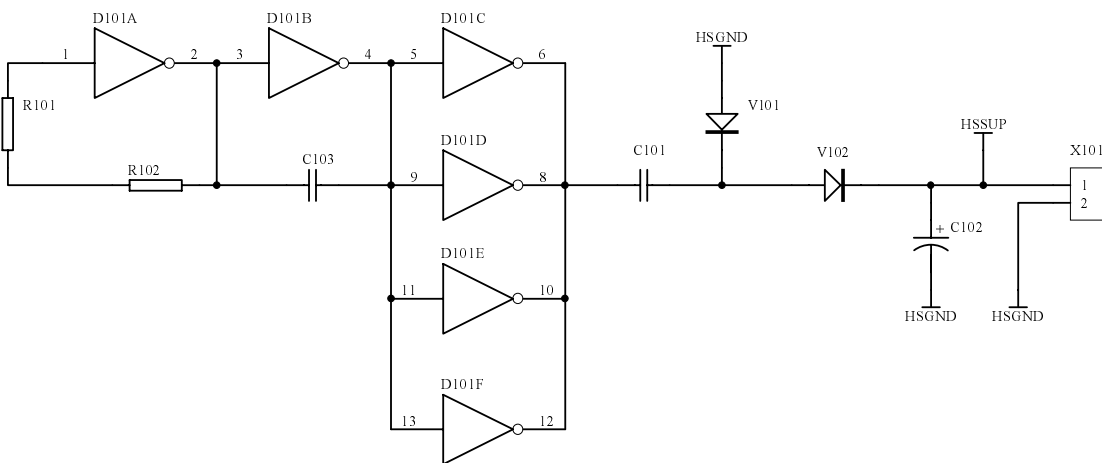
- Forsyningen til [SMPS] kunne undværes, hvis SMPS'en var designet, så den var selvstartende⁷².
- 15V regulator kunne med fordel blive forsynet fra en switch-mode converter, som opererer direkte fra den uregulerede spænding. Denne converter skulle så forsyne 15V regulatoren med en spænding på ca. 17.5V ($V_{o,15V} + V_{dropout}$). Herved ville virkningsgraden af forstærkeren stige med et par procent. Dog ville udstrålet RF på nettet også blive større. Denne udstråling er sandsynligvis meget lav i sammenligning med den kommende fra SMPS'en.
- Den svævende forsyning kunne laves med en schmitt-trigger kreds af typen 74HCT14. Der findes 6 invertorer i denne kreds, hvoraf to af disse kunne bruges til oscillatoren og resten til levelshifteren. Et forslag til udformning af kredsløbet ses i figur 5.4 side 56. Istedet for oscillatoren, kunne et signal fra HF oscillatoren på PR printet eller evt. signal fra [OPS] printet (fra PWM generatoren) bruges, men i prototypen er det at foretrække, at de forskellige moduler kan testes nogenlunde separat. Desuden ville en fejl på et af disse moduler, der kunne få indflydelse på oscillatorsignalet, give følgefejl på [SPS] modulet.

⁶⁹Fra Sedra/Smith, "Microelectronic Circuits", side E-11

⁷⁰På nær tab i MOSFET'er, dioder og overføringskondensatorer.

⁷¹Pga. tidsnød er en ny revision af SPS ikke foretaget.

⁷²Se evt. afsnit 5.1.8 omkring redesign af SMPS.



Figur 5.4: Foreslag til oscillator/levelshifter

5.4 Output Power Stage

5.4.1 Indledning

I Output Power Stage [OPS] konverteres PWM signalet til et analogt signal. [OPS] modulet benytter sig af højhastigheds levelshiftere og drivere, der styrer effekttransistorerne i udgangstrinnet. [OPS] modulet inkluderer en digital PWM generator, som "modulerer" udgangstrinnet i takt med den digitale information fra DSP'en. Det genererede PWM mønster på udgangen af fuldbroen, filtreres i et anden-ordens filter, hvormed et analogt signal haves på udgangen af forstærkeren.

[OPS] modulet indeholder desuden også et overload detektionskredsløb, der i tilfælde af, at udgangen af forstærkeren eller selve udgangstrinnet kortsluttes, sørger for at udgangstrinnet og SMPS'en lukkes ned.

5.4.2 Dimensionering af Halvbride / Drivers

Driver kredsløbene er opbygget diskret. Færdiglavede kredse til at drive klasse-D transistorerne blev vurderet, men ingen blev fundet hurtige nok til den pågældende applikation. Den samme driver, som blev benyttet i SMPS'en (IR2110), blev vurderet, men den indeholder internt deadtime kredsløb, hvilket gør den uanvendelig. Idet ingen driverkreds stod ud og pga. den høje pris for disse, blev det diskrete kredsløb opbygget. Drivertransistorerne blev valgt ud fra deres meget hurtige on/off tider. Transistorerne er implementeret to og to i parallel. Årsagen til, at der skulle bruges to transistorer, er at en drivertransistor kun kan levere op til 0,5A pulser. For at minimere fuldbroens turn-on/turn-off tider er det nødvendigt, at der er rigeligt med strøm til at drive disse.

Kredsløbet fungerer på følgende måde (der refereres til Halvbride No. 1 / Drivers):

- Lowside: Signal LS1 fra PLD kredsen styrer gate af V_{016} , som er en digital FET⁷³. FET'en benyttes også til at drive gate af de benyttede power MOSFET transistorer i udgangstrinnet. Den har den uheldige egenskab, at dens gatespænding skal ligge indenfor et interval på mellem -0.5V og +8V⁷⁴. Der forekommer to situationer:
 - LS1 lav: V_{016} vil hermed være i off-tilstand. V_{GS} spændingen på V_{045}/V_{047} vil ligge på 0V pga. pullup modstanden R_{050} . Yderligere vil diode V_{019} spærre og V_{GS} spændingen på V_{046} og V_{048} vil bestemmes af spændingsdeleren R_{052}/R_{053} . Resultatet bliver, at V_{045}/V_{047} er "off", og V_{046}/V_{048} er "on", hvilket driver power MOSFET'erne (V_{002}/V_{022}) i udgangstrinnet "off".
 - LS1 høj: V_{016} vil være i on-tilstand. V_{GS} spændingen på V_{045}/V_{047} vil være defineret af spændingsdeleren R_{050}/R_{051} . V_{GS} Spændingen på V_{046}/V_{048} vil ligge tæt på 0V, da dioden V_{019} leder og trækker midtpunktet af spændingsdeleren R_{052}/R_{053} tæt på stel. Resultatet bliver, at V_{045}/V_{047} er "on" og V_{046}/V_{048} er "off", hvilket driver power MOSFET'erne i udgangstrinnet "on".

- Highside: Signal HS1 fra PLD kredsen styrer gate af V_{053} . To situationer forekommer (se evt. figur 5.6):
 - HS1 lav: V_{053} vil hermed være i off-tilstand. Gatespændingen på V_{011} , som er en hurtig FET med en høj V_{DS} rating, vil drive FET'en "on". Strømgenerator V_{014} (og tilhørende komponenter) vil derfor aktiveres og en konstant strøm vil løbe i kollektor på V_{014} . Denne strøm vil generere et spændingsfald over R_{028} , som derved vil drive V_{040}/V_{042} "on". Et yderligere spændingsfald vil ligge over R_{027} , og dette vil igennem diode V_{055} trække gate af V_{041}/V_{043} lav. Resultatet bliver, at V_{041}/V_{043} er "off", og V_{040}/V_{042} er "on", hvilket driver power MOSFET'erne (V_{001}/V_{012}) i udgangstrinnet "on". C_{008} i kombination med R_{024}/R_{031} giver en hurtigere turn-on tid, da strømgeneratoren udsættes for et boost (C_{008} vil udgøre en kortslutning i et tidsrum ved aktivering af strømgeneratoren). R_{023} sørger for at strømgeneratoren altid er tændt, omend med en lille værdi. Modstanden er inkluderet for at komponenterne omkring V_{014} ikke først skal indstille sig på deres stationære værdier, hvilket i givet fald vil betyde en forsinkelse.
 - HS1 høj: V_{053} vil hermed være i on-tilstand. Gatespændingen på V_{011} vil falde til 0V. Strømgeneratoren vil således afbrydes effektivt, og V_{GS} på V_{040}/V_{042} vil ligge på 0V forårsaget af pullup modstanden R_{028} . Dioden V_{055} vil spærre og spændingsdeleren R_{029}/R_{030} midtpunktsudtag vil drive V_{041}/V_{043} "on". Resultatet bliver, at V_{041}/V_{043} er "on", og V_{040}/V_{042} er "off", hvilket driver power MOSFET'erne i udgangstrinnet "off".

I highside driveren er der brugt en strømgenerator, da både VOS1 og HS1GND spændingen kan svinge ret kraftigt (ca. 50V). Indførelsen af strømgeneratoren gør, at diverse spændinger og strømme er veldefinerbare.

Resultatet af den ovenstående funktionsbeskrivelse er, at de fire power MOSFET transistorer der udgør fuldbroen, kan styres separat fra PLD kredsen.

5.4.2.1 Beregninger for klasse-D udgangstrin [2]

En MOSFET transistor af typen IRFL4105 blev valgt (se afsnit 4.1.2 om årsagen hertil). Tabet i transistor udregnes efterfølgende:

$$P_{on} = (I_{D,RMS})^2 \cdot R_{DS(on),max} \cdot \frac{t_{on}}{T}$$

$$P_{off} = V_{DS,max} \cdot I_{DSS} \cdot \frac{t_{off}}{T}$$

$$P_{sw,on} = V_{DS,max} \cdot I_D \cdot \frac{t_r}{6 \cdot T}$$

$$P_{sw,off} = V_{DS,max} \cdot I_D \cdot \frac{t_f}{6 \cdot T}$$

$$P_{tg} = \frac{C_{iss} \cdot V_{GS}^2 + C_{rss} \cdot V_{DG}^2}{2 \cdot T}$$

$$P_T = P_{on} + P_{off} + P_{sw,on} + P_{sw,off} + P_{tg}$$

Hvor:

P_T = Totale transistor tab

T = Periodetiden, $T = \frac{1}{f_s} = \frac{1}{352.8 \cdot 10^3} = 2.83 \mu s$

P_{tg} = Tab i gate ved skift

⁷³Digital FET; Denne er optimeret til brug ved logiksignaler. Dels har den en lavere V_{th} spænding og dels er den meget hurtig (t_r og t_f på ca. 5ns og inputkapacitet på under 10pF).

⁷⁴Pga. gaten har en zenerdiode, som beskytter FET'en imod ESD transienter.

Der er i de følgende formler regnet med en dutycycle på 50%. Dette er tilfældet, da en dc-spænding ellers ville findes på udgangen af filteret (filteret “midler” det tilførte signal). Data for en transistor er:

$$\begin{aligned} V_{DS} &= 55V \\ I_{D,con} &= 3A \text{ (ved minimalt heatsink)} \\ P_D &= 1W \\ R_{\theta ja} &= 120^\circ C/W \\ R_{DS(on),max} &= 45m\Omega, 67.5m\Omega @ 150^\circ C^{75}. \\ I_{DSS} &= 250\mu A \\ t_r &= 12ns \\ t_f &= 12ns \\ C_{iss} &= 660pF \\ C_{rss} &= 99pF \end{aligned}$$

Den maksimale kontinuerte strøm i en transistor er 3.06A (det halve af formel 4.4 - der er to transistorer i parallel). On-state tabet bliver dermed:

$$P_{on} = (3.06)^2 \cdot 0.0675 \cdot 0.5 = 316mW$$

Off-state tabet:

$$P_{off} = 50.1 \cdot 250 \cdot 10^{-6} \cdot 0.5 = 6mW$$

Tab ved skift til “on” tilstand:

$$P_{sw,on} = 50.1 \cdot 3.06 \cdot \frac{12 \cdot 10^{-9}}{6 \cdot 2.83 \cdot 10^{-6}} = 108mW$$

Tab ved skift til “off” tilstand:

$$P_{sw,off} = 50.1 \cdot 3.06 \cdot \frac{12 \cdot 10^{-9}}{6 \cdot 2.83 \cdot 10^{-6}} = 108mW$$

Tab i gate:

$$P_{tg} = \frac{660 \cdot 10^{-12} \cdot 15^2 + 99 \cdot 10^{-12} \cdot 50.1^2}{2 \cdot 2.83 \cdot 10^{-6}} = 70mW$$

Det totale tab:

$$P_T = 0.316 + 0.006 + 0.108 + 0.108 + 0.07 = 0.61W$$

MOSFET’ens temperatur på junction som forårsaget af effekttabet:

$$T_j = T_a + P_T \cdot R_{\theta ja} = 50 + 0.61 \cdot 120 = 123.4^\circ C$$

Da den maksimale junctiontemperatur er på $150^\circ C$ nødvendiggøres ingen yderligere køling.

5.4.2.2 Beregninger for low/highside levelshifter

I figur 5.6 på side 62 ses diagrammet for low/highside levelshifteren. Komponentbetegnelserne er de samme som de på diagrammet over [OPS] anvendte (blok Halfbridge No. 1 / Drivers). Strømmen I_c , der løber når strømgeneratoren er aktiv, blev valgt på følgende måde: Udfra en effektbetragtning blev effekttabet i BJT’en V_{014} anslået til max 0.5W. Strømmen bliver:

$$I_c = \frac{P_m}{V_{OS}} \cdot \frac{1}{\delta_{duty}} = \frac{0.5}{50.1} \cdot \frac{1}{0.5} = 19.96mA$$

En strøm på 20mA blev valgt. Grunden til at den størst mulige strøm blev valgt, er at impedansen af de to spændingsdelere R_{027}/R_{028} og R_{029}/R_{030} hermed blev mindst mulig. Dermed vil gatekapaciteten og gate-ladningen bedre kunne håndteres med hurtigere turn-on og turn-off tider som gevinst. I ovenstående formel bruges en δ_{duty} værdi på 0.5, fordi strømkilden med sikkerhed kun er aktiv 50% af tiden. En transistor

⁷⁵Ved en temperatur på $150^\circ C$ indføres en derating faktor på 50%.

af typen BCP56 blev valgt til V_{014} . Dens vigtigste parameter er en høj V_{CE} spænding på 80V (minimum $V_{OS} + V_{HS1SUP} = 50.1 + 15 = 65.1V$) og dens termiske modstand $R_{\theta ja}$ på $70^\circ C/W$.

Det undersøges hvilken temperatur transistoren kommer til at arbejde ved. Der regnes med, at punkt X i figur 5.6 (V_C, V_{014}) ligger på spændingen V_{OS} . Dens effekttab:

$$P_{V_{014}} = I_c \cdot V_{CE, V_{014}} \cdot \delta_{duty} = I_c \cdot (V_C, V_{014} - I_c \cdot R_{025}) \cdot \delta_{duty}$$

↓

$$P_{V_{014}} = 20 \cdot 10^{-3} \cdot (50.1 - 20 \cdot 10^{-3} \cdot 33) \cdot 0.5 = 0.49W$$

BJT'ens temperatur på junction som forårsaget af effekttabet:

$$T_j = T_a + P_{V_{014}} \cdot R_{\theta ja} = 50 + 0.49 \cdot 70 = 84.3^\circ C$$

Da den maksimale junctiontemperatur er på $150^\circ C$ er ingen yderligere køling nødvendig.

Beregninger for strømkilden

Der ses nu på komponenterne omkring strømkilden. Modstanden R_{025} bestemmer strømmen:

$$I_c = \frac{V_{B, V_{014}} - V_{BE, V_{014}} - V_{DS, V_{011}}}{R_{025}}$$

↓

$$R_{025} = \frac{V_{B, V_{014}} - V_{BE, V_{014}} - V_{DS, V_{011}}}{I_c}$$

Spændingen V_{020} undersøges. Diode V_{020} og V_{021} er forspændt i lederetningen via modstanden R_{026} . De anvendte dioder er standard signal dioder af typen LS4148 (1N4148 ækvivalent i SMD hus). Strømmen i basen af V_{014} findes (strømforstærkningen β for V_{014} er på mindst 100):

$$I_{B, V_{014}} = \frac{I_{C, V_{014}}}{\beta} \simeq \frac{I_{E, V_{014}}}{\beta} = \frac{I_c}{\beta} = \frac{20 \cdot 10^{-3}}{100} = 500\mu A$$

For at base strømmen ikke påvirker spændingsfaldet over dioderne V_{020}/V_{021} vælges strømmen i disse til at være det tidobbelte af base strømmen; dvs. $5mA$. Dioderne har en forward spænding på $0.7V$ ved denne strøm. Modstandsværdien for R_{026} bliver da:

$$R_{026} = \frac{V_{e, 15V} - V_{V_{020}} - V_{V_{021}}}{I_{R_{026}}} = \frac{15 - 0.7 - 0.7}{5 \cdot 10^{-3}} = 2.72k\Omega$$

En standard værdi på $2.7k\Omega$ vælges til R_{026} . Nu kan R_{025} 's værdi findes idet der regnes med en $V_{DS, V_{011}}$ på maksimalt $50mV$:

$$R_{025} = \frac{V_{021} + V_{020} - V_{BE, V_{014}} - V_{DS, V_{011}}}{I_c} = \frac{0.7 + 0.7 - 0.65 - 0.05}{20 \cdot 10^{-3}} = 35\Omega$$

En standardværdi på 33Ω vælges til R_{025} . Som nævnt tidligere virker C_{008} som en boost-kondensator for strømgeneratoren. Boost-strømmen bestemmes af hvilken shunt-modstand, der er i serie med C_{008} . En boost-strøm på $100mA$ ønskes⁷⁶. Modstanden, der bestemmer strømkildens værdi med benævnelsen R_c findes:

$$R_c = \frac{V_{021} + V_{020} - V_{BE, V_{014}} - V_{DS, V_{011}}}{I_c} = \frac{0.7 + 0.7 - 0.65 - 0.05}{100 \cdot 10^{-3}} = 7\Omega$$

R_{shunt} kan dermed findes:

$$R_{shunt} = (R_c^{-1} - R_{025}^{-1})^{-1} = (7^{-1} - 33^{-1})^{-1} = 8.8\Omega$$

⁷⁶De endelige værdier for boost-strømmens størrelse og tiden hvori den skal virke, må komme an på en test i den aktuelle opstilling. De her anvendte værdier er baseret på et skøn.

To modstande i parallel på hver 15Ω bruges til R_{024} og R_{031} . Det forventes, at det nødvendige tidsrum, hvor boost strømmen er tilstede skal ligge på ca. $10ns$. C_{008} 's værdi findes:

$$C_{008} = \frac{\tau}{R_{024} \parallel R_{031}} = \frac{10 \cdot 10^{-9}}{7.5} = 1.4nF$$

En værdi på $1nF$ vælges til C_{008} . Shuntmodstanden R_{023} over FET'ens V_{011} drain-source stækning bestemmes. Modstanden sørger for, at strømgeneratoren altid er tændt, omend med en lille værdi (for at få hurtigere skiftetider). Der tillades en spænding på $V_{GS, V_{040}}$ på $-0,5V$. Dermed vil FET'en ikke være aktiv. Strømgeneratorens ønskede værdi:

$$I_c = \frac{V_{GS, V_{040}}}{R_{028}} = \frac{0.5}{680} = 735\mu A$$

Strømmen i generatoren:

$$I_c = \frac{V_{021} + V_{020} - V_{BE, V_{014}}}{R_{025} + R_{023}}$$

↓

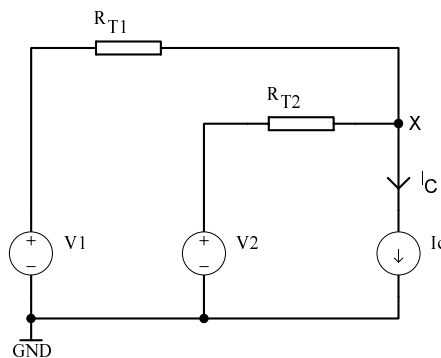
$$R_{023} = \frac{V_{021} + V_{020} - V_{BE, V_{014}}}{I_c} - R_{025} = \frac{0.7 + 0.7 - 0.65}{735 \cdot 10^{-6}} - 33 = 987\Omega$$

En standardværdi på $1k\Omega$ vælges til R_{023} .

Beregninger for spændingsdelerniveauer til highside driveren

Efterfølgende bestemmes komponentværdierne for R_{027} til R_{030} samt V_{055} . To situationer findes selvsagt: Enten er strømgeneratoren aktiv eller den er inaktiv. Komponentværdierne kan kun findes ved at starte med at dimensionere disse, når strømgeneratoren er aktiv. To betragtninger foretages umiddelbart:

- Strømmene, der løber i de to grene (R_{027}/R_{028} og R_{029}/R_{030}) skal være ens⁷⁷.
- Punktet X (se figur 5.6) skal i tilfælde af at V_{041}/V_{043} ønskes i off-tilstand ligge på ca. $-0.5V$ i forhold til HS1GND (spændingen skal være negativ pga diodespændingsfaldet over V_{055}).



Figur 5.5: Thevenin ækvivalent for levelshifter

Der refereres i det følgende til figur 5.5 side 60. Der opstilles følgende:

$$I_c = I_{R_{T1}} + I_{R_{T2}}$$

$$I_{R_{T1}} = \frac{V_1 - X}{R_{T1}}$$

$$I_{R_{T2}} = \frac{V_2 - X}{R_{T2}}$$

⁷⁷ Ens strømme betyder ca. samme impedanser for de to grene. Det er ønskværdigt, da dette giver samme skiftetider for t_r og t_f .

$$R_{T1} = R_{027} + R_{028}$$

$$R_{T2} = R_{029} \parallel R_{030} = \frac{V_2}{0.5 \cdot I_c}$$

$$V_2 = V_1 \cdot \frac{R_{029}}{R_{029} + R_{030}}$$

Hvor:

V_1 = Highside forsyningen, HS1SUP-HS1GND

V_2 = Theveninspændingen i midtpunktsudtaget på spændingsdeler R_{029}/R_{030}

For både N-FET'en og P-FET'en kræves, at V_{GS} spændingen ved on-tilstand skal ligge på 6V. Denne spænding giver en margin til den maksimale V_{GS} spænding på 8V og ved den pågældende V_{GS} værdi er on-modstanden i FET'en tilstrækkelig lav. R_{028} kan derfor bestemmes:

$$R_{028} = \frac{V_{GS}}{0.5 \cdot I_c} = \frac{6}{0.5 \cdot 20 \cdot 10^{-3}} = 600\Omega$$

En standardværdi på 680Ω vælges til R_{028} . R_{027} findes:

$$R_{T1} = \frac{V_1 - X}{0.5 \cdot I_c}$$

↓

$$R_{027} + R_{028} = \frac{V_1 - X}{0.5 \cdot I_c}$$

↓

$$R_{027} = \frac{V_1 - X}{0.5 \cdot I_c} - R_{028} = \frac{V_{o,15V} - X}{0.5 \cdot I_c} - R_{028} = \frac{15 - (-0.5)}{0.5 \cdot 20 \cdot 10^{-3}} - 680 = 870\Omega$$

En standardværdi på 820Ω vælges til R_{027} . R_{030} findes:

$$V_2 = V_1 \cdot \frac{R_{029}}{R_{029} + R_{030}}$$

↓

$$R_{030} = \frac{V_1 \cdot R_{T2}}{V_2} = \frac{V_1}{V_2} \cdot \frac{V_2}{0.5 \cdot I_c} = \frac{V_{o,15V}}{0.5 \cdot I_c} = \frac{15}{0.5 \cdot 20 \cdot 10^{-3}} = 1.5k\Omega$$

En standardværdi på 1.5kΩ vælges til R_{030} . R_{029} kan nu findes ud fra hvilken spænding der ønskes, når strømgeneratoren er afbrudt:

$$R_{029} = \frac{V_2 \cdot R_{030}}{V_1 - V_2} = \frac{V_2 \cdot R_{030}}{V_{o,15V} - V_2} = \frac{6 \cdot 1.5 \cdot 10^3}{15 - 6} = 1k\Omega$$

En standardværdi på 1kΩ vælges til R_{029} . Effekttabet i modstandene R_{027} til R_{030} undersøges for at bestemme deres footprint:

$$P_{R_{027}} = \frac{V_{R_{027}}^2}{R_{027}} \cdot \delta_{duty} = \frac{(0.5 \cdot I_c \cdot R_{027})^2}{R_{027}} \cdot \delta_{duty} = \frac{(0.5 \cdot 20 \cdot 10^{-3} \cdot 820)^2}{820} \cdot 0.5 = 41mW$$

$$P_{R_{028}} = \frac{(0.5 \cdot I_c \cdot R_{028})^2}{R_{028}} \cdot \delta_{duty} = \frac{(0.5 \cdot 20 \cdot 10^{-3} \cdot 600)^2}{600} \cdot 0.5 = 30mW$$

$$P_{R_{029}} = \frac{V_{R_{029}}^2}{R_{029}} \cdot \delta_{duty} = \left(\frac{V_{o,15V} \cdot R_{029}}{R_{029} + R_{030}} \right)^2 \cdot \frac{\delta_{duty}}{R_{029}} = \left(\frac{15 \cdot 1 \cdot 10^3}{1 \cdot 10^3 + 1.5 \cdot 10^3} \right)^2 \cdot \frac{0.5}{1 \cdot 10^3} = 18mW$$

$$P_{R_{030}} = P_{R_{030},on} + P_{R_{030},off}$$

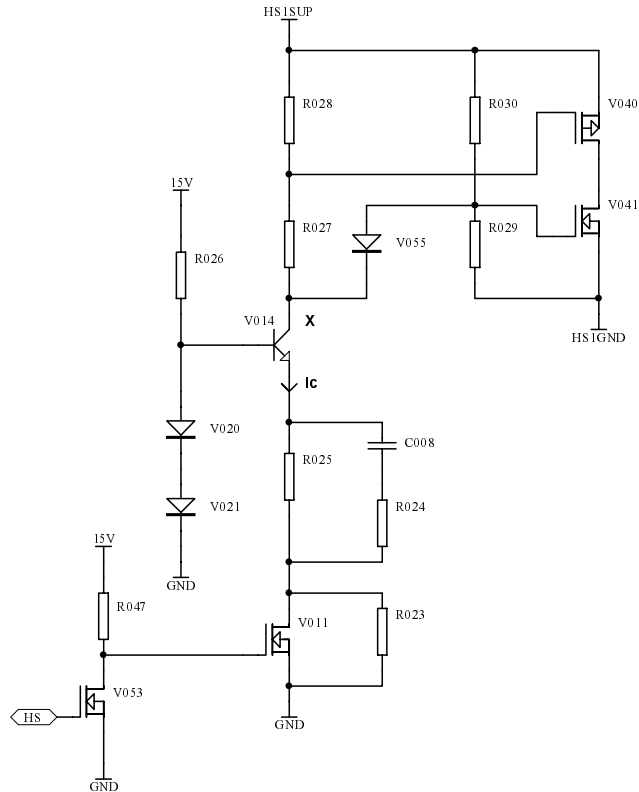
↓

$$P_{R_{030}} = \frac{(0.5 \cdot I_c \cdot R_{030})^2}{R_{030}} \cdot \delta_{duty} + \left(\frac{V_{o,15V} \cdot R_{030}}{R_{029} + R_{030}} \right)^2 \cdot \frac{\delta_{duty}}{R_{030}}$$

↓

$$P_{R_{030}} = \frac{(0.5 \cdot 20 \cdot 10^{-3} \cdot 1.5 \cdot 10^3)^2}{1.5 \cdot 10^3} \cdot 0.5 + \left(\frac{15 \cdot 1.5 \cdot 10^3}{1 \cdot 10^3 + 1.5 \cdot 10^3} \right)^2 \cdot \frac{0.5}{1.5 \cdot 10^3} = 102mW$$

Alle modstande kan implementeres med en 0805 SMD hustype.



Figur 5.6: Diagram for low/highside levelshifter

Beregninger for lowside driverens niveauer

Virkemåden for lowside driveren:

- FET V_{016} “off”: Når FET’en er off vil spændingen på gate af V_{045}/V_{047} blive trukket op til forsyningsspændingen af R_{050} . Gatespændingen på V_{046}/V_{048} bestemmes af spændingsdeleren R_{052}/R_{053} .
- FET “on”: Spændingen på gate af V_{045}/V_{047} vil i denne situation være bestemt af spændingsdeleren R_{050}/R_{051} . Hvad gatespændingen på V_{046}/V_{48} angår, vil den være trukket lav igennem dioden V_{019} .

Lowside driveren er mere simpel m.h.t beregning af de spændingsdelere, der skal til for at sikre de korrekte niveauer på de digitale FET transistorer. Samme betragtning, som blev foretaget i foregående afsnit, indføres angående de maksimale V_{GS} spændinger. Der ønskes modstande med 0805 footprint implementeret. Impedansen over forsyningsspændingen (den normale 15 volts forsyning). Impedansen bliver:

$$R_{shunt} = \frac{V_{R_{shunt}}^2}{P_{shunt}} = \frac{15^2}{0.2} = 1125\Omega$$

P_{shunt} på $0.2W$ er indsat pga. der er to modstande i serie. Der vælges en modstandsværdi på 470Ω til R_{050} . R_{051} findes efterfølgende. Spændingen på midtpunktet (FET V_{016} “on”):

$$V_{G,V_{045}} = \frac{V_{o,15V}}{R_{050} + R_{051}} \cdot R_{051}$$

$$V_{G,V_{045}} = V_{o,15V} - V_{GS,V_{045}}$$

↓

$$R_{051} = R_{050} \cdot \frac{V_{o,15V} - V_{GS,V_{045}}}{V_{GS,V_{045}}} = 470 \cdot \frac{15 - 6}{6} = 705\Omega$$

En standardværdi på 680Ω vælges til R_{051} . Når FET V_{016} går "off", vil dioden V_{019} spærre og vi har den samme situation med hensyn til gateniveauerne som ved beregning af R_{050} og R_{051} . Her skal modstandsværdierne blot byttes om. Derved fås værdierne 470Ω til R_{053} og 680Ω til R_{052} . Det undersøges, ligesom i foregående afsnit, hvilke effekter, der bliver afsat i modstandene:

$$P_{R_{050}} = \frac{V_{R_{050}}^2}{R_{050}} \cdot \delta_{duty} = \left(\frac{V_{o,15V} \cdot R_{050}}{R_{050} + R_{051}} \right)^2 \cdot \frac{\delta_{duty}}{R_{050}} = \left(\frac{15 \cdot 470}{470 + 680} \right)^2 \cdot \frac{0.5}{470} = 40mW$$

$$P_{R_{051}} = \frac{V_{R_{051}}^2}{R_{051}} \cdot \delta_{duty} = \left(\frac{V_{o,15V} \cdot R_{051}}{R_{050} + R_{051}} \right)^2 \cdot \frac{\delta_{duty}}{R_{051}} = \left(\frac{15 \cdot 680}{470 + 680} \right)^2 \cdot \frac{0.5}{680} = 58mW$$

$$P_{R_{052}} = P_{R_{052},on} + P_{R_{052},off}$$

↓

$$P_{R_{052}} = \frac{(V_{o,15V})^2}{R_{052}} \cdot \delta_{duty} + \left(\frac{V_{o,15V} \cdot R_{052}}{R_{052} + R_{053}} \right)^2 \cdot \frac{\delta_{duty}}{R_{052}}$$

↓

$$P_{R_{052}} = \frac{15^2}{680} \cdot 0.5 + \left(\frac{15 \cdot 680}{680 + 470} \right)^2 \cdot \frac{0.5}{680} = 223mW$$

$$P_{R_{053}} = \left(\frac{V_{o,15V} \cdot R_{053}}{R_{052} + R_{053}} \right)^2 \cdot \frac{\delta_{duty}}{R_{053}} = \left(\frac{15 \cdot 470}{680 + 470} \right)^2 \cdot \frac{0.5}{470} = 40mW$$

Modstande R_{050} , R_{051} og R_{053} implementeres med et 0805 hus mens huset for R_{052} bliver af typen 1206.

5.4.2.3 Beregninger for drivertransistorer

Som nævnt i afsnit 4.1.3.1 kan MOSFET'er være problematiske at drive. Specielt gate-source og gate-drain kapaciteterne vil sætte en begrænsning for FET'ernes ydeevne. En MOSFET driver skal typisk kunne levere store peakstrømme pga. disse kapaciteter, mens middelstrømmen er meget lav (der løber kun strøm ved skiftene).

Peakstrømmen, som kræves for at drive fuldbrotransistorerne on/off i løbet af $10ns$, findes efterfølgende⁷⁸ (miller-kapaciteten er ikke medregnet):

$$I_{G,V_{002}} = I_{G,V_{002},C_{iss}} + I_{G,V_{002},C_{rss}} = \frac{C_{iss} \cdot V_{GS}}{t_r} + \frac{C_{rss} \cdot V_{DS}}{t_r}$$

$$I_{G,V_{002}} = \frac{660 \cdot 10^{-12} \cdot 4}{10 \cdot 10^{-9}} + \frac{99 \cdot 10^{-12} \cdot 50.1}{10 \cdot 10^{-9}} = 0.76A$$

Hvor:

V_{GS} = Gate -source spændingen, ved $4V$ er MOSFET'en "on"

V_{DS} = Den maksimale spænding, som MOSFET'en switcher.

Da de anvendte drivertransistorer (FDV301N/FDV302P) kan levere en puls på $0.5A$, kræves to i parallel for at overholde ovennævnte krav. Den maksimale pulsstrøm bliver da ca. $1A$ og dermed bliver stigetiden:

$$t_r = \frac{C_{iss} \cdot V_{GS} + C_{rss} \cdot V_{DS}}{I_{G,V_{002}}} = \frac{660 \cdot 10^{-12} \cdot 4 + 99 \cdot 10^{-12} \cdot 50.1}{1} = 7.6ns$$

Data for transistor FDV301N:

$$I_{DSS} = 10 \cdot 10^{-6}A$$

$$t_r = 15ns$$

$$t_f = 8ns$$

$$C_{iss} = 9.5pF$$

$$C_{rss} = 1.3pF$$

$$R_{\theta ja} = 357^\circ C/W$$

⁷⁸De $10ns$ er valgt ud fra den betragtning, at denne tid kræves, for at forvrængningen i udgangstrinnet bliver acceptabel.

Tabet i en driver transistor udregnes, selvom det forventes, at tabet er minimalt. Der findes intet on-state tab. Off-state tabet er (se formler i afsnit 5.4.2.1):

$$P_{off} = 15 \cdot 10 \cdot 10^{-6} \cdot 0.5 = 75 \mu W$$

Tab ved skift til "on" tilstand:

$$P_{sw,on} = 15 \cdot 0.5 \cdot \frac{15 \cdot 10^{-9}}{6 \cdot 2.83 \cdot 10^{-6}} = 6.6 mW$$

Tab ved skift til "off" tilstand:

$$P_{sw,off} = 15 \cdot 0.5 \cdot \frac{8 \cdot 10^{-9}}{6 \cdot 2.83 \cdot 10^{-6}} = 3.5 mW$$

Tab i gate:

$$P_{tg} = \frac{9.5 \cdot 10^{-12} \cdot 6^2 + 1.3 \cdot 10^{-12} \cdot 15^2}{2 \cdot 2.83 \cdot 10^{-6}} = 112 \mu W$$

Det totale tab:

$$P_T = 75 \cdot 10^{-6} + 0.0066 + 0.0035 + 0.0001 = 10 mW$$

MOSFET'ens temperatur på junction som forårsaget af effekttabet:

$$T_j = T_a + P_T \cdot R_{\theta ja} = 50 + 0.01 \cdot 357 = 53.6^\circ C$$

Estimering af delay for low/highside drivers

Til brug i den digitale PWM generator findes det samlede delay for lowside og highside kanalerne. Dette delay skal bruges, for at kunne definere hvilke delay, der skal introduceres i PLD kredsen. Delay'et skal kompensere (udligne) tidsdifferensen imellem lowside og highside. En variabel deadtime kan uden de store armbevægelser implementeres i PLD kredsen.

Delay ved en low til high transition på net LS1:

$$t_{DLH,lowside} = \sqrt{t_{DLH,V_{016}}^2 + t_{DLH,V_{045}}^2 + t_{DLH,V_{002}}^2}$$

$$t_{DLH,V_{016}} = \sqrt{t_{D(on),V_{016}}^2 + t_{r,V_{016}}^2}$$

$$t_{DLH,V_{045}} = \sqrt{((R_{050} \parallel R_{051}) \cdot 2 \cdot C_{iss,V_{045}})^2 + t_{D(on),V_{045}}^2 + t_{r,V_{045}}^2}$$

$$t_{DLH,V_{002}} = \sqrt{\left(\frac{C_{iss,V_{002}} \cdot V_{GS,V_{002}} + C_{rss,V_{002}} \cdot V_{DS,V_{002}}}{I_{G,V_{002}}}\right)^2 + t_{D(on),V_{002}}^2 + t_{r,V_{002}}^2}$$

Delay for FET V_{016} findes:

$$t_{DLH,V_{016}} = \sqrt{(3.2 \cdot 10^{-9})^2 + (6 \cdot 10^{-9})^2} = 6.8 ns$$

Delay for FET V_{045} :

$$t_{DLH,V_{045}} = \sqrt{((470 \parallel 680) \cdot 2 \cdot 11 \cdot 10^{-12})^2 + (5 \cdot 10^{-9})^2 + (8 \cdot 10^{-9})^2} = 11.2 ns$$

Og endelig delay for V_{002} :

$$t_{DLH,V_{002}} = \sqrt{\left(\frac{660 \cdot 10^{-12} \cdot 4 + 99 \cdot 10^{-12} \cdot 50.1}{1}\right)^2 + (7.1 \cdot 10^{-9})^2 + (12 \cdot 10^{-9})^2} = 15.9 ns$$

Det totale delay (alle tal er typiske værdier):

$$t_{DLH,lowside} = \sqrt{t_{DLH,V_{016}}^2 + t_{DLH,V_{045}}^2 + t_{DLH,V_{002}}^2} = \sqrt{(6.8 \cdot 10^{-9})^2 + (11.2 \cdot 10^{-9})^2 + (15.9 \cdot 10^{-9})^2} = 20.6ns$$

Denne værdi er ved den maksimale spænding på udgangstrinnet (V_{DS}). Parasitkapaciteterne for FET transistorer ændres meget ved forskellige V_{DS} spændinger. Specielt for transistoren i fuldbroen vil ændrede arbejdsbetingelser betyde noget. Her er kapaciteterne en faktor større og V_{DS} spændingen kan antage både høje og lave værdier. For IRFL4105 vil en ændring af V_{DS} spændingen til under en volt betyde følgende:

C_{iss} kapaciteten stiger fra $660pF$ til $1020pF$ og C_{rss} kapaciteten stiger fra $99pF$ til $430pF$ (se figur 5 i datablad). I lyset af dette, udregnes delay for V_{002} igen for minimal V_{DS} spænding:

$$t_{DLH,V_{002}} = \sqrt{\left(\frac{1020 \cdot 10^{-12} \cdot 4 + 430 \cdot 10^{-12} \cdot 0.1}{1}\right)^2 + (7.1 \cdot 10^{-9})^2 + (12 \cdot 10^{-9})^2} = 14.5ns$$

Det ses, at delay'et ikke ændres nævneværdigt. Det hænger sammen med, dels de to andre faktorerers størrelser og dels at V_{DS} spændingen indgår i formlen. De ovennævnte delaytider er udregnet for typiske værdier fra databladene. En større udregning hvor forskellen i delaytiderne imellem min. og max. betingelser kunne godt udføres, men istedet vurderes følgende:

- Da transistorerne er placeret fysisk tæt på hinanden på printet, vil deres data ikke afvige radikalt (en udmåling af komponenterne kunne foretages, hvorved nogenlunde matchende komponenter ville kunne parres).
- En kalibrering/udmåling af forstærkeren kunne foretages. Kalibreringen ville resultere i en række delaykonstanter, som skulle implementeres i PLD kredsen (hardware konfiguration).
- En deadtime, der med sikkerhed er større end delayforskellene kunne indføres. Denne løsning er ikke at foretrække, da for stor deadtime udmønter sig i forvrængning på udgangen og reduktion af dynamikområdet (færre forskellige dutycycles til rådighed).

En kalibrering lyder som den mest fornuftige løsning. Den er desuden heller ikke svær at implementere, da den anvendte PLD kredsløb (se afsnit 5.4.6.1) kan konfigureres "on the fly".

5.4.3 Dimensionering af Full-Bridge Snubbers

Et snubberkredsløb er nødvendigt for at beskytte transistorerne i fuldbroen. Snubberen, som består af et RC-led, optager en del af switch-energien (overspændinger skabt af serieinduktanser osv.). Effekten afsat i modstanden i snubber-kredsløbet er lig med:

$$P = \frac{0.5 \cdot t_r}{T} \cdot \frac{V_R^2}{R}$$

En modstand i 1206 hus bruges. Størrelsen af denne bliver derfor:

$$R_{057} = \frac{0.5 \cdot t_r}{T} \cdot \frac{V_{R_{057}}^2}{P_{R_{057}}} = \frac{t_r \cdot f_s}{2} \cdot \frac{V_{R_{057}}^2}{P_{R_{057}}} = \frac{10 \cdot 10^{-9} \cdot 352.8 \cdot 10^3}{2} \cdot \frac{50.1^2}{0.25} = 17.7\Omega$$

En standardværdi på 22Ω vælges til R_{057} og R_{058} . Snubberkondensatoren findes:

$$\frac{\tau}{2} = R_{057} \cdot C_{021}$$

↓

$$C_{021} = \frac{\tau}{2 \cdot R_{057}} = \frac{10 \cdot 10^{-9}}{2 \cdot 22} = 227pF$$

En standardværdi på $200pF$ bruges til C_{021} og C_{22} . Faktoren på 2 i brøken nævner er indsat, for at spændingen når helt ned på 13%. (e^{-2})

5.4.4 Dimensionering af Highside Supply for Halfbridge

Highsideforsyningen til hver halvbro sørger for en reguleret spænding til highside driverkredsløbene. Den regulerede spænding er nødvendig, da strømgeneratoren jvf. afsnit 5.4.2.2 i kombination med driverkredsløbets spændingsdeler ikke vil fungere korrekt, hvis forsyningsspændingen ikke er veldefinerbar.

Highsideforsyningen gør brug af en standard 15 volts serieregulator. Den gennemsnitlige strøm til drivertransistorerne (formel 5.23):

$$I_{AV} = I_{g,peak} \cdot \frac{t_r}{t_p} = I_{g,peak} \cdot t_r \cdot 4 \cdot f_s \quad (5.42)$$

$$I_{supply} = \frac{I_{currentsource}}{2} + I_{R_{030}} + 2 \cdot I_{V_{040}} \cdot t_r \cdot 4 \cdot f_s$$

$$I_{supply} = \frac{I_{currentsource}}{2} + \frac{V_{o,15V}}{R_{030}} \cdot \delta_{duty} + \frac{V_{o,15V}}{R_{029} + R_{030}} \cdot \delta_{duty} + 2 \cdot I_{V_{040}} \cdot t_r \cdot 4 \cdot f_s$$

$$I_{supply} = \frac{20 \cdot 10^{-3}}{2} + \frac{15}{1.5 \cdot 10^3} \cdot 0.5 + \frac{15}{1 \cdot 10^3 + 1.5 \cdot 10^3} \cdot 0.5 + 2 \cdot 0.5 \cdot 10 \cdot 10^{-9} \cdot 4 \cdot \frac{1}{352.8 \cdot 10^3} = 32mA$$

Effekttabet i regulatoren bliver:

$$P_D = (V_{in} - V_{out}) \cdot I_{supply} = (V_{dc,max} - V_{o,15V}) \cdot I_{supply} = (28.5 - 15) \cdot 32 \cdot 10^{-3} = 0.43W$$

Hvor:

$V_{dc,max}$ = Den maksimale dc-forsyning på [SPS] modulet, formel 5.26, side 50)

Den maksimale termiske modstand bliver da:

$$R_{\theta ja} = \frac{T_j - T_a}{P_d} \quad (5.43)$$

$$R_{\theta sa} = \frac{150 - 50}{0.43} = 232^\circ C/W$$

En regulator i et SO-8 hus har en termisk modstand på $180^\circ C/W$, så denne hustype bruges.

5.4.5 Dimensionering af 2nd Order Reconstruction Filter

Dette er udgangsfilteret i forstærkeren. Filteret midler det indkomne PWM signal, hvilket vil sige at her “konverteres” det digitale signal til et analogt. Grunden til, at der er lagt vægt på hurtige transistorer i udgangstrinnet, er netop, at nøjagtigheden af den producerede dutycycle direkte kan måles i form af forvrængning på udgangen. Det er vigtigt, at $t_{D(on)}/t_r$ og $t_{D(off)}/t_f$ parvise er sammenlignbare (ens). En tidsforsinkelse på PWM signalet er ikke katastrofal; udgangsfilteret har i sig selv et delay.

Filteret skal dæmpe PWM signalet, så støjen på udgangen bliver minimeret. Filteret skal ikke dæmpe særligt meget pga., at der benyttes noiseshaping til generering af PWM signalet. Et anden ordens filter er tilstrækkeligt i denne situation (se afsnit omhandlende noiseshaping).

5.4.5.1 Beregninger for filterkomponenter

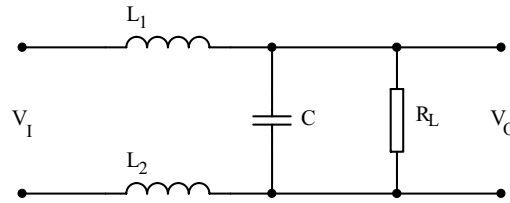
Der benyttes et butterworth filter og dette skal optimeres for hurtig indsvingningstid. ζ er dæmpningsfaktoren for resonanskredsen. Med spolen og kondensatoren som variable er den givet ved [16]:

$$\zeta = \sqrt{\frac{L}{C}}$$

Indsvingningen er optimal, når en ζ værdi på 1 bruges [5]. Belastningsmodstanden (højttaleren) bevirker, at Q’et for filteret bliver meget lavt. I figur 5.7 ses udgangsfilteret med tilhørende belastningsmodstand.

Kredsløbet i figur 5.7 analyseres (Laplace) [12]:

$$\frac{V_o}{V_i} = \frac{\frac{1}{C \cdot s} \parallel R_L}{L_1 \cdot s + \frac{1}{C \cdot s} \parallel R_L + L_2 \cdot s}$$



Figur 5.7: 2nd Order Output Filter

$$\frac{1}{C \cdot s} \parallel R_L = \frac{\frac{1}{C \cdot s} \cdot R_L}{\frac{1}{C \cdot s} + R_L} = \frac{R_L}{1 + R_L \cdot C \cdot s}$$

↓

$$\frac{V_o}{V_i} = \frac{\frac{R_L}{1 + R_L \cdot C \cdot s}}{L_1 \cdot s + \frac{R_L}{1 + R_L \cdot C \cdot s} + L_2 \cdot s} = \frac{R_L}{(1 + R_L \cdot C \cdot s) \cdot (L_1 \cdot s + \frac{R_L}{1 + R_L \cdot C \cdot s} + L_2 \cdot s)}$$

Ligningen stilles op så polynomiets faktorer kan relateres:

$$\frac{V_o}{V_i} = \frac{R_L}{s^2 \cdot (R_L \cdot C \cdot L_1 + R_L \cdot C \cdot L_2) + s \cdot (L_1 + L_2) + R_L}$$

↓

$$\frac{V_o}{V_i} = \frac{\frac{1}{C \cdot (L_1 + L_2)}}{s^2 + s \cdot \frac{1}{R_L \cdot C} + \frac{1}{C \cdot (L_1 + L_2)}}$$

Ovenstående formel kan nu relateres til følgende formel⁷⁹:

$$\frac{V_o}{V_i} = \frac{\omega_n^2}{s^2 + 2 \cdot \zeta \cdot \omega_n \cdot s + \omega_n^2}$$

Det observeres:

$$\omega_n^2 = \frac{1}{C \cdot (L_1 + L_2)} \implies \omega_n = \frac{1}{\sqrt{C \cdot (L_1 + L_2)}}$$

$$2 \cdot \zeta \cdot \omega_n = \frac{1}{R_L \cdot C} \implies \zeta = \frac{1}{2 \cdot R_L \cdot C \cdot \omega_n}$$

For optimal indsvingning haves $\zeta = 1$:

$$C = \frac{1}{2 \cdot R_L \cdot \zeta \cdot \omega_n} = \frac{1}{2 \cdot R_L \cdot \omega_n}$$

R_L vælges til 7Ω ⁸⁰ og filterets kondensator kan dermed findes:

$$C = \frac{1}{2 \cdot R_L \cdot 2 \cdot \pi \cdot f_o} = \frac{1}{2 \cdot 7 \cdot 2 \cdot \pi \cdot 60 \cdot 10^3} = 189nF$$

Hvor:

f_o = Filterets knæfrekvens, $60kHz$

To kondensatorer (C_{018}/C_{019}) i parallel på $100nF$ stykket bruges, da dette giver en lavere ESR værdi (bedre transienthåndtering).

f_o er valgt til denne frekvens, da det giver et hurtigt respons fra filteret. Dæmpningen bliver reduceret (dvs bliver dårligere), men det forventes, at det kan noiseshapingen rette op på. Spolernes værdier bliver:

$$L_1 = L_2 = \frac{1}{2 \cdot C \cdot \omega_n^2} = \frac{1}{2 \cdot 200 \cdot 10^{-9} \cdot (2 \cdot \pi \cdot 60 \cdot 10^3)^2} = 17.6\mu H$$

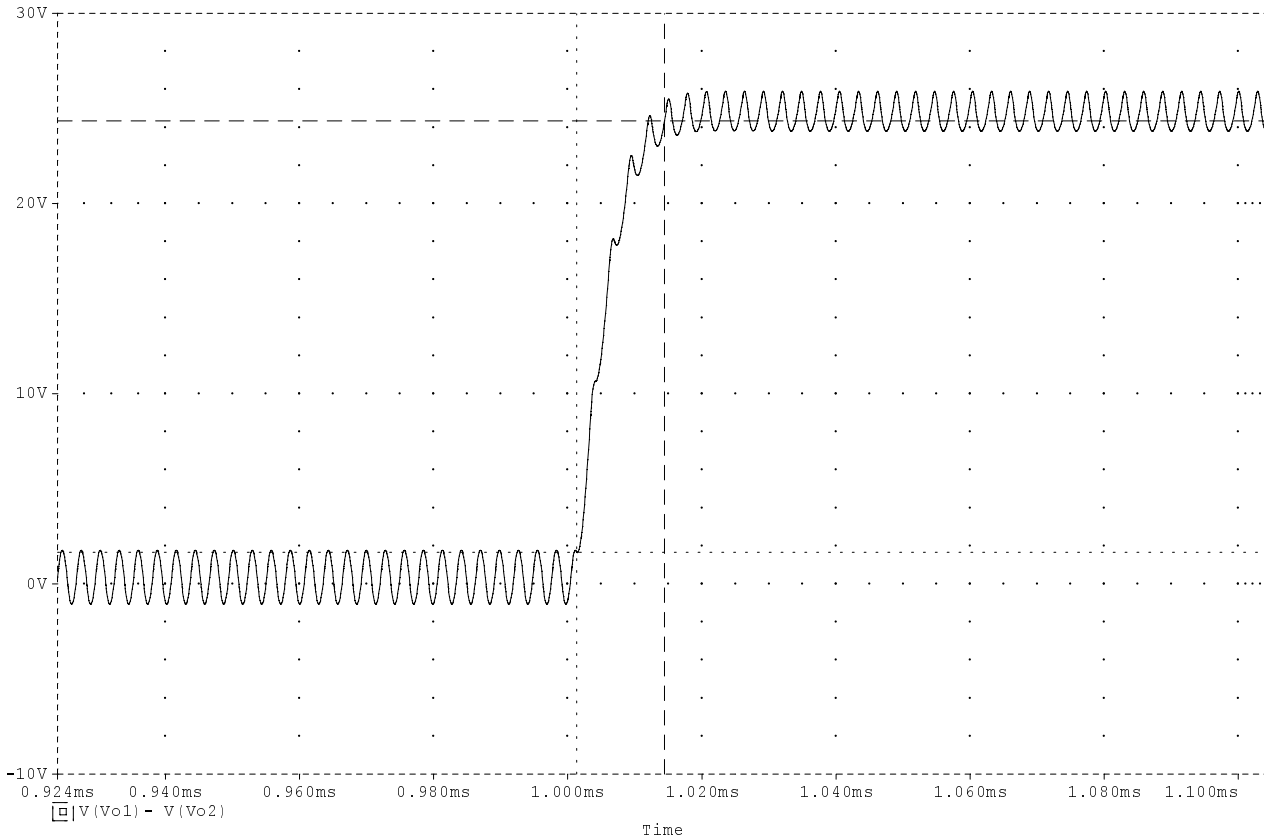
⁷⁹Fra "Electrical Networks and Filters, Theory and Design", G. H. Tomlinson, side 24.

⁸⁰Et kompromi imellem den maksimale belastning på 4Ω og den mindste på 8Ω .

Den nærmeste værdi er på $22\mu H$ og denne værdi gives til L_{001} og L_{002} . Med de anvendte komponenter viser figur 5.8 side 68, hvordan udgangen af filteret reagerer på et dutycycle skift. Ligeledes udregnes den aktuelle knækfrekvens:

$$\omega_n = \frac{1}{\sqrt{L \cdot C}} = \frac{1}{\sqrt{(L_{001} + L_{002}) \cdot (C_{018} + C_{019})}} = \frac{1}{\sqrt{(2 \cdot 100 \cdot 10^{-9}) \cdot (2 \cdot 22 \cdot 10^{-6})}} = 337.1 \text{krad}$$

Ovenstående tal svarer til 53.6kHz .



Figur 5.8: Udgangsspænding ved skift i dutycycle

Den i figur 5.8 viste steprespons, er fremkommet ved simulering i Spice.

5.4.6 Dimensionering af Digital PWM Generator

Den digital PWM generator omdanner PCM⁸¹ signalet til et PWM signal for brug i udgangstrinnet.

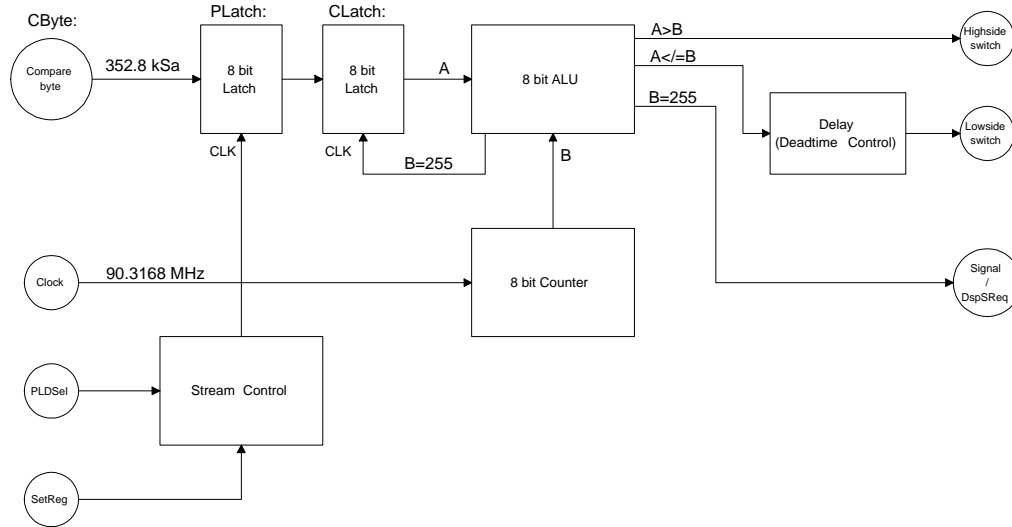
5.4.6.1 PLD implementering / OPS betragtninger

Den digitale PWM generator er pga. tidspres ikke blevet implementeret. Men der kan i det følgende gives et forslag til et blokdiagram, der beskriver de vigtigste komponenter. Blokdiagrammet ses i figur 5.9. Blokkene implementeres med en PLD kreds fra Xilinx, XC9536. Kredsen har 36 macroceller (dvs 36 registre, der kan defineres efter behov) med ialt 800 gates. PLD'eren blev valgt, da meget hurtig logik kræves til den tilsvarende høje klokkefrekvens på 90.3168MHz . PLD'eren har en tidsforsinkelse på 5ns og en maksimal counterfrekvens på 100MHz .

5.4.6.2 Funktionsbeskrivelse

De anvendte portbetegnelser i diagrammet figur 5.9 relaterer til de anvendte netlabels på [OPS] diagrammet. I tabel 5.5 på side 69 er vist en sekvens, der angiver i hvilken rækkefølge, de forskellige signaler aktiveres.

⁸¹Pulse Code Modulation - I dette tilfælde sekventielle data i form af bytes.



Figur 5.9: PWM generatorens blokdiagram

B	Initiator	Action	Master PLD	Slave PLD	DSP
255	Master	Load af CByte	CLatch=PLatch	CLatch=PLatch	
255	Master	Start DSP algoritme	Puls på DspSReq		Find næste CByte
xx	DSP	DSP channel A byte			PLDSel=0 (channel A)
xx	DSP	Overfør byte	PLatch=CByte		SetReg=L→H→L
xx	DSP	DSP channel B byte			PLDSel=1 (channel B)
xx	DSP	Overfør byte		PLatch=CByte	SetReg=L→H→L
$A \leq B$	Intern	Set Lowside switch			
$A > B$	Intern	Set Highside switch			

Tabel 5.5: Sekvensbeskrivelse for den digitale PWM generator

Porten "Compare byte" bestemmer den digitale PWM generators duty-cycle. Der findes således 256 (2^8) forskellige duty-cycles. "Clock" indgangen bruges til den counter, som agerer som savtaksgenerator (tilsvarende den i den analoge PWM generator brugte). "DspSReq" (DSP Start Request) starter hele processen; en puls findes på dette ben ved starten af hver duty-cycle. "SetReq" er et signal fra DSP'en om at den byte (Compare Byte), der findes på databussen, skal loades ind i den selekterede PLD. "PLD Sel" (PLD Select) selekterer den PLD kredsløb (kanal 1 eller 2), som skal modtage en "Compare Byte". $D_0..D_7$ udgør databussen. "Lowside switch" og "Highside switch" er udgange til at styre transistorerne i fuldbroen.

Ved start af en cycle findes Compare byten i PLatch'en. En 8-bits tæller starter fra 0 og når denne tællers værdi er lig med værdien i CLatch, vil udgangene skifte. Grunden til, at værdien fra CLatch overføres, når tælleren har nået 255, hænger sammen med det delay, der findes i PLD kredsen. På samme tidspunkt vil Master PLD'en lave en puls på DspSReq. Denne puls starter DSP processorens noiseshaping algoritme og når et resultat haves (kanal A), vil DSP'en umiddelbart efter at "PLD Sel" er sat lav og den nye byte er skrevet ud på bussen, generere en puls på "SetReg". Denne puls vil medføre, at PLD kredsen overfører en ny Compare Byte til PLatch registret. DSP processoren udregner nu en værdi for kanal B og samme procedure sker nu for B kanalen.

Da DSP'en får besked på at udregne nye faktorer i starten af duty-cyklusen, har denne maksimalt en periodetid til at bestemme både kanal A og kanal B's værdi. Dette er et krav til DSP kredsen og rutinerne må laves derefter.

Et resultatet af denne udveksling af data er, at den samme konfiguration for kanal A og kanal B PLD kredse ikke er tilstede. Master PLD kredsen sørger nemlig for at synkronisere de to PLD kredse ved hjælp af "Signal" udgangen. Her skal der også tages højde for delay i PLD kredsen og dette signal sendes derfor også, når tælleren indeholder værdien 255.

5.4.6.3 Deadtime control

Lowside/Highside driverne i udgangstrinnet har ikke ens forsinkelser. Derfor skal der indføres et skifteregister i styringen af Lowside switchen med variabelt delay. Implementeringen af dette ekstra delay i Lowside siden giver mulighed for at justere deadtime imellem de to halvbro transistorer.

5.4.6.4 ADSP2181 interrupt-latency

Den ovennævnte metode for load af data fra DSP'en med brug af to registre kan virke lidt kompliceret. Der blev også undersøgt om DSP'en kunne generere signaler direkte til PLD kredsen, men pga flere uheldige egenskaber ved DSP'en, blev denne ide tilsidesat. Årsagerne var:

- For at kunne bruge DSP kredsen til ovennævnte applikation, skal styringen foregå via interrupt. Umiddelbart kan denne metode ikke bruges, da interrupt-latency⁸² for ADSP 2181 ligger på 2-3 cycles, svarende til knap 100ns. Dvs. man kunne risikere, at helt op til 9 af de nederste duty-cycles ikke vil kunne bruges (tiden fra en duty-cycle til den næste cycle er på ca. 11ns).
- To kanaler skulle forsynes med noiseshaping faktorer. Jvf foregående punkt vil situationen dermed blive endnu mere grell.

5.4.6.5 Diverse features

PLD kredsen skal, udover PWM generatoren, have disse yderligere funktioner:

- Clock Divider: En neddeling af klokfrekvensen til brug ved synkronisering af SMPS'en. Grunden til at SMPS'en ønskes synkroniseret med udgangstrinnet er, at intermodulationsprodukter således minimeres/fjernes.
- Error Control:
 - Ved en intern fejl i PLD (pt ved jeg ikke hvordan, den skulle kunne detekttere dette, måske overvågning af, om en udgang har skiftet inden for den sidste periode).
 - Input signal fra Overload Detection kredsløbet. Dette signal aktiveres, hvis overload kredsløbet indikerer for høj strøm. Signalet skal lukke udgangstrinnet ned (trække alle udgange lav) og sende et "Error" signal videre til SMPS'en om, at denne også skal lukke ned.

⁸²Svartider på interrupt.

5.4.7 Dimensionering af Overload Detection

For at beskytte udgangstrinnet blev en overload detektor implementeret. En seriemodstand blev placeret i returvejen for stel. Spændingen over denne modstand (og dermed strømmen i denne) overvåges af en differentialforstærker og udgangen af denne midles. Hvis en for stor spænding resulterer af denne midling, vil et signal blive givet til PLD kredsen. PLD kredsen sørger efterfølgende for at lukke udgangstrinnet og SMPS'en ned.

5.4.7.1 Beregninger for current sensor

En differentialkobling blev valgt for at undertrykke common-mode spændinger (selvom disse er begrænsede, pga. stel er valgt som returvej). Der blev ud fra en effektmæssig betragtning valgt en shunt:

$$R_{002} = \frac{P_{R_{002}}}{I_{OS,RMS}^2} = \frac{0.25}{6.12^2} = 6.7m\Omega$$

Den nærmest værdi på $5m\Omega$ blev valgt. Det maksimale spændingsfald undersøges m.h.t. om det er acceptabelt:

$$V_{R_{002}} = I_{OS,peak} \cdot R_{002} = 6.12 \cdot \sqrt{2} \cdot 5 \cdot 10^{-3} = 43mV$$

Det vurderes, at dette er OK. Udgangsspændingen på differentialforstærkeren bliver:

$$V_{o,N_{001A}} = I_{R_{002}} \cdot R_{002} \cdot \frac{R_{006}}{R_{005}}$$

En passende værdi på 100Ω vælges til R_{005} og pga. den tilførte referencespænding på $7.5V$ til "triggerkredsløbet" vælges $V_{o,N_{001A}}$ til $5V$ (hysterese på ca. $0.5V_{peak}$ forårsaget af den hurtige reaktionstid af midlingen). R_{006} findes:

$$R_{006} = \frac{V_{o,N_{001A}} \cdot R_{005}}{I_{R_{002}} \cdot R_{002}} = \frac{5 \cdot 100}{6.12 \cdot 5 \cdot 10^{-3}} = 16340\Omega$$

En standardværdi på $15k\Omega$ bruges til R_{006} .

5.4.7.2 Beregninger for overload threshold

Tærskelsspændingen blev bestemt i foregående afsnit. En zenerdiode på $7.5V$ bruges og modstanden R_{008} findes:

$$R_{008} = \frac{V_{o,15V} - V_{z,V_{017}}}{I_{V_{017}}} = \frac{15 - 7.5}{4 \cdot 10^{-3}} = 1875\Omega$$

Standardværdi på $1k8\Omega$ vælges. En værdi for modstanden i RC-ledet findes idet en reaktionstiden på to perioder ved den højeste frekvens ønskes og en kondensator på $100nF$ bruges:

$$R_{007} = \frac{\tau}{C_{032}} = \frac{2}{C_{032} \cdot f_o} = \frac{2}{100 \cdot 10^{-9} \cdot 20 \cdot 10^3} = 1k\Omega$$

De ovennævnte værdier, dels for RC-ledet og dels for triggerniveauet, skal sandsynligvis justeres i praksis.

5.4.7.3 Vurdering af transmissionsledninger [17]

Kabler, hvis ledninger bærer signaler med høje frekvenser, skal analyseres som værende transmissionsledninger. Som en tommelfingerregel kan man antage, at teorien omkring transmissionsledninger skal anvendes, når signalets stigetid er kortere end to gange tidsforsinkelsen i linien⁸³:

$$L_{max} = \frac{t_r}{2 \cdot \tau} = \frac{\delta_{rise}}{2 \cdot \tau \cdot f_s} = \frac{5 \cdot 10^{-2}}{2 \cdot 5 \cdot 10^{-9} \cdot 90.3168 \cdot 10^6} = 6cm$$

Hvor:

L_{max} = Den maksimale ledningslængde

δ_{rise} = Procentdel af perioden afsat til stigetider

τ = Liniens tidsforsinkelse (transittid), $5ns$ for coax kabel

Det ses, at længden fra oscillatoren til PLD kredsen ikke må overstige meget mere end $6cm$, før metoder ved terminering af transmissionsledninger skal tages i brug. Se evt. afsnit 5.4.8 for en delvis afhjælpning af denne problemstilling.

⁸³Fra "Digitale Signalers Transmissionsforhold", T-457, C. A. Jakobsen, side 6.

5.4.8 Redesign af OSP modul

Efter design af *[OPS]* modulet kunne et par punkter ændres. De opsummeres kort herunder:

- Ændring af stels placering: Det er u hensigt mæssigt, at den nuværende placering af referencepunktet for stel gør, at kun en stelledning må forbindes til *[OPS]* modulet. Man kunne forestille sig, at det ville give problemer ved test, hvor man ved en fejl kunne komme til at tilslutte instrumenter således, at stelsløjfen blev ændret. To muligheder foreligger:
 - Placering af stel på ben 2 og 3 af stik X_{002} : Alle stelforbindelser vil således kunne tilsluttes, dog ville udgangstrinnets referenceniveau kunne hoppe ca. $43mV$ (pga. strømmen igennem shuntmodstanden).
 - Placering af stel, som i det foregående punkt, men med den ændring, at shuntmodstanden skulle placeres i forsyningsledningen til fuldbroen istedet. Grundet CMRR⁸⁴ for Overload Detection kredsløbet skulle dette ikke give andre problemer end lidt støj på fuldbroens forsyningsspænding.
- Sammenkobling af de to kanaler (*[OPS]* print): Denne ændring vil betyde kortere ledningslængder de to PLD'er imellem. Eventuelle problemer med synkronisering kunne derfor måske undgås. Desuden kunne HF oscillatoren så placeres på *[OPS]* modulet, hvilket også er ønskværdigt pga. ledningslængderne.

5.5 Overordnede dimensionering

Med overordnede dimensionering menes hvilke betragtninger, der skal tages m.h.t. sammenkoblingen af de forskellige moduler. Der refereres til forbindelsesdiagrammet i figur 5.10, side 73. Overvejelserne kommer herunder i punktform:

- Ved sammenkobling, skal der tages højde for stelsløjfer. Særligt forbindelser med høje strømme analyseres. Med reference til forbindelsesdiagrammet ses specielt, at porte med stel bevidst er udeladt en forbindelse (dog kan de føres med den pågældende signalledning for at virke som en screening) . Årsagen til, at de ikke er ført frem, hænger sammen med "Overload Detection" kredsløbet på *[OPS]* modulet. Overload kredsløbet vil selvsagt kun virke, hvis al strømmen til udgangstrinnet løber igennem den pågældende shuntmodstand.
- Oscillatorforbindelsen udføres med et coax-kabel. Desuden placeres *[PR]* modulet og de to *[OPS]* moduler tæt sammen, for at mindske ledningslængder imellem disse.
- RFI filteret minimerer indstrålet og udstrålet støj på netforsyningen. Off-line converteren placeres tæt på RFI filteret for at minimere den udstrålede støj fra ledninger inde i apparatet.

5.6 Diagrammer

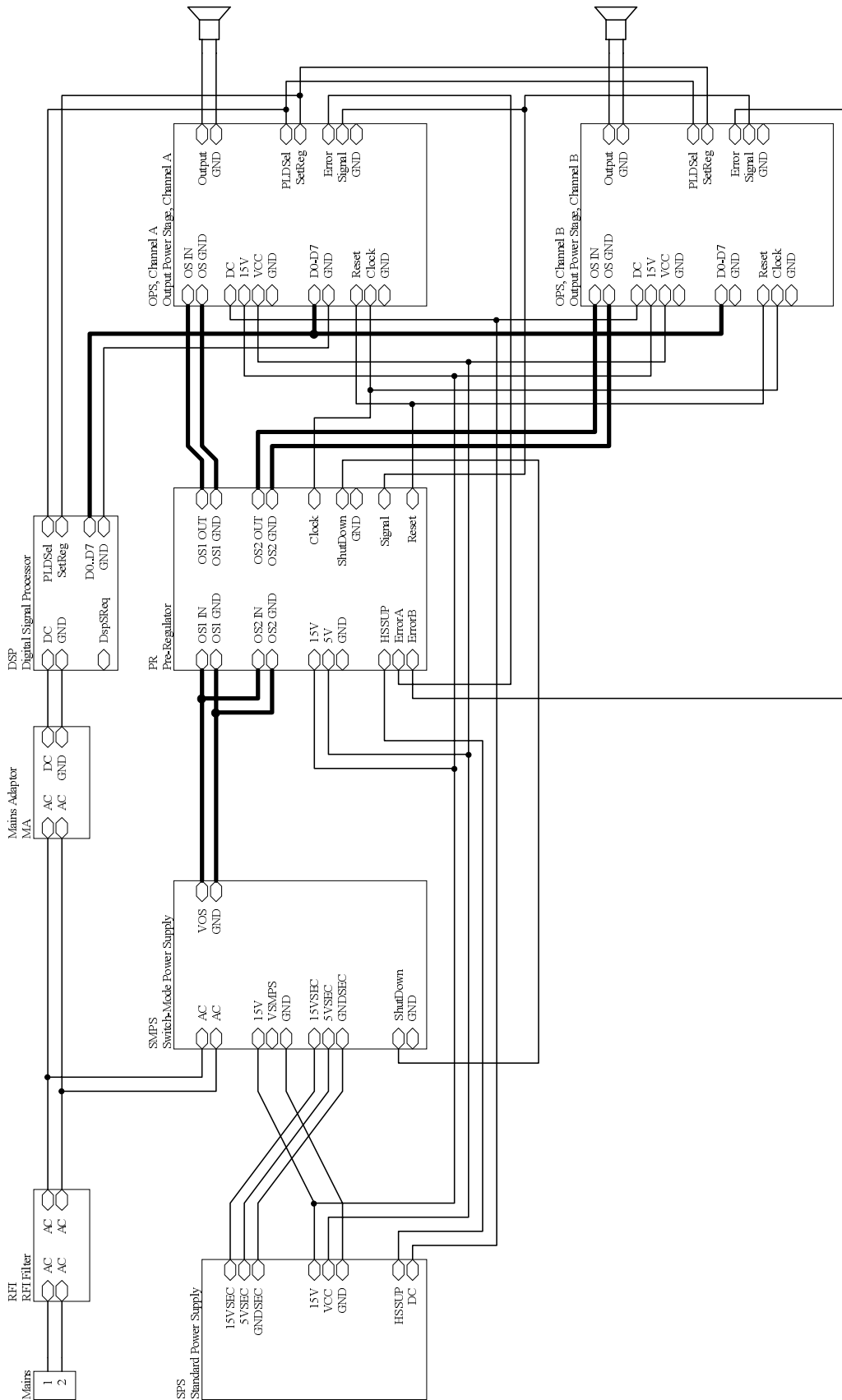
5.7 PCB Layout

5.8 Stykliste

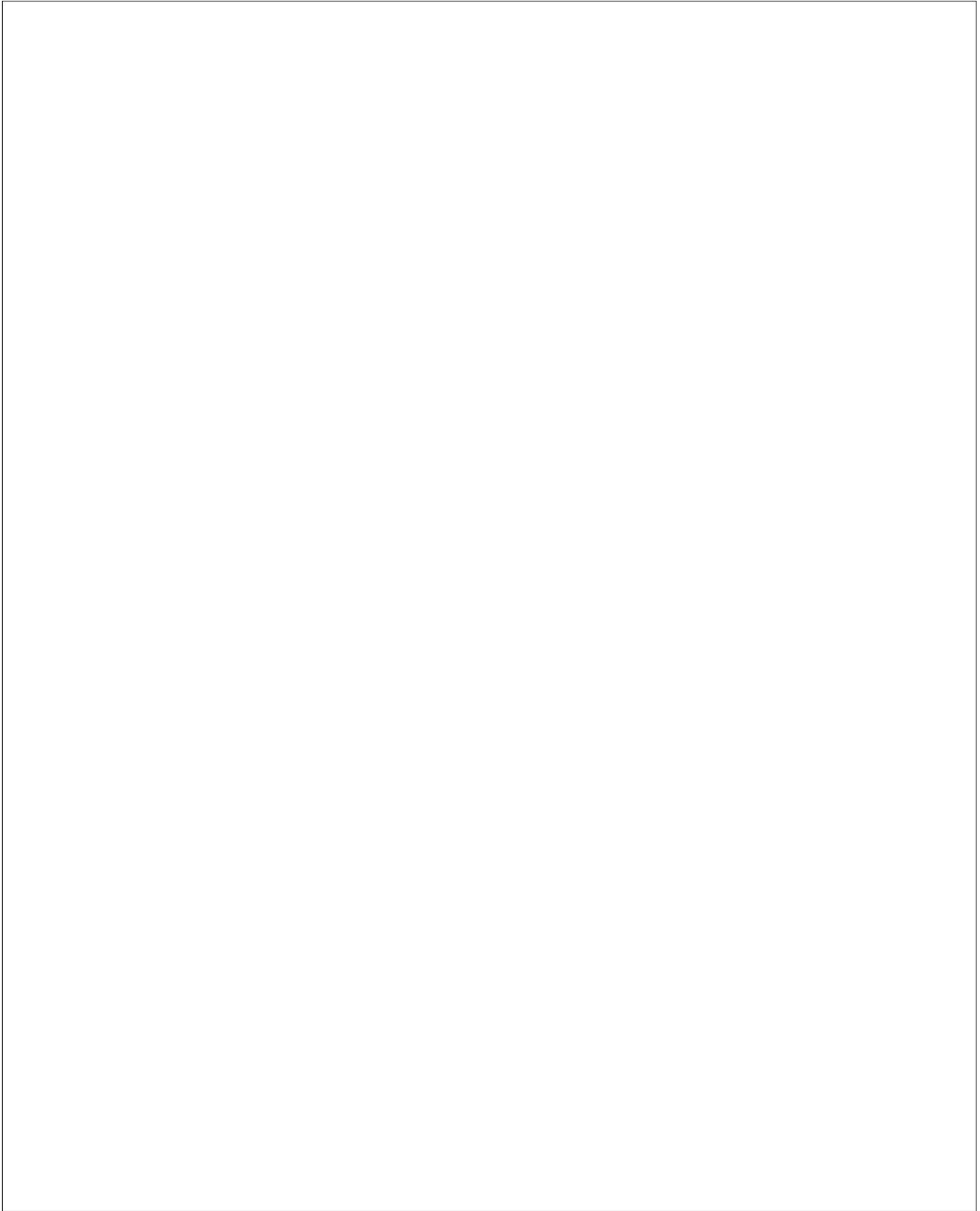
5.8.1 Stykliste for *[SMPS]*

Value: 0.47uF, OrderNo.: Farnell: 157-132, Pieces: 4
 Value: 100k, OrderNo.: Farnell: 109-324, Pieces: 3
 Value: 100nF, OrderNo.: Farnell: 499-687, Pieces: 11
 Value: 100pF, OrderNo.: Farnell: 491-238, Pieces: 6
 Value: 100uF / 63V, OrderNo.: Farnell: 108-849, Pieces: 1
 Value: 10k, OrderNo.: Farnell: 109-318, Pieces: 4

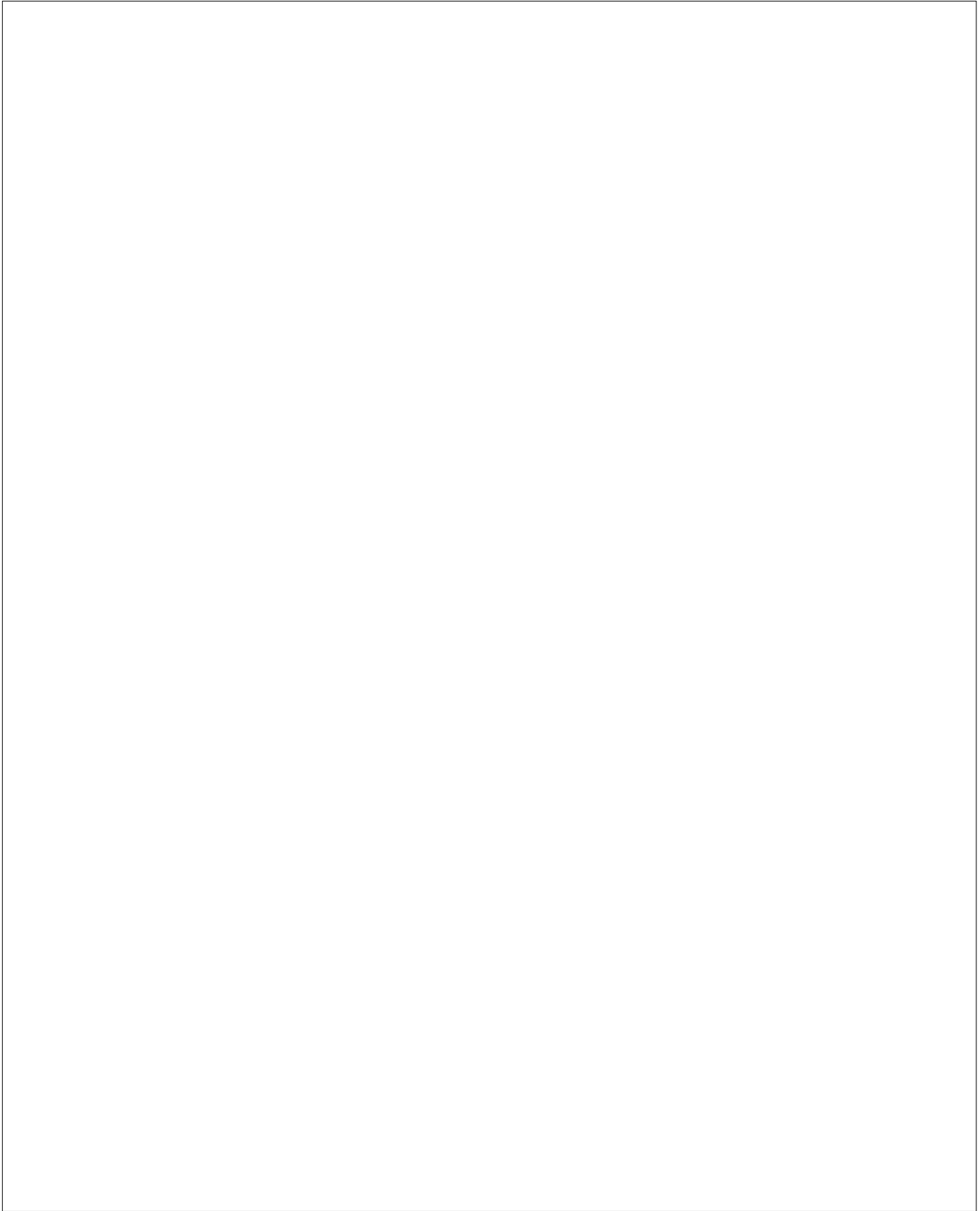
⁸⁴Common Mode Rejection Ratio.



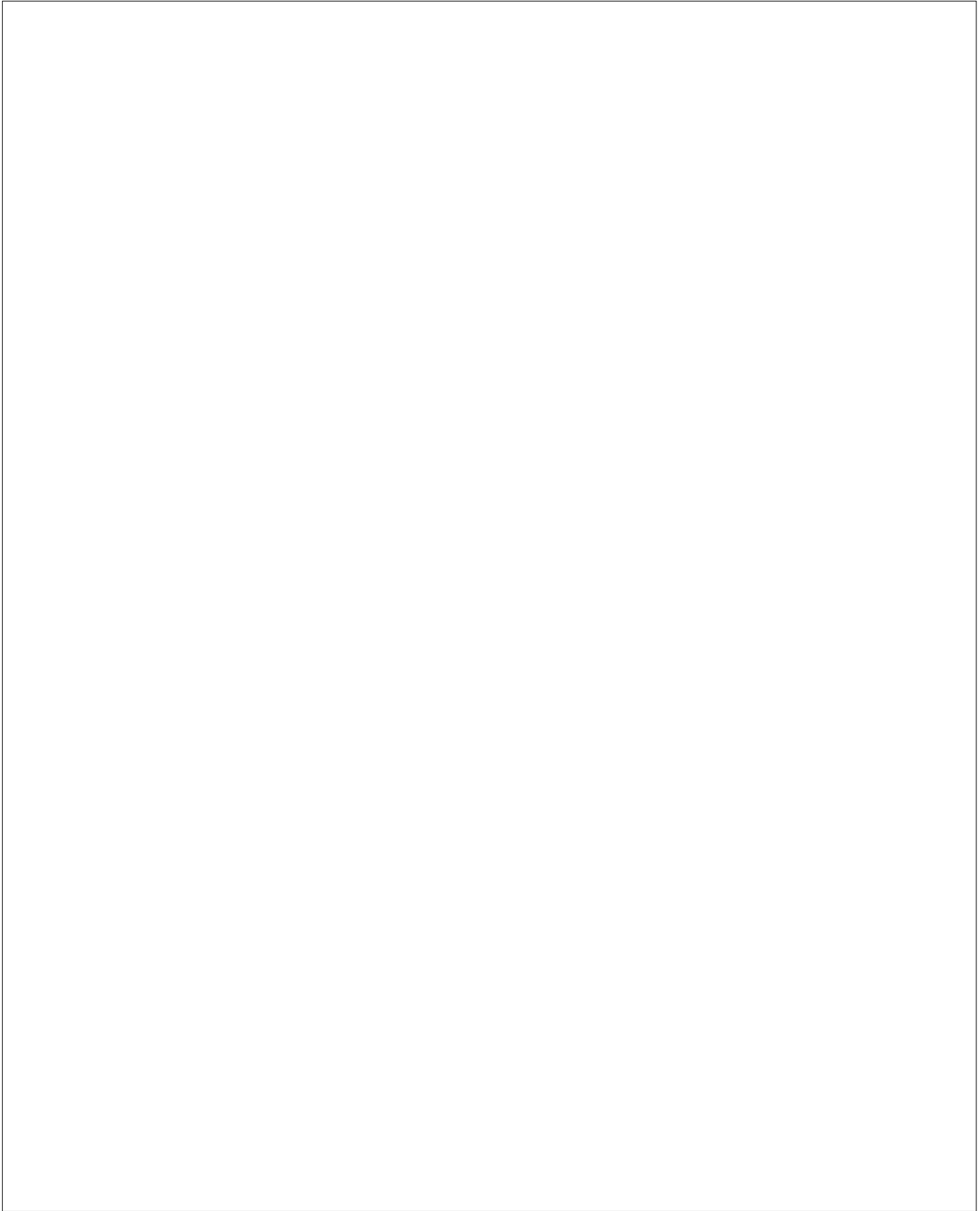
Figur 5.10: Forstærkerens forbindelsesdiagram



5.6.1 Diagram for [SMPS]



5.6.2 Diagram for $[PR]$

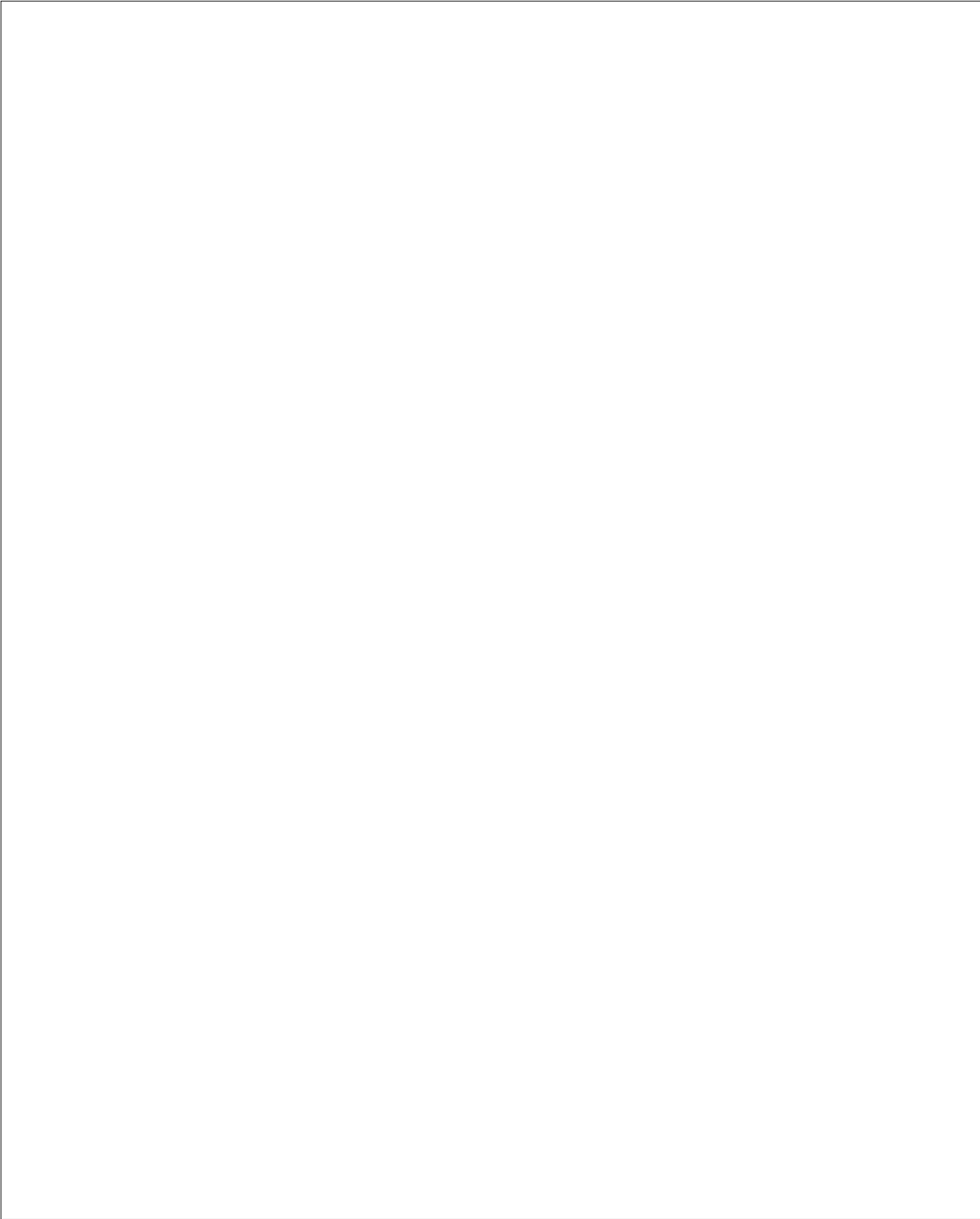


5.6.3 Diagram for [SPS]

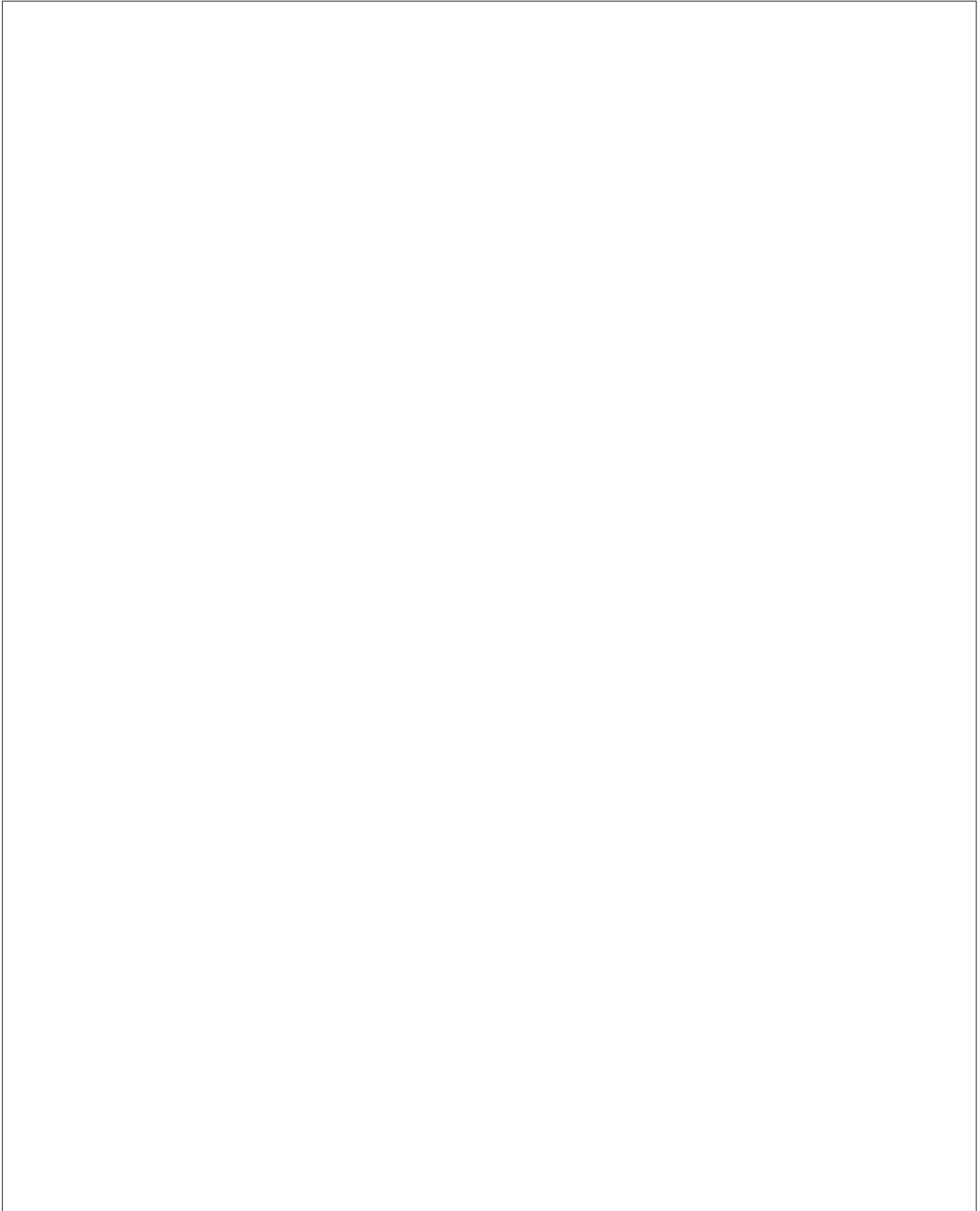




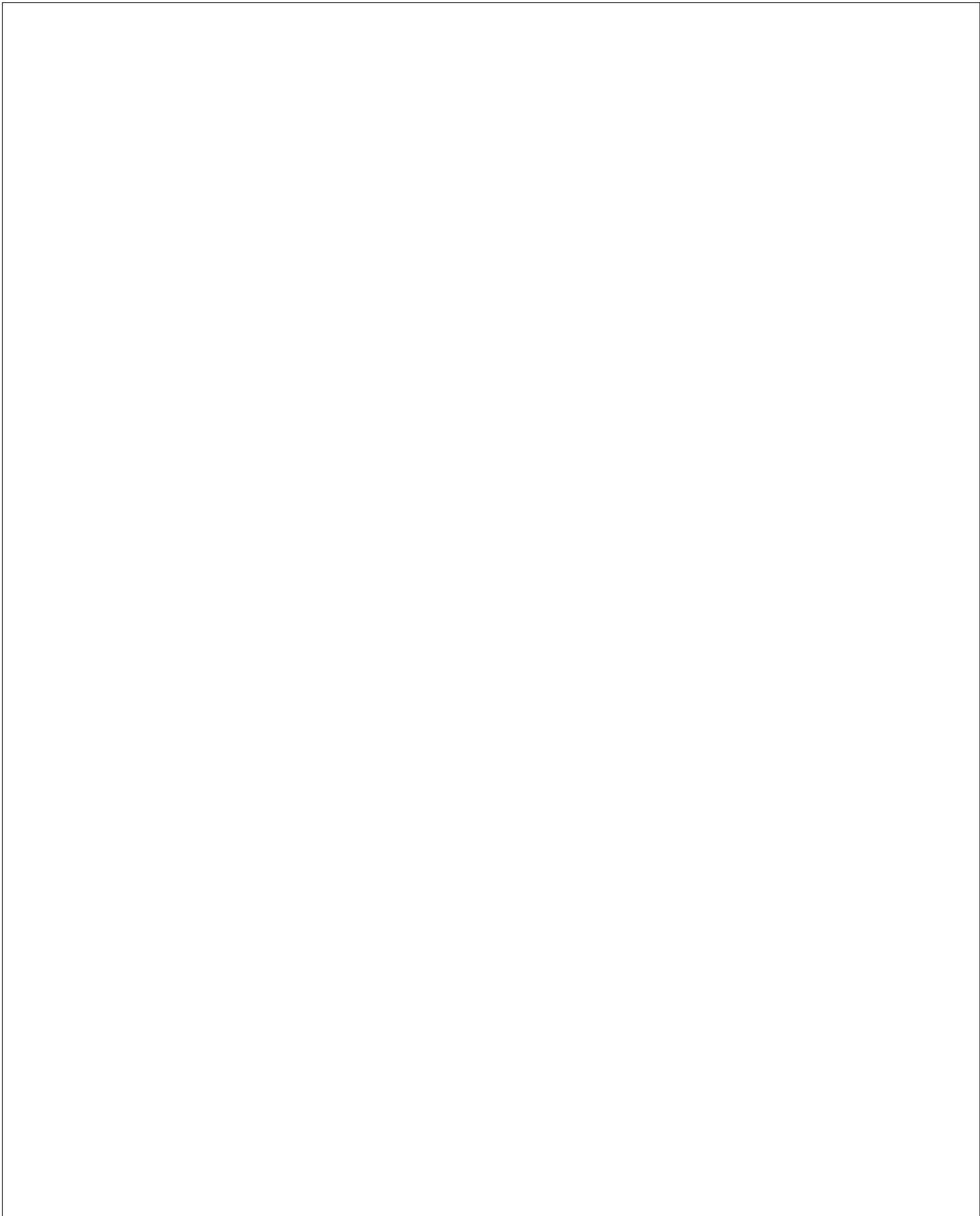
5.7.1 PCB layout for [SMPS], Top/Bottom Overlay



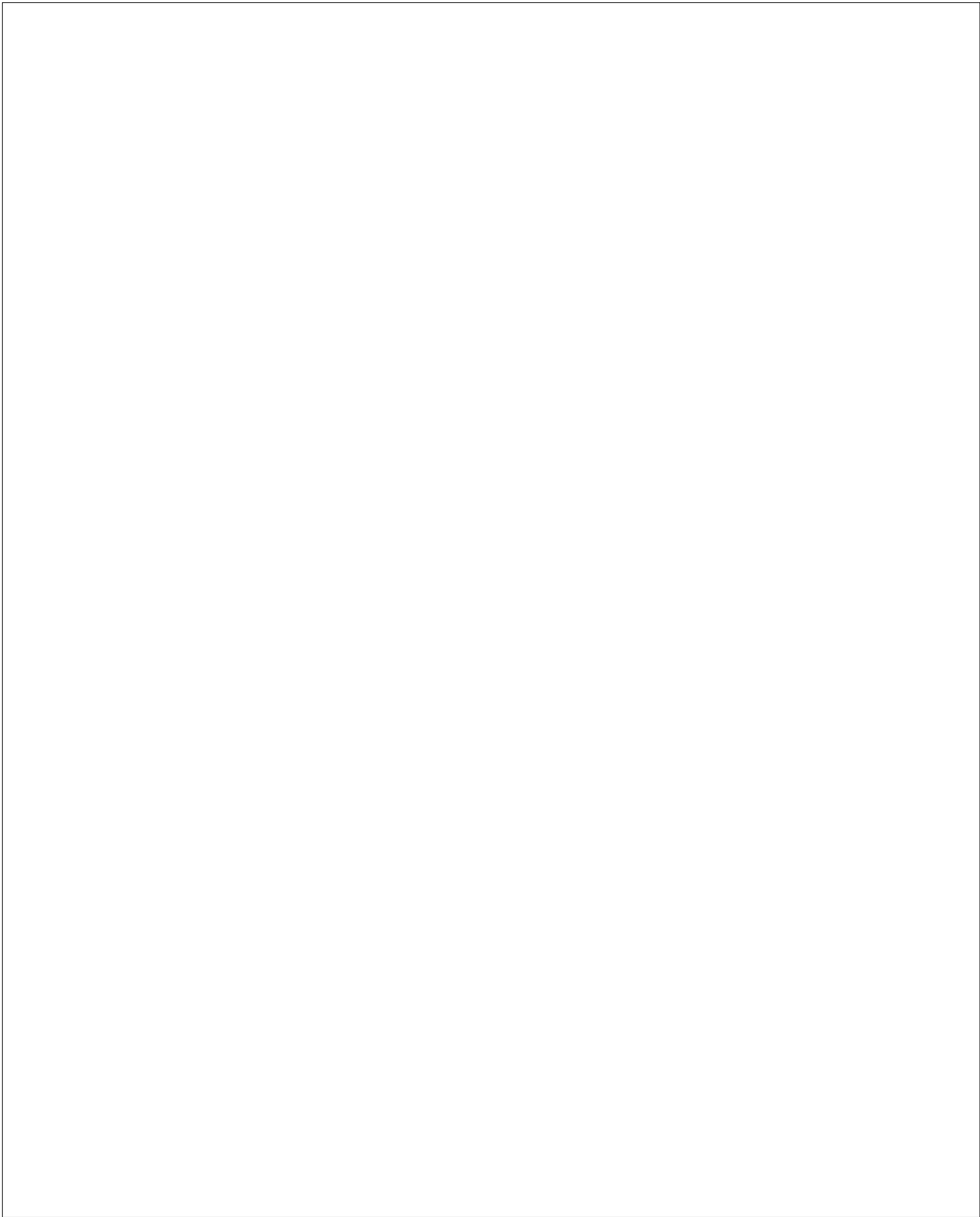
5.7.2 PCB layout for [SMPS], Top/Bottom Layer



5.7.3 PCB layout for [PR], Top/Bottom Overlay



5.7.4 PCB layout for [PR], Top/Bottom Layer

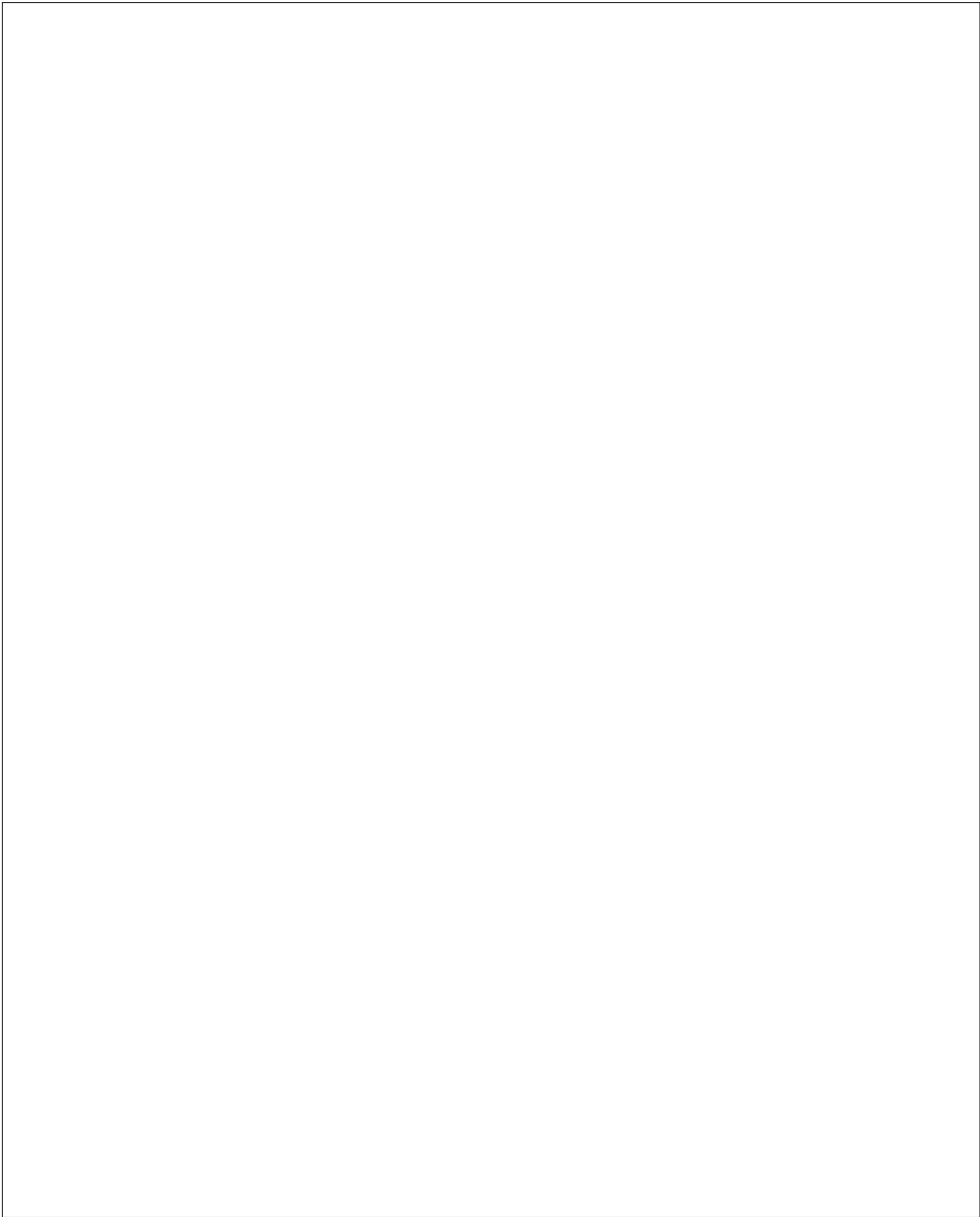


5.7.5 PCB layout for [SPS], Top/Bottom Overlay





5.7.7 PCB layout for [OPS], Top/Bottom Overlay



5.7.8 PCB layout for [OPS], Top/Bottom Layer

Value: 150k, OrderNo.: Farnell: 109-325, Pieces: 1
Value: 15R / 1W, OrderNo.: Farnell: 507-817, Pieces: 2
Value: 1k, OrderNo.: Farnell: 420-384, Pieces: 1
Value: 1k5 / 1W, OrderNo.: Farnell: 507-933, Pieces: 8
Value: 1k8, OrderNo.: Farnell: 515-188, Pieces: 5
Value: 1nF, OrderNo.: Farnell: 550-449, Pieces: 1
Value: 1nF, OrderNo.: Farnell: 499-316, Pieces: 3
Value: 1uF / 25V, OrderNo.: Farnell: 967-208, Pieces: 5
Value: 22uF / 35V, OrderNo.: Farnell: 556-269, Pieces: 1
Value: 22uH / 11A, OrderNo.: Farnell: 482-560, Pieces: 1
Value: 27k, OrderNo.: Farnell: 109-312, Pieces: 1
Value: 27k, OrderNo.: Farnell: 515-255, Pieces: 1
Value: 330R, OrderNo.: Farnell: 109-309, Pieces: 4
Value: 3k, OrderNo.: Farnell: 771-399, Pieces: 1
Value: 470k, OrderNo.: Farnell: 421-029, Pieces: 4
Value: 47k, OrderNo.: Farnell: 109-322, Pieces: 1
Value: 47R / 0.25W, OrderNo.: Farnell: 420-062, Pieces: 2
Value: 510k, OrderNo.: Farnell: 421-030, Pieces: 2
Value: 51R, OrderNo.: Farnell: 420-074, Pieces: 2
Value: 5k6, OrderNo.: Farnell: 515-218, Pieces: 1
Value: 680R, OrderNo.: Farnell: 109-311, Pieces: 1
Value: 680uF, OrderNo.: Farnell: 868-310, Pieces: 1
Value: BZX84C - 18, OrderNo.: Farnell: 931-688, Pieces: 1
Value: BZX84C 4V7, OrderNo.: Farnell: 251-574, Pieces: 1
Value: BZX84C 7V5, OrderNo.: Farnell: 738-049, Pieces: 1
Value: EFD30/N87, OrderNo.: Farnell: Specia, Pieces: 1
Value: ES3D, OrderNo.: Farnell: 484-519, Pieces: 4
Value: Fus, OrderNo.: 2A, Pieces: 1
Value: Fus, OrderNo.: 6A, Pieces: 1
Value: Fuse - 6A, OrderNo.: Farnell: 146-123, Pieces: 1
Value: GF1J, OrderNo.: Farnell: 251-501, Pieces: 2
Value: HCPL-0630, OrderNo.: Farnell: 481-853, Pieces: 2
Value: IR2110, OrderNo.: Farnell: 571-039, Pieces: 2
Value: IRF740S, OrderNo.: Farnell: 538-966, Pieces: 5
Value: KBPC608, OrderNo.: Farnell: 371-695, Pieces: 1
Value: LM311, OrderNo.: Farnell: 404-081, Pieces: 2
Value: Molex KK Header - 0.1, OrderNo.: Farnell: 143-141, Pieces: 1
Value: Molex KK Header, OrderNo.: Farnell: 257-588, Pieces: 5
Value: SG3524P, OrderNo.: Farnell: 559-155, Pieces: 1
Value: TLP181, OrderNo.: Farnell: 623-891, Pieces: 1
Value: TYN408, OrderNo.: Farnell: 705-986, Pieces: 1

5.8.2 Stykliste for [PR]

Value: 100k, OrderNo.: Farnell: 109-324, Pieces: 4
Value: 100nF, OrderNo.: Farnell: 499-687, Pieces: 6
Value: 100uF / 63V, OrderNo.: Farnell: 108-849, Pieces: 2
Value: 10k, OrderNo.: Farnell: 109-085, Pieces: 1
Value: 10k, OrderNo.: Farnell: 107-140, Pieces: 5
Value: 10k, OrderNo.: Farnell: 109-318, Pieces: 1
Value: 120k, OrderNo.: Farnell: 515-292, Pieces: 2
Value: 15k, OrderNo.: Farnell: 109-319, Pieces: 2
Value: 1k, OrderNo.: Farnell: 109-312, Pieces: 2
Value: 1k8, OrderNo.: Farnell: 515-188, Pieces: 1
Value: 1nF, OrderNo.: Farnell: ??, Pieces: 1

Value: 1nF, OrderNo.: Farnell: ?, Pieces: 1
 Value: 1uF / 25V, OrderNo.: Farnell: 967-208, Pieces: 2
 Value: 20k, OrderNo.: Farnell: 420-694, Pieces: 2
 Value: 470R, OrderNo.: Farnell: 109-310, Pieces: 2
 Value: 56k, OrderNo.: Farnell: 515-279, Pieces: 2
 Value: 5k1, OrderNo.: Farnell: 420-554, Pieces: 3
 Value: 64 MHz Osc., OrderNo.: Farnell: 788-545, Pieces: 1
 Value: BC857, OrderNo.: Farnell: 934-239, Pieces: 1
 Value: BST82, OrderNo.: Farnell: 516-594, Pieces: 4
 Value: BZXC84 15V0, OrderNo.: Farnell: 251-653, Pieces: 2
 Value: CON2, OrderNo.: *, Pieces: 3
 Value: GF1B, OrderNo.: Farnell: 251-471, Pieces: 2
 Value: LM324, OrderNo.: Farnell: 400-180, Pieces: 1
 Value: LM358, OrderNo.: Farnell: 399-565, Pieces: 2
 Value: LS4148, OrderNo.: Farnell: 739-170, Pieces: 6
 Value: MM74HC14, OrderNo.: Farnell: 177-807, Pieces: 2
 Value: Molex KK Heade, OrderNo.: 0.1, Pieces: 2
 Value: Molex KK Header - 0.1, OrderNo.: Farnell: 143-141, Pieces: 2
 Value: Molex KK Header, OrderNo.: Farnell: 257-588, Pieces: 6
 Value: STD20NE06, OrderNo.: Farnell: 494-161, Pieces: 2

5.8.3 Stykliste for [SPS]

Value: 100k, OrderNo.: Farnell: 109-324, Pieces: 1
 Value: 100nF, OrderNo.: Farnell: 499-687, Pieces: 7
 Value: 100pF, OrderNo.: Farnell: 660-565, Pieces: 1
 Value: 10BQ015, OrderNo.: Farnell: 506-722, Pieces: 1
 Value: 10k, OrderNo.: Farnell: 109-318, Pieces: 1
 Value: 12k, OrderNo.: Farnell: 515-231, Pieces: 1
 Value: 1A, OrderNo.: Farnell: 508-627, Pieces: 4
 Value: 1k8, OrderNo.: Farnell: 515-188, Pieces: 2
 Value: 220k, OrderNo.: Farnell: 109-326, Pieces: 1
 Value: 220nF, OrderNo.: Farnell: 499-407, Pieces: 2
 Value: 22k, OrderNo.: Farnell: 109-320, Pieces: 1
 Value: 22uF / 35V, OrderNo.: Farnell: 556-269, Pieces: 4
 Value: 2k2, OrderNo.: Farnell: 109-314, Pieces: 1
 Value: 2x 15V - 18VA, OrderNo.: Farnell: 149-980, Pieces: 1
 Value: 470R, OrderNo.: Farnell: 109-310, Pieces: 2
 Value: 470uF / 35V, OrderNo.: Farnell: 667-432, Pieces: 4
 Value: 6k8, OrderNo.: Farnell: 109-317, Pieces: 1
 Value: Chok, OrderNo.: 150uH, Pieces: 1
 Value: Fuse - 500mA, OrderNo.: Farnell: 146-123, Pieces: 1
 Value: LM2575HVS-ADJ(5), OrderNo.: Farnell: 408-190, Pieces: 1
 Value: LM311, OrderNo.: Farnell: 404-081, Pieces: 1
 Value: LM7805CT, OrderNo.: Farnell: 412-776, Pieces: 1
 Value: LM7815CT, OrderNo.: Farnell: 413-446, Pieces: 2
 Value: LS4148, OrderNo.: Farnell: 739-170, Pieces: 3
 Value: MB2S, OrderNo.: Farnell: 505-808, Pieces: 2
 Value: Molex KK Header - 0.1, OrderNo.: Farnell: 143-141, Pieces: 1
 Value: Molex KK Header, OrderNo.: Farnell: 257-588, Pieces: 3
 Value: MSMH-C650, OrderNo.: *, Pieces: 4
 Value: NDS0605, OrderNo.: Farnell: 932-516, Pieces: 1
 Value: ZVN4106F, OrderNo.: Farnell: 516-650, Pieces: 1

5.8.4 Stykliste for [OPS]

Value: 0.1uF, OrderNo.: Farnell: 577-868, Pieces: 2
Value: 0R005, OrderNo.: Farnell: 156-267, Pieces: 1
Value: 10000uF / 63V, OrderNo.: Farnell: 652-179, Pieces: 1
Value: 100nF / 63V, OrderNo.: Farnell: 499-390, Pieces: 5
Value: 100nF, OrderNo.: Farnell: 499-687, Pieces: 8
Value: 100pF, OrderNo.: Farnell: 499-171, Pieces: 4
Value: 100R, OrderNo.: Farnell: 109-306, Pieces: 2
Value: 100uF / 63V, OrderNo.: Farnell: 108-849, Pieces: 1
Value: 10k, OrderNo.: Farnell: 109-318, Pieces: 2
Value: 10R, OrderNo.: Farnell: 109-300, Pieces: 4
Value: 15k, OrderNo.: Farnell: 109-319, Pieces: 2
Value: 1k, OrderNo.: Farnell: 109-312, Pieces: 7
Value: 1k5, OrderNo.: Farnell: 109-313, Pieces: 2
Value: 1k8, OrderNo.: Farnell: 515-188, Pieces: 1
Value: 1nF, OrderNo.: Farnell: 499-316, Pieces: 2
Value: 22R, OrderNo.: Farnell: 109-302, Pieces: 4
Value: 22uF / 35V, OrderNo.: Farnell: 556-269, Pieces: 2
Value: 22uH / 11A, OrderNo.: Farnell: 482-560, Pieces: 2
Value: 2k2, OrderNo.: Farnell: 109-314, Pieces: 2
Value: 2k7, OrderNo.: Farnell: 515-190, Pieces: 2
Value: 33R, OrderNo.: Farnell: 109-303, Pieces: 2
Value: 470R, OrderNo.: Farnell: 109-310, Pieces: 4
Value: 680R, OrderNo.: Farnell: 109-311, Pieces: 4
Value: 680R, OrderNo.: Farnell: 420-347, Pieces: 2
Value: BCP62, OrderNo.: Farnell: 938-048, Pieces: 2
Value: BST82, OrderNo.: Farnell: 516-594, Pieces: 2
Value: BZX84C 4V7, OrderNo.: Farnell: 251-574, Pieces: 1
Value: BZX84C 7V5, OrderNo.: Farnell: 738-049, Pieces: 1
Value: CON2, OrderNo.: *, Pieces: 2
Value: FDV301N, OrderNo.: Farnell: 995-848, Pieces: 12
Value: FDV302P, OrderNo.: Farnell: 996-180, Pieces: 8
Value: IRFR4105, OrderNo.: Farnell: 706-462, Pieces: 8
Value: L78L15ACM, OrderNo.: Farnell: 413-320, Pieces: 2
Value: LM358, OrderNo.: Farnell: 399-565, Pieces: 1
Value: LS4148, OrderNo.: Farnell: 739-170, Pieces: 4
Value: Molex KK Heade, OrderNo.: 0.1, Pieces: 2
Value: Molex KK Header, OrderNo.: Farnell: 257-588, Pieces: 2
Value: TMMBAT-42, OrderNo.: Farnell: 742-624, Pieces: 6
Value: XC9536, OrderNo.: Farnell: 233-109, Pieces: 1

Kapitel 6

Test/Simulering

6.1 SMPS

Dette print blev pga. tidspres ikke testet. Der fremvises ved rapportforsvaret måleresultater til dette modul.

6.2 Pre-regulator

Dette print blev pga. tidspres ikke testet. Der fremvises ved rapportforsvaret måleresultater til dette modul.

6.3 Standard Power Supply

Dette er det eneste modul, jeg nåede at få “op at køre”. Selvom det egentligt ser meget simpelt ud, gav [SPS] modulet alligevel lidt problemer. Testopstillingen er vist i figur 6.1.

Variotransformatoren blev indstillet til 230V og derefter blev [SPS] printet tilsluttet. Umiddelbart efter tilslutning viste en fejl sig i form af, at der udviklede sig røg fra V_{002} . Først troede jeg, at FET'en var brændt, som følge af statisk elektricitet¹. En ny transistor blev monteret og forsyningen blev tændt igen. Samme fejl skete og diagrammet blev nu eftersat for at finde eventuelle dimensioneringsfejl omkring denne transistor.

Fejlen bestod i af R_{007} og R_{008} havde ca. samme størrelser, hvorved kondensator C_{015} ville trække udgangen af N_{005} ned til halv forsyningsspænding ved skift fra lav til høj. Dette betød, at V_{002} ville være “on” i et stykke tid samtidig med V_{003} og derfor blev for meget effekt afsat i denne.

Fejlen blev rettet ved, at ændre pullup modstandens værdi til en lavere (den i diagrammet nu angivne) og efter endnu en opstart, kunne det konstateres at forsyningen virkede.

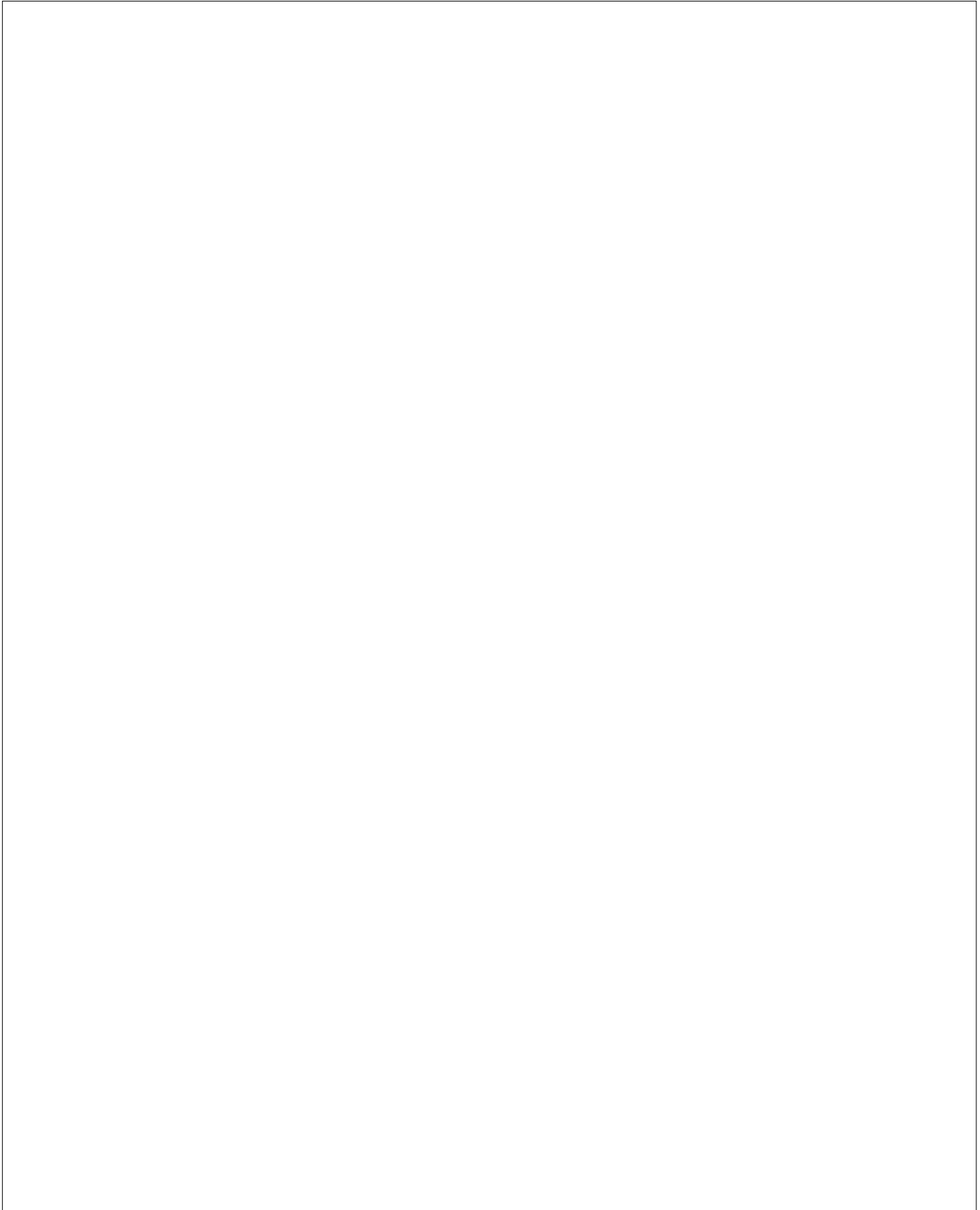
6.3.1 Test af [SPS]

Følgende instrumenter blev brugt:

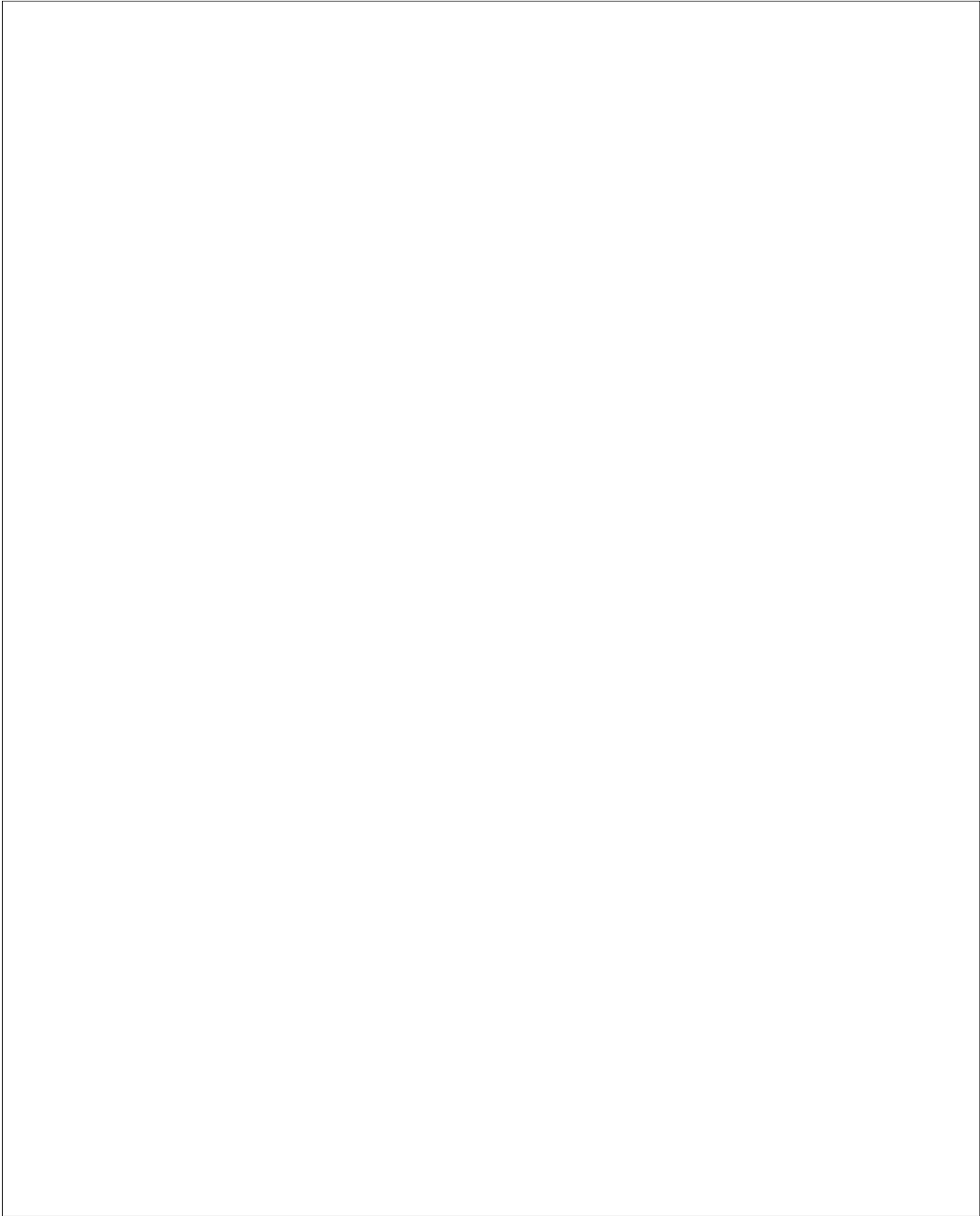
Instrument	Reference	Type
Hameg HM-205-3	Osc.	Oscilloskop
Tektronix DMM912	Mul.	Multimeter
DC1	Vs	Strømforsyning

For at simulere max. belastning for [SPS] blev alle udgange belastet ved fuld last.

¹FET transistorer er meget følsomme over for ESD. Ved opbygningen af de forskellige print blev procedurer for at modvirke EDS foretaget (ESD arbejdsplads blev oprettet).



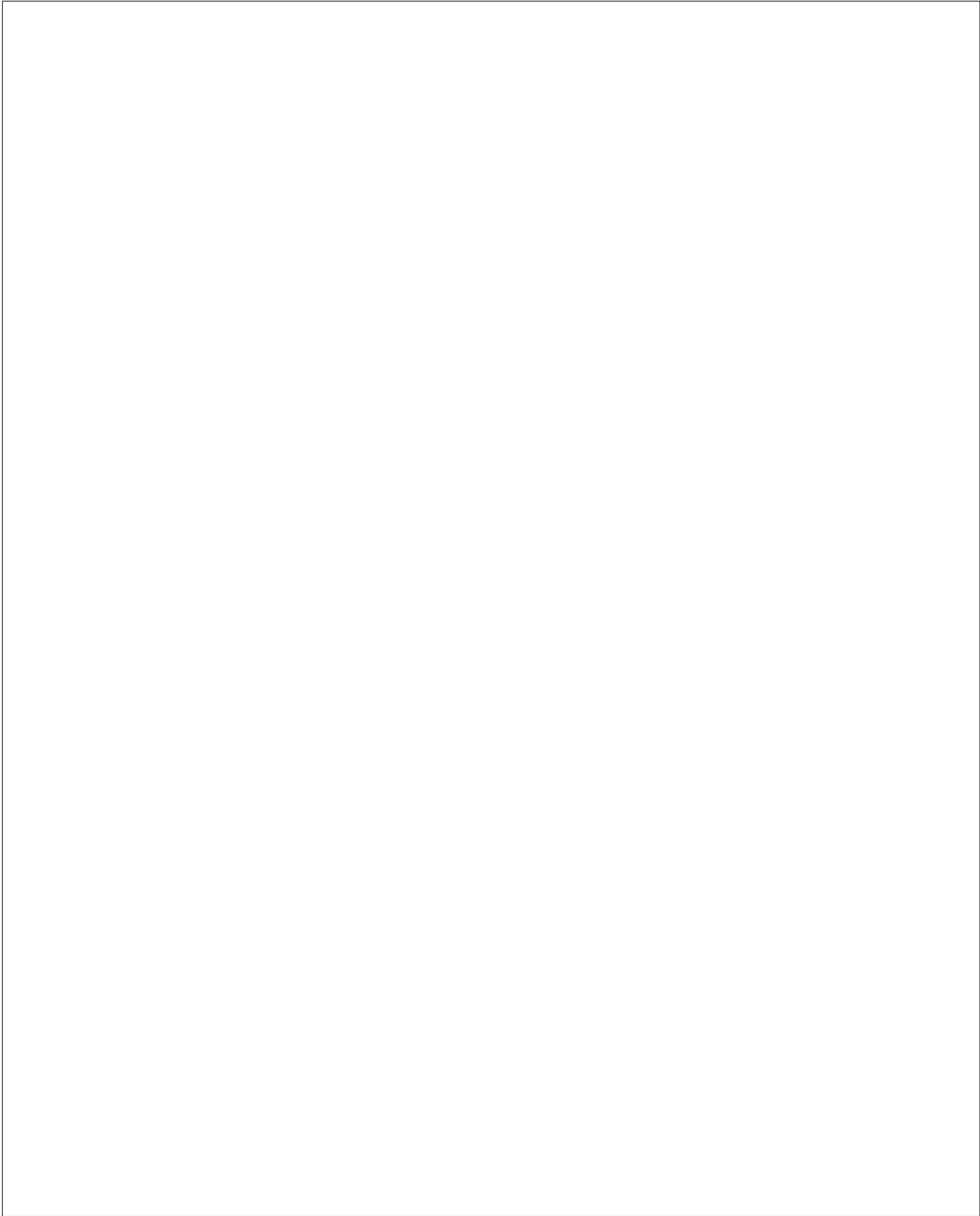
6.1.1 Simulering af softstarts kredsløb [SMPS]



6.1.2 Simulering af softstarts kredsløb [SMPS]



6.1.3 Simulering af HV Supply [*SMPS*]



6.1.4 Simulering af HV Supply [*SMPS*]



6.2.1 Simulering af pre-regulator [*PR*]



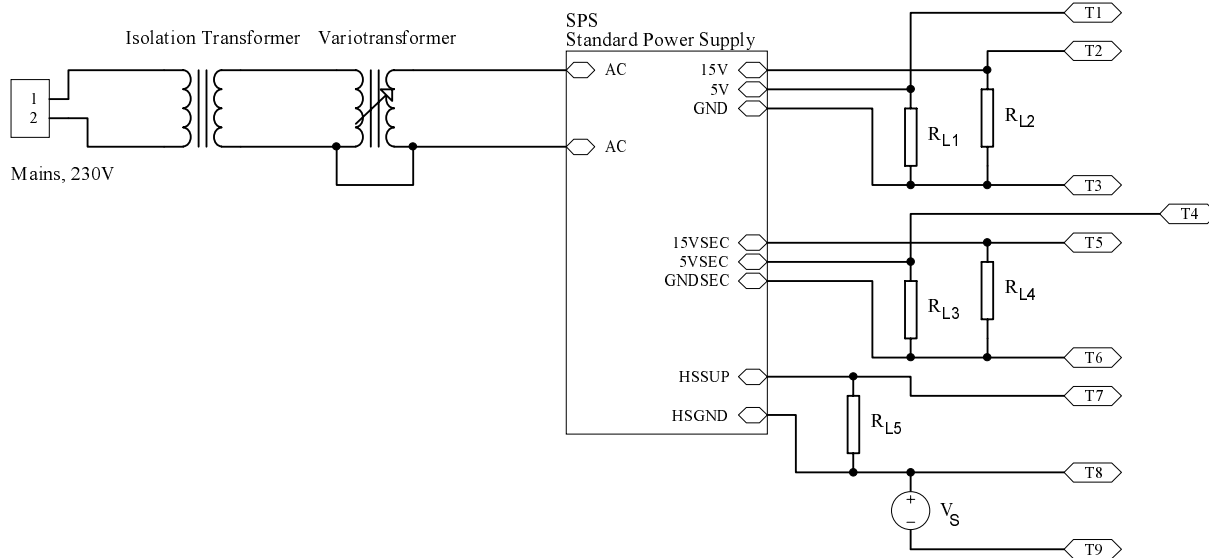
6.2.2 Simulering af pre-regulator [*PR*]



6.2.3 Simulering af Volume Control[PR]



6.2.4 Simulering af Volume Control [PR]



Figur 6.1: Testopstilling for [SPS]

Testterminaler	Instrument	Belastningstype	Nom.	Min.	Max.	Enhed	Nom. Strøm
AC-AC	Mul.	[SPS]	230	229	232	Vac	-
T1-T3	Mul.	Modstand	5	4.95	5.02	Vdc	600mA
T2-T3	Mul.	Modstand	15	14.9	14.92	Vdc	175mA
T4-T6	Mul.	Modstand	5	4.9	4.96	Vdc	63mA
T5-T6	Mul.	Modstand	15	14.98	15.03	Vdc	56mA
T7-T8, $V_S=0$	Mul.	Modstand	15	13.6	14.0	Vdc	5mA
T1-T3	Osc.	Modstand	0	34	40	mVac	600mA
T2-T3	Osc.	Modstand	0	2	2.3	mVac	175mA
T4-T6	Osc.	Modstand	0	1	2.6	mVac	63mA
T5-T6	Osc.	Modstand	0	1.4	2	mVac	56mA
T7-T8, $V_S=0$	Osc.	Modstand	0	66	78	mVac	5mA
T7-T8, $V_S=28V$	Mul.	Modstand	15	13.5	13.9	Vdc	5mA
T7-T8, $V_S=28V$	Osc.	Modstand	0	67	75	mVac	5mA

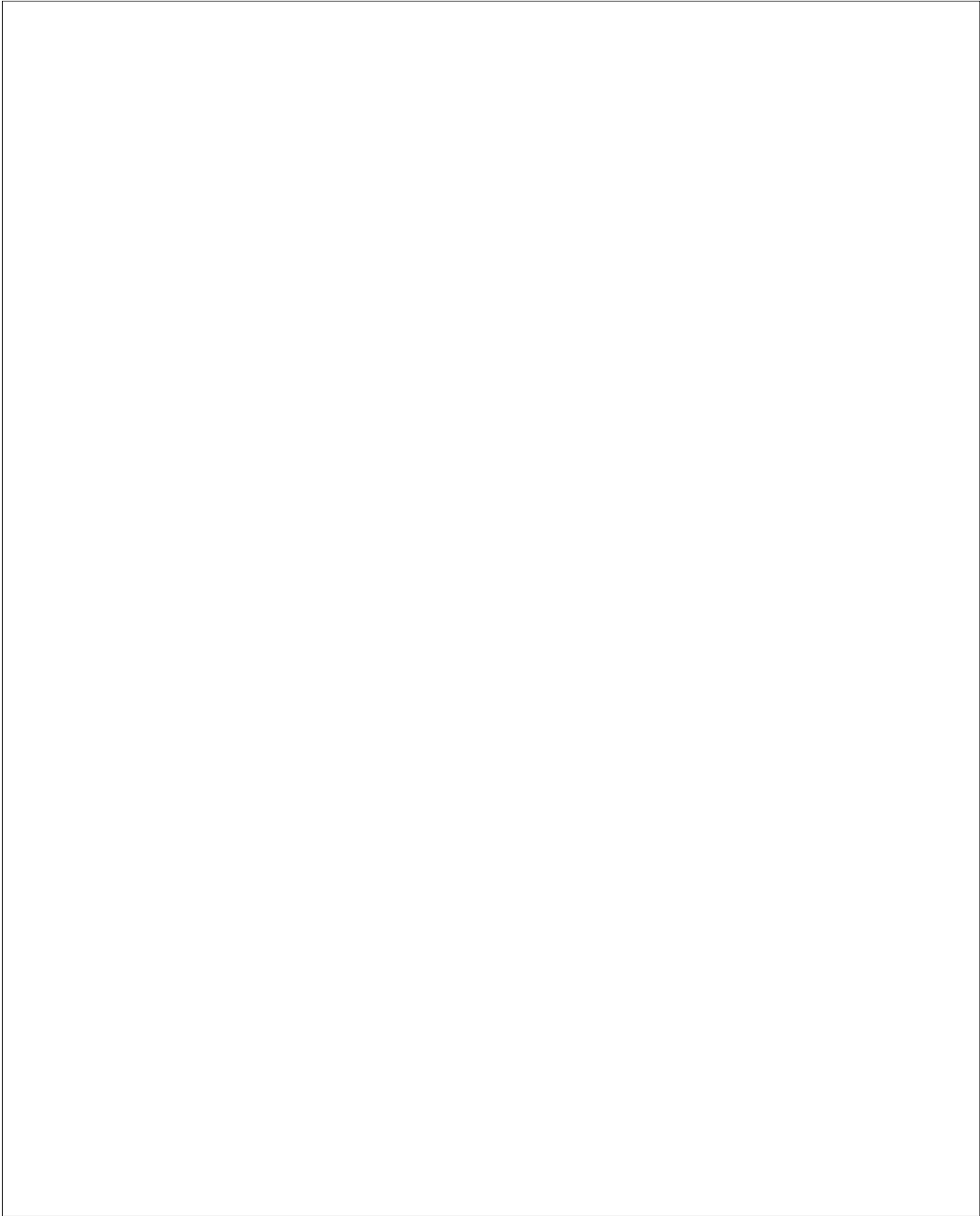
6.3.2 Yderligere test af [SPS]

Endnu engang pga. tidspres blev følgende test ikke foretaget:

- Måling af temperatur på de relevante kredse (med en omgivelsestemperatur på $50^{\circ}C$).
- Test af 15V primary forsyning med dynamisk belastning (hurtige lastspring, der simulerer driverkredsløbenes switching)
- Test også ved lavt net.

6.4 Output Power Stage

Dette print blev pga. tidspres ikke testet. Der fremvises ved rapportforsvaret måleresultater til dette modul.



6.4.1 Simulering af leveshifter [OPS]



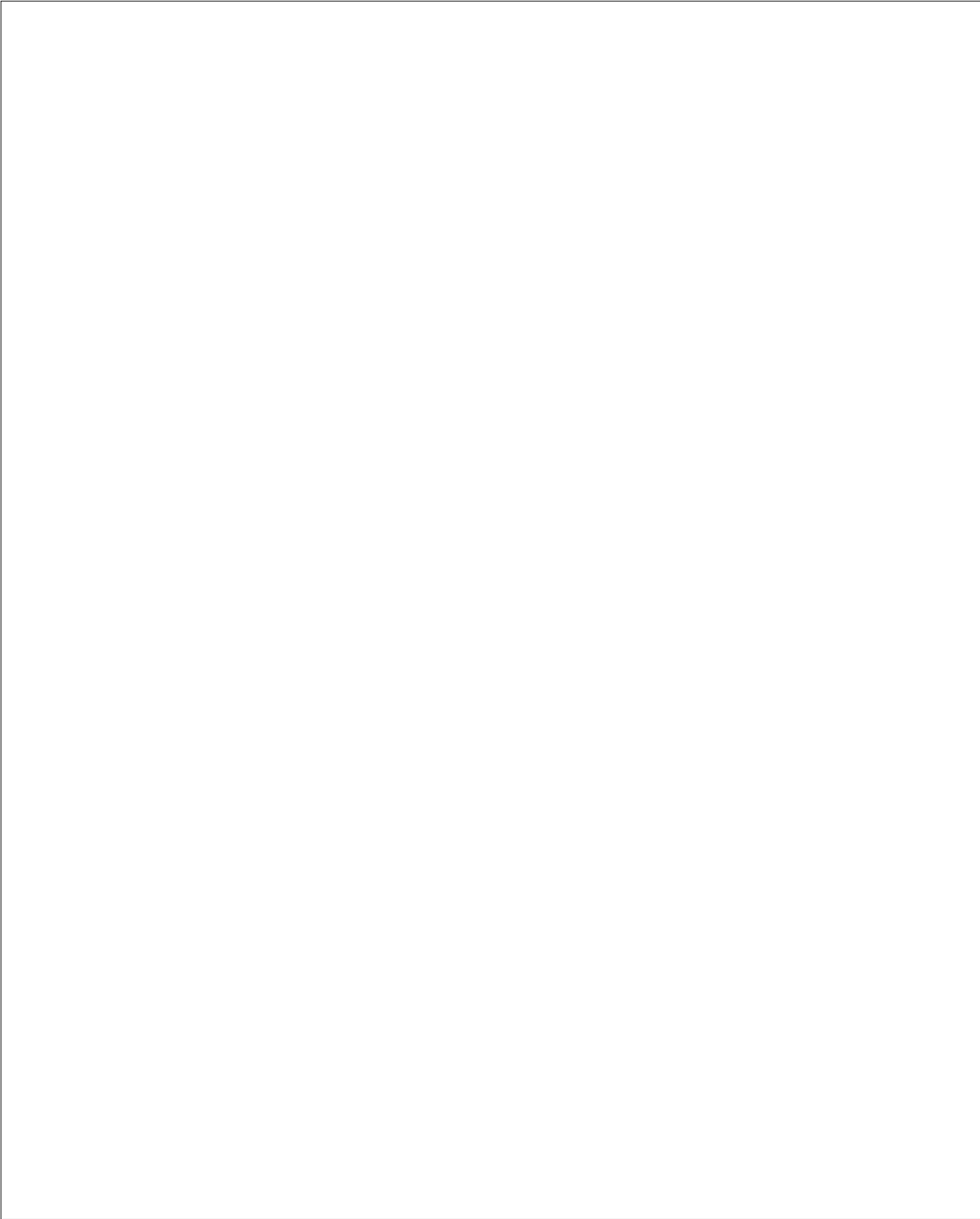
6.4.2 Simulering af leveshifter [*OPS*]



6.4.3 Simulering af leveshifter [OPS]



6.4.4 Simulering af udgangsfiler [OPS]



6.4.5 Simulering af udgangsfiler [OPS]

Kapitel 7

Konklusion

Det har alt i alt været et meget lærerigt projekt at arbejde med. Projektet omfatter teknologi, som er på forkant med tiden og efterhånden som den digitale forstærker vinder mere indpas, vil den anvendte teknologi ligeledes optimeres.

Den digitale forstærker tilbyder højere virkningsgrader og et lavere standby strømforbrug end konventionelle forstærkere. Hvis den digitale forstærker blev brugt i flere applikationer, ville resultatet være, at en masse energi blev sparet og dette er i fin overensstemmelse med den grønne bølge, vi oplever for tiden.

Projektet er ikke forløbet helt tilfredsstillende. Det ville have været optimalt, hvis resultatet af alt arbejdet havde været en spillende forstærker. Projektet er blevet mere omfattende end først beregnet og alene udvælgelsen, af hvilken MOSFET transistorer, der skulle bruges i udgangstrinnet, tog al for lang tid. Jeg har sandsynligvis sat for store krav til forstærkeren, hvormed den blev sværere at implementere.

Rapporten er et udtryk for det arbejde, der er lagt i projektet. Et område, som ikke blev berørt tilstrækkeligt i rapporten, er området omkring noiseshaping og det ville have været interessant, at have studeret dette nærmere i detaljer. Den implementerede noiseshaping algoritme betyder meget for hele forstærkerens formåen, idet den er central for dens funktion. Desuden giver DSP behandlingen mulighed for en lang række features, som ville kunne implementeres uden de store omkostninger. Her tænkes på: Frekvenskompensering, rumkorrektion eller andre DSP features.

Hvis projektet havde været underlagt et mindre tidspres, ville flere test kunne være udført. De forskellige test ville have afsløret, om de anvendte metoder kunne bruges i praksis (ved dimensionering af SMPS forsyninger, er den praktiske udformning tit ligeså vigtig som selve designet). Der vil i de følgende uger, blive arbejdet videre med den praktiske konstruktion og det er håbet, at der til rapportforsvaret kan fremvises en række målinger for diverse moduler. Specielt virkningsgrader og støj for SMPS forsyningen kunne være interessante.

Alt i alt synes jeg, at projektet er forløbet udmærket i forhold til den mængde materiale, jeg har været igennem.

Aarhus d. 7/12 - 1998

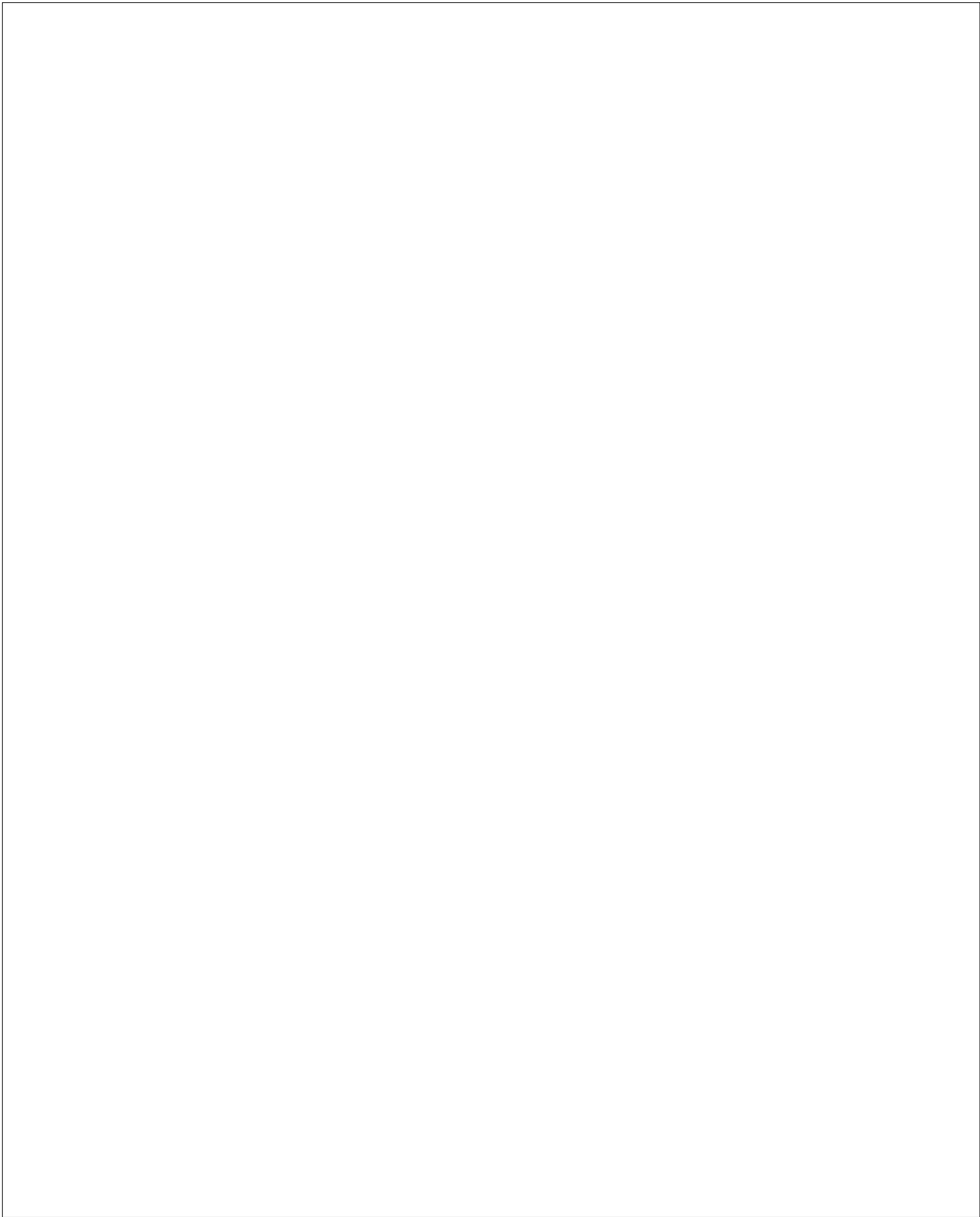
Kapitel 8

Referencer

8.1 Kildereferencer

Der er i rapporten brugt følgende kilder:

1. Chryssis, George: "High-Frequency Switching Power Supplies; Theory and Design", Second Edition
2. Tarter, Ralph E: "Solid-State Power Conversion Handbook"
3. Kilgenstein, Otmar: "Switched-Mode Power Supplies In Practice"
4. Mohan/Undeland/Robbins: "Power Electronics; Converters, Applications, and Design", Second Edition
5. Krauss/Bostian/Raab: "Solid State Radio Engineering"
6. Oppenheim/Schafer: "Discrete-Time Signal Processing"
7. Enden/Verhoeckx: "Discrete-Time Signal Processing; An Introduction"
8. Sjostrom, Sv. O. : "Noter til T-DIG b", T-401, Januar 1998
9. Candy/Temes: "Oversampling Methods for A/D and D/A Conversion", IEEE Paper 1990
10. Fishbane/Gasiorowicz/Thornton: "Physics; For Scientists and Engineers", Extended Version
11. Williams, Tim: "EMC for Product Designers"
12. Tomlinson, G. H.: "Electrical Networks and Filters; Theory and Design"
13. Thomas/Rosa: "The Analysis and Design of Linear Circuits"
14. Sedra/Smith: "Microelectronic Circuits", Third Edition
15. Wakerly, John F.: "Digital Design; Principles and Practices", Second Edition
16. Schmidt/Voss: "Analyse af systemer der indeholder komplekse poler", T-433, 2. udgave.
17. Jakobsen, Carl. Aa.: "Digitale Signalers Transmissionsforhold", T-457, 2. udgave.
18. Skov/Mandrup/Johannsen/Lysgaard: "Grundlæggende EMC", T-306



8.2.1 Artikel: Candy/Temes: "Oversampling Methods for A/D and D/A Conversion"

8.2 Artikel: Oversampling Methods for A/D and D/A Conversion

8.3 Datablade

1. IRFL4105
2. FDV301N
3. FDV302P
4. IRF740S
5. STD20NE06
6. HCPL-0630
7. IR2110
8. EFD30 Core
9. SG3524
10. SG3524 Application Note
11. KBPC6
12. MB6S
13. KBPC1
14. ES3A-ES3D
15. RS3A-RS3K
16. S3A-S3M
17. ES1A-ES1D
18. BST82
19. BZX84
20. BZX284
21. BZG03
22. LS4148
23. MB2S-MB6S
24. TLP181
25. NDS0605
26. 2N7002A
27. TYN408
28. GF1A-GF1M
29. PUM-SI 157 (SMPS charger)
30. BC557
31. Transformer 2x 18V-24VA

- 32. LM311
- 33. LM78Lxx
- 34. LM78xx
- 35. LM2575ADJ
- 36. MSMH-C650
- 37. 0805 / 1206 Modstande
- 38. 10BQ015
- 39. PCS SMU PLCC44 Socket
- 40. 0.156" Header
- 41. 0.156" Crimp
- 42. 0.1" Header
- 43. Fuseholder, PCB
- 44. 0.156" Header